



HAL
open science

Conception, Synthèse et Application d'une Nouvelle Commande Robuste par PID Fractionnaire pour Les Onduleurs Multiniveaux

Kambiz Arab Tehrani

► **To cite this version:**

Kambiz Arab Tehrani. Conception, Synthèse et Application d'une Nouvelle Commande Robuste par PID Fractionnaire pour Les Onduleurs Multiniveaux. Autre. Institut National Polytechnique de Lorraine, 2010. Français. NNT : 2010INPL074N . tel-01749555

HAL Id: tel-01749555

<https://hal.univ-lorraine.fr/tel-01749555v1>

Submitted on 29 Mar 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



AVERTISSEMENT

Ce document est le fruit d'un long travail approuvé par le jury de soutenance et mis à disposition de l'ensemble de la communauté universitaire élargie.

Il est soumis à la propriété intellectuelle de l'auteur. Ceci implique une obligation de citation et de référencement lors de l'utilisation de ce document.

D'autre part, toute contrefaçon, plagiat, reproduction illicite encourt une poursuite pénale.

Contact : ddoc-theses-contact@univ-lorraine.fr

LIENS

Code de la Propriété Intellectuelle. articles L 122. 4

Code de la Propriété Intellectuelle. articles L 335.2- L 335.10

http://www.cfcopies.com/V2/leg/leg_droi.php

<http://www.culture.gouv.fr/culture/infos-pratiques/droits/protection.htm>

Université de Lorraine-Institut National Polytechnique de Lorraine (INPL)

ECOLE DOCTORALE " Informatique-Automatique-Electronique-Mathématique"

Département de Formation Doctorale " Electrotechnique-Electronique"

Ecole Nationale Supérieure d'Electricité et de Mécanique

Laboratoire " Groupe de Recherche en Electrotechnique et Electronique de Nancy"

THESE

Présentée à l'Institut Nationale Polytechnique de Lorraine

Par

Kambiz ARAB TEHRANI

Pour obtenir le grade de Docteur de l'INPL

Spécialité : Génie Electrique

Conception, Synthèse et Application d'une Nouvelle Commande Robuste par PID Fractionnaire pour Les Onduleurs Multiniveaux

Soutenue publiquement le 15 novembre 2010 devant le jury composé de:

Rapporteurs :

Mr. M.F. BENKHORIS

Mr. H. RAZIK

Professeur Université de Nantes

Professeur Université de Lyon

Examineurs :

Mr. J.F. BRUDNY

Mr. B. Nahid-Mobarakeh

Mr. F.M. SARGOS

Mr. I. RASOANARIVO

Professeur Université d'Artois

Maître de conférences INPL

Professeur INPL, directeur de thèse

Maître de conférences INPL, co-directeur de thèse

Ce mémoire est tout particulièrement dédié :

à la mémoire de mes grands parents

à ma mère, mon père et ma sœur sans qui rien n'aurait été possible, pour la

confiance qu'ils

m'ont témoignée ; ils me rappellent tous les jours que la famille est un lien

précieux et fort ;

qu'ils reçoivent ici toute ma gratitude et ma reconnaissance.

Merci de tout mon cœur.

Remerciements

Ce travail de thèse a été réalisé au Laboratoire de Groupe de Recherche en Electrotechnique et Electronique de Nancy (GREEN) de l'Ecole Nationale Supérieure d'Electricité et de Mécanique (ENSEM) sous la direction de Monsieur François-Michel SARGOS, Professeur de l'Institut Nationale Polytechnique de Lorraine et la co-direction de Monsieur Ignace RASOANARIVO, Maître de conférences INPL.

A l'issue de ces trois années de thèse, à la fois enrichissantes et passionnantes, je tiens à exprimer toute ma gratitude envers les différentes personnes qui ont contribué, de près ou de loin, à l'aboutissement de ces travaux. La liste, si elle devait être exhaustive, serait trop longue. Toutefois, je voudrais particulièrement remercier:

- ❶ **Monsieur S.SAADATE.** Directeur du Laboratoire de GREEN, pour la confiance qu'il m'a témoignée en m'accueillant dans son laboratoire.
- ❷ **Monsieur F-M.SARGOS.** Professeur à l'Institut National Polytechnique de Lorraine qui m'a accueillie au sein de son équipe de recherche et qui a eu foi en mon travail durant ces 3 ans. Je n'oublierai jamais sa bonne humeur et l'atmosphère chaleureuse dans laquelle j'ai évolué durant ces années.
- ❸ **Monsieur I.RASOAVARIVO.** Maître de conférences à l'Institut National Polytechnique de Lorraine, pour le soutien qu'il m'a apporté tout au long de ces trois années et pour avoir co-encadré mes recherches. Je n'oublierai jamais sa sympathie et son aide précieuse.
- ❹ **Monsieur M.F BENKHORIS.** Professeur à l'Université de Nantes, qui souligne l'intérêt qu'il porte à nos travaux en participant à ce jury en tant que rapporteur.
- ❺ **Monsieur H. RAZIK.** Professeur à l'Université de Lyon, qui a accepté de juger ce travail en qualité de rapporteur.
- ❻ **Monsieur J.F. BRUDNY.** Professeur de l'Université d'Artois, qui m'a fait honneur de participer à mon jury de thèse.
- ❼ **Monsieur B.NAHID-MOBARAKEH.** Maître de conférences à l'Institut National Polytechnique de Lorraine, d'avoir accepté de prendre part à ce jury.

Mes remerciements vont également à l'ensemble du personnel du GREEN qui contribue largement au dynamisme et à l'ambiance qui y règnent, en particulier Mesdames Sylvie COLINET, Latifa ZOUA pour leur gentillesse et leur disponibilité, mais également Mesdames Sophie GUICHARD, Isabelle SCHWENKER et Messieurs Fadi SHARIF et Fabrice TESSON pour les conseils techniques et l'aide pratique qu'ils m'ont apportés.

Enfin, je n'oublie pas et je n'oublierai jamais tous mes amis thésards du laboratoire qui ont contribué et qui contribuent toujours à l'ambiance amicale qui règne dans cette communauté au travail.

NOTATIONS ET ABBREVIATIONS

Cette partie du mémoire regroupe l'ensemble des notations et abréviations utilisées lors de la rédaction.

Ces dernières sont indiquées par chapitre.

CHAPITRE 1 :

NPC: Netural Point Calmped

MPC : Multi Point Calmped

FC: Flying Capacitor

H : H-bridge (pont H)

n : Nombre de niveau

S : Nombre de source continue

C : Nombre de condensateurs

T : Nombre de transistors

D : Nombre de diodes

3/3H : Hybridation de deux onduleurs 3 niveaux

5/3H : Hybridation de deux onduleurs 3 et 5 niveaux

GE : General Electric

NN : Nombre de niveau dans les onduleurs d'hybride

Ns : Nombre des sources indépendantes

V1 : Première source de tension d'entrée DC

V2 : Deuxième source de tension d'entrée DC

Vag : Tension entre la phase et la terre

Iref : Courant de référence

NPC-NPC : Deux onduleurs NPC côte à côte

U0, U : Tensions de l'étage continu

θ : Angle de commutation

MLI : Modulation de Largeur d'Impulsions

PWM : Pulse Width Modulation
np : Nombre de triangulaires
SHO: Sub-Harmonic Optimal
Va,Vb,Vc : Tensions des références
Ac : Amplitude de porteuse
Ar : Amplitude référence
fc : Fréquence de porteuse
fr : Fréquence de référence
ma : Modulation d'amplitude
mf : Rapport de fréquence

CHAPITRE 2:

ARCPI: Auxiliary Resonant Commutated Pole Inverter
MNP: Multi Neutral Point
R: Resistance
L: Inductance
 Δt : Temps mort
I_{charge} : Courant dans la charge
V_{ref} : Tension de référence
V_{st} : Tension DC
MBS : Monolithic Bidirectional Switch
IGBT : Insulated Gate Bipolar Transistor
V_{capa} : Tension aux bornes des condensateurs
T_{1,2,3,4,...,n} : Les interrupteurs de puissance
DT_{1,2,3,4,...,n} : Diodes antiparallèles des interrupteurs de puissance
MLI₊ et MLI₋ : Modulation de Largeur d'Impulsions Positive et Négative
THD_v : Totale Harmonic Distortion of Voltage
P_T : Pertes dans les transistors
P_D : Pertes dans les diodes antiparallèles
P_{DBC} : Pertes dans les diodes de bouclage
P_{condensateurs} : Pertes dans les condensateurs
r_{c1} et r_{c2} : Résistances internes des condensateurs

P_{Totales} : Pertes totales

CHAPITRE 3:

PI : Correcteur Proportionnel, Intégrateur

PID : Correcteur Proportionnel, Intégrateur et Dérivateur

PIDOF : Correcteur Proportionnel, Intégrateur et Dérivateur d'ordre fractionnaire

NGSAlI : Nondominated Sorting Genetic Algorithm-II

FPGA : Field Programmable Gate Array

$\Gamma(x)$: Fonction gamma d'Euler

K_P : Coefficient proportionnel

K_I : Coefficient Intégrateur

K_D : Coefficient Dérivateur

α : Ordre Intégrateur

β : Ordre Dérivateur

Crone : Commande Robuste d'Ordre Non-Entier

FTBF : Fonction de transfert à boucle fermée

$H(s)$: Fonction de Laplace

G : Gain

N : Nombre de zéro et de pole

V_P : Amplitude du signale de porteuse

f_P : Fréquence du signale de porteuse

AEEP : Algorithme Evolutionnaire d'Ensemble de Pareto

THDI : Totale Harmonic Distortion of Current

AEMO : Algorithmes Evolutionnaires Multi-Objectifs

$Opt^{\circ}_{1,2,3,\dots,n}$: Nombre d'optimisation

NPGA: Niched Pareto Genetic Algorithm

NSGA: Nondominated Sorting Genetic Algorithm

SPEA: Strength Pareto Evolutionary Algorithm

CHAPITRE 4:

LC : Filtre Passe Bas

φ : Angle de déphasage

Z : Impédance

DSPACE: Digital Signal Processing and Control Engineering

DAC: Digital to Analog Conversion

ADC: Analog to Digital Conversion

V: Tension aux bornes de la charge

I : Courant dans la charge

I_{ref} : Courant référence

Liste des publications

Publications scientifiques dans les journaux internationaux

- 1) K.Arab Tehrani, A.Colteu, I.Rasoanarivo and F-M.Sargos. (2010). Design a new high intensity magnetic separator with permanent magnets for industrial applications International Journal Of Applied Electromagnetics and Mechanics (IOS Press) Vol.32 No.4, pp:237-248.
 - 2) K.Arab Tehrani, I.Rasoanarivo and F-m.Sargos. (2010). Power loss calculation in two different multilevel inverter models (2DM₂) Electric Power Systems Research (Elsevier Editor), Sep 2010.no.08-006.
 - 3) K.Arab Tehrani, I. Rasoanarivo, F.M. Sargos. (2010). A novel extension of the multilevel inverter model. Journal International Of Power and Energy Systems (ACTA Press) Sep 2010, No. 203-4712.
-

Ouvrage

- 1) L. Barrandon, D. Réant, K. Arab Tehrani. *Maxi fiches d'électronique* Edition DUNOD, EAN : 9782100543021. Juin 2010.
-

Conférences internationales

- 1) K. Arab Tehrani, I. Rasoanarivo, F.M. Sargos. A new model in high-intensity magnetic separator, 32nd International Conference of the IEEE (IECON06) 7-10 novembre 2006 (transaction number : PD-011878 sur le site <http://www.iecon06.iut-amiens.fr>).
- 2) K. Arab Tehrani, H. Andriatsioharana, I. Rasoanarivo, F.M. Sargos. A novel multilevel inverter model, 39th Power Electronic Specialists International Conference IEEE (PESC08), 15-19 juin 2008,

Rhodes, Grèce.

- 3) K. Arab Tehrani, H. Andriatsioharana , I. Rasoanarivo, F.M. Sargos. A new inverter multilevel model NP without clamping *diodes*, 34th Annual Conference of the IEEE (IECON08),10-13 novembre 2008, Orlando, USA.
- 4) K. Arab Tehrani, H. Andriatsioharana , I. Rasoanarivo, F.M. Sargos. Un modèle simplifié de l'onduleur multi niveaux. 12^{ème} Conférence Nationale Electronique de Puissance du Futur (EPF08), 2-3 juillet 2008, Tours, France.
- 5) H. Andriatsioharana, K. Arab Tehrani, I. Rasoanarivo, F.M. Sargos. Une Nouvelle génération d' AC-AC, 12^{ème} Conférence Nationale Electronique de Puissance du Futur (EPF08), 2-3 juillet 2008, Tours, France .
- 6) K.Arab Tehrani, I.Rasoanarivo, L.Barrandon, M.HAMZAOUI,F-M.Sargos and S.M.R Rafiei. A new current control using two hysteresis modulation for a new 3-level inverter. 12th International Conference on Optimization of Electrical and Electronic Equipment Conference of the IEEE (OPTIM2010), 20-22 may 2010, Brasov, ROMANI
- 7) K.Arab Tehrani, A.Amirahmadi, S.M.R Rafiei, G.Griva, M.Hamzaoui, L.Barrandon, I.Rasoanarivo and F.M.Sargos, Design of Fractional order PID controller for Boost converter based on Multi-Objective optimization, 14th International Conference EPE-PEMC Conference 2010 (6-8 September) in Ohrid, Republic of Macedonia.

Table des matières

INTRODUCTION GENERALE	15
CHAPITRE 1.....	18
Etat de l'art.....	18
1.1 Etat de l'art des convertisseurs multiniveaux.....	18
1.1 Introduction	18
1.2 Les onduleurs multiniveaux	19
1.3 Les onduleurs multiniveaux hybrides	26
1.4 Etat de l'art des stratégies de commande des onduleurs multiniveaux	32
1.4.1. Commande par paliers	32
1.4.2. Modulation Sinusoïdale (MS).....	33
1.4.2.1. MS classique mono-porteuse	33
1.4.2.2. Modulation sinusoïdale multi-porteuse.....	34
1.4.2.3. Modulation sinusoïdale multi-porteuse classique	34
1.4.2.4. Modulation sinusoïdale modifiée de premier type (MSM1).....	35
1.4.2.5. Modulation sinusoïdale modifiée de deuxième type (MSM2).....	36
1.5 Conclusion.....	41
1.6 Références	42
CHAPITRE 2.....	49
Onduleur Multiniveau MNP	49
2.1 Introduction	49
2.2 Position du problème.....	49
2.3 Généralisation.....	54
2.4 Comparaison et Contraintes électriques	64
2.5 Analyse topologique de l'onduleur MNP.....	66
2.6 Etude et réalisation de la commande rapprochée	69
2.7 Calcul des pertes de puissance des onduleurs multiniveaux	77
2.8 Discussion	81
2.9 Conclusion.....	82
2.10 Reference.....	83
CHAPITRE 3.....	86
Contrôle de courant de l'onduleur MPN par PID fractionnaire.....	86
3.1 Introduction	86
3.2 Schéma bloc et commande rapprochée pour un MNP à 3 niveaux.....	87
3.3 Opérateurs d'ordres fractionnaires.....	91
3.3.1. Définition des calculs fractionnaires.....	92
3.4 Régulateur PID d'ordre non-entier.....	93
3.5 Analyse des contrôles de courants	94
3.5.1 Fonction de transfert en boucle fermée (FTBF).....	94
3.5.2 Expression des différentes fonctions de transfert.....	94
3.5.3 Analyse de la FTBF avec PID fractionnaire	96
3.5.3.1 Analyse de la FTBF avec PI.....	96
3.5.3.2 Analyse de la FTBF avec PID	96
3.5.3.3 Analyse de la FTBF avec PID fractionnaire	97
3.6 Approximation des dérivateurs et intégrateurs d'ordre fractionnaire Crone.....	98
3.7 Optimisation	99
3.8 Optimisation d'un régulateur PIDOF	99
3.9 Méthode d'Optimisation Multi Objectif	100
3.10 Optimisation par l'algorithme NSGAI.....	101
3.11 Application l'algorithme NSGA II à l'onduleur MNP à 3 niveaux	106

3.12	Comportement d'un régulateur PIDOF à fréquence variable	109
3.13	Diagrammes de Bode	110
3.14	Diagrammes de Bode pour les données optimales	111
3.15	Conclusion.....	113
3.16	Référence:.....	114
CHAPITRE 4.....		117
Simulation et Expérimentation		117
4.1	Introduction	117
4.2	Rappel des paramètres de contrôles optimisés	117
4.2.1	Influence de la fréquence de découpage.....	118
4.2.2	Influence de la fréquence de référence.....	120
4.2.3	Influence de la valeur du courant de référence et de la source continue d'entrée.....	126
4.2.4	Influence de la charge	128
4.3	Résultats Expérimentaux.....	133
4.3.1.	Le banc expérimental	134
4.3.2.	La commande rapprochée	135
4.3.3.	Formes d'ondes pour les grandeurs optimisées de la commande	137
4.3.4.	Fonctionnement à fréquence variable et à $U_0=400V$	138
4.3.5.	Fonctionnement à U_0 variable et f variable.....	140
4.4	Conclusion.....	142
Conclusion générale		143
Résumé/Abstract		

Liste des figures

Fig. 1 Onduleur NPC à trois niveaux (à gauche), à cinq niveaux (à droite).....	20
Fig. 2 Onduleur MPC à quatre niveaux.....	20
Fig. 3 Topologies basées sur le modèle NPC	22
Fig. 4 Onduleurs FC à trois et à quatre niveaux (par phase).....	22
Fig. 5 Onduleur H-bridge à 5 niveaux, monophasé (à gauche) et triphasé (à droite).....	24
Fig. 6 Un modèle de topologie parallèle de phase avec bobine d'interphase.....	25
Fig. 7 Un onduleur de en pont H avec un pont de Vienna.....	26
Fig. 8 Hybridation en pont de 2 onduleurs multi niveaux	26
Fig. 9 Hybridation en cascade d'onduleurs multi niveaux	27
Fig. 10 Hybridation côte-à-côte d'onduleurs multi niveaux.....	27
Fig. 11 Hybridation 3/3 en pont avec deux NPC connectés à un moteur asynchrone.	27
Fig. 12 Hybridation en cascade 5/3 entre H-Bridge et NPC avec des sources DC de valeurs différentes.....	28
Fig. 13 Les résultats d'un hybride 5-3 (figure 1-12).....	29
Fig. 14. Hybridation côte-à-côte avec NPC triphasé 3 niveaux et un NPC 3 niveaux par ligne	30
Fig. 15 Double hybridation côte-à-côte avec NPC triphasé 3 niveaux et deux H-bridge en série par phase.....	30
Fig. 16 Hybridation côte-à-côte avec MPC 6 niveaux pour la traction ferroviaire	31
Fig. 17 La tension de sortie d'onduleur à 5 niveaux.....	31
Fig. 18 Forme d'onde multiniveau (7 niveaux) générée par une commande par paliers et tensions aux bornes de trois cellules en série sur une phase.....	33
Fig. 19 MLI Classique intersective	34
Fig. 20 Principe de la MLI à doubles triangles.....	35
Fig. 21 Modulation sinusoïdale modifié	36
Fig. 22 Circuit analogique qui ajoute la séquence de zéro pour SFO-PWM.....	37
Fig. 23 Forme d'ondes des multi porteuses est basé sur SFO-PWM ($k = 6$, $mf = 21$, $ma = 0.8$).....	38
Fig. 24 Les trois techniques importantes pour la stratégie de commande.....	40
Fig. 25 Séquence de configuration pour l'onduleur H-pont à 3 niveaux lorsque $i > 0$ et $v > 0$	50
Fig. 26 Séquence de configuration de l'onduleur NPC à 3 niveaux lorsque $i > 0$ et $v > 0$	50
Fig. 27 Equivalence de séquence de configuration d'une nouvelle extension d'onduleur à 3 niveaux lorsque $i > 0$ et $v > 0$	51
Fig. 28 Séquence de configuration pour l'onduleur H-pont à 3 niveaux lorsque $i > 0$ et $v = 0$	51
Fig. 29 Séquence de configuration pour l'onduleur NPC à 3 niveaux lorsque $i > 0$ et $v = 0$	51
Fig. 30 Equivalence de séquence de configuration d'une nouvelle extension d'onduleur à 3 niveaux lorsque $i > 0$ et $v = 0$	52
Fig. 31 Combinaison des deux configurations pour la nouvelle extension d'onduleur à 3 niveaux lorsque $i > 0$ et $v \geq 0$	53
Fig. 32 Topologie complète de la nouvelle extension d'onduleur à 3 niveaux.....	53
Fig. 33 Représentation des interrupteurs utilisés ainsi que les segments des interrupteurs dans le nouveau modèle onduleur.....	54
Fig. 34 Onduleur MNP à 4 niveaux	55
Fig. 35 Onduleur MNP à 5 niveaux	56
Fig. 36 Onduleur MNP à 7 niveaux	57
Fig. 37 Représentation généralisée de la nouvelle extension d'onduleur appelée MNP à n niveaux.....	58
Fig. 38 Topologie générale par phase d'un onduleur MNP ayant n niveaux	59
Fig. 39 Représentation généralisée de la nouvelle extension d'onduleur appelée MNP à n niveaux par la matrice de connexion.....	60
Fig. 40 Onduleur MNP, 5 niveaux en mode normal.....	62
Fig. 41 Onduleur MNP en fonctionnement dégradé	62
Fig. 42 Configurations valides d'un onduleur 3 niveaux	67
Fig. 43 Configurations valides d'un onduleur 3 niveaux	67
Fig. 44 Court-circuit de V_1	68
Fig. 45 Court-circuit de V_1+V_2	69
Fig. 46 Court-circuit de V_1	69
Fig. 47 Ondes de triggers MLI et leurs compléments complémentés avec le principe du temps mort	70
Fig. 48 Les ondes nécessaires pour la commande rapprochée, dans le cas d'une charge inductive.....	71
Fig. 49 Vue zoomée des commandes lors du basculement du courant i des valeurs positives vers les valeurs négative.....	71
Fig. 50 Vue zoomée des commandes lors du basculement du courant i des valeurs négatives vers les valeurs positives	71
Fig. 51 Ondes de tension et de courant aux bornes de la charge d'un onduleur MNP à 3 niveaux	72
Fig. 52 Analyse du spectre d'harmonique de tension d'un onduleur MNP à 3 niveaux	73
Fig. 53 Les principales ondes pour définir la stratégie de commande rapprochée du MNP à 5 niveaux	74
Fig. 54 Les zones de commande rapprochée pour un MNP à 5 niveaux	74
Fig. 55 Les triggers de commande selon la stratégie développée	75
Fig. 56 Schéma de tension et du courant aux bornes de la charge pour un onduleur MNP, 5 niveaux	76
Fig. 57 Analyse du spectre d'harmonique de tension d'un onduleur MNP à 3 niveaux	77
Fig. 58 Représentation d'un IGBT et d'une diode avec leurs modèles dynamiques	77
Fig. 59 Les onduleurs NPC et MNP à 3 niveaux	78
Fig. 60 Les diagrammes de conduction des onduleurs NPC et MNP à 3 niveaux.....	78
Fig. 61 La comparaison des pertes dans les transistors NPC et MNP à 3 niveaux	81

Fig. 62 Comparaison du rendement entre l'onduleur NPC à 3 et 5 niveaux avec l'onduleur MNP	82
Fig. 63 Onduleur MNP à trois niveaux en boucle fermée.....	87
Fig. 64 Onduleur avec des transistors parfaits.....	87
Fig. 65 Synoptique de la commande rapprochée.....	90
Fig. 66 commandes des interrupteurs d'un onduleur MNP à 3 niveaux.....	91
Fig. 67 le schéma de FTBF pour l'onduleur MNP 3niveaux	94
Fig. 68 l'intersection entre le signal échantillonné et le signal en dent scie	95
Fig. 69 Frontière de Pareto	101
Fig. 70 L'onduleur MNP à trois niveaux en boucle fermée.....	106
Fig. 71 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec les valeurs initiales	107
Fig. 72 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec Opt°1	108
Fig. 73 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec Opt°2	108
Fig. 74 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec Opt°3	109
Fig. 75 Diagramme de Bode d'ensemble du système en mettant un correcteur PI	111
Fig. 76 Diagramme de Bode d'ensemble du système en mettant un correcteur PIDOF	111
Fig. 77 Formes d'ondes de tension et de courant pour le PIDOF	118
Fig. 78 Formes d'ondes de tension et de courant pour le PI.....	119
Fig. 79 Analyse spectrale du courant pour le PIDOF	119
Fig. 80 Analyse spectrale du courant pour le PI.....	119
Fig. 81 Formes d'ondes de tension et de courant pour le PIDOF	120
Fig. 82 Formes d'ondes de tension et de courant pour le PI.....	121
Fig. 83 Analyse spectrale du courant pour le PIDOF	121
Fig. 84 Analyse spectrale du courant pour le PI.....	122
Fig. 85 Formes d'ondes de tension et de courant pour le PIDOF	122
Fig. 86 Formes d'ondes de tension et de courant pour le PIDOF	123
Fig. 87 Analyse spectrale du courant pour le PIDOF	123
Fig. 88 Analyse spectrale du courant pour le PI.....	124
Fig. 89 Formes d'ondes de tension et de courant pour le PIDOF	124
Fig. 90 Formes d'ondes de tension et de courant pour le PI.....	125
Fig. 91 Analyse spectrale du courant pour le PIDOF	125
Fig. 92 Analyse spectrale du courant pour le PI.....	126
Fig. 93 Formes d'ondes de tension et de courant variable en utilisant un correcteur PIDOF pour un onduleur MNP à 3 niveaux.....	127
Fig. 94 Formes d'ondes de tension et de courant variable en utilisant un correcteur PI pour un onduleur MNP à 3 niveaux.....	127
Fig. 95 Formes d'ondes de tension et de courant en utilisant un correcteur PIDOF avec $Z = 4.05e^{j15^\circ}$	128
Fig. 96 Formes d'ondes de tension et de courant en utilisant un correcteur PI avec $Z = 4.05e^{j15^\circ}$	129
Fig. 97 nalyse spectrale du courant pour le PIDOF	129
Fig. 98 Analyse spectrale du courant pour le PI.....	129
Fig. 99 Formes d'ondes de tension et de courant en utilisant un correcteur PIDOF avec $Z = 4.05e^{j75^\circ}$	130
Fig. 100 Formes d'ondes de tension et de courant en utilisant un correcteur PI avec $Z = 4.05e^{j75^\circ}$	130
Fig. 101 Analyse spectrale du courant pour le PIDOF	131
Fig. 102 Analyse spectrale du courant pour le PI.....	131
Fig. 103 Formes d'ondes de tension et de courant en utilisant un correcteur PIDOF ave $Z = 5e^{j45^\circ}$	132
Fig. 104 Formes d'ondes de tension et de courant en utilisant un correcteur PI avec $Z = 5e^{j45^\circ}$	132
Fig. 105 Analyse spectrale du courant pour le PIDOF	133
Fig. 106 Analyse spectrale du courant pour le PI.....	133
Fig. 107 Le banc expérimental avec le dSPICE 1104.....	134
Fig. 108 Le synoptique du contrôle implanté sur dSPICE1104	134
Fig. 109 Les triggers T1 et T2, ainsi que la tension et le courant dans la charge.....	135
Fig. 110 Les triggers T3 et T4, ainsi que la tension et le courant dans la charge.....	136
Fig. 111 Les triggers T1, T2, T3 et T4.....	136
Fig. 112 Le temps morts entre T1 et T3.....	137
Fig. 113 Le temps morts entre T2 et T4.....	137
Fig. 114 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF optimisé	138
Fig. 115 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PI optimisé	138
Fig. 116 Un correcteur PIDOF avec la tension d'entrée 400V et la fréquence de 30Hz.....	139
Fig. 117 Un correcteur PIDOF avec la tension d'entrée 400V et la fréquence de 50Hz.....	139
Fig. 118 Un correcteur PI avec la tension d'entrée 400V et la fréquence de 50Hz.....	139
Fig. 119 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF optimisé, avec la tension d'entrée 248V et la fréquence de référence 30Hz.....	140
Fig. 120 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF optimisé, avec la tension d'entrée 320V et la fréquence de référence 40Hz.....	140
Fig. 121 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PI optimisé avec UDC =248V et fref =30Hz.....	141
Fig. 122 Un correcteur PI avec la tension d'entrée 320V et la fréquence de 40Hz.....	141

Liste des tableaux

Tab. 1 Nombre d'éléments des onduleurs NPC et MPC multi niveaux.....	21
Tab. 2 : Formation d la tension de sortie	60
Tab. 3 nombre des composants électroniques dans les différents types d'onduleur	61
Tab. 4 Différents niveaux accessibles à partir d'un MNP 5 niveaux même en mode dégradé	63
Tab. 5 Comparaison entre les quatre structures multiniveaux.....	64
Tab. 6 État des interrupteurs pour un courant de charge positive.....	66
Tab. 7 Combinaisons interdites d'un onduleur MNP 5 niveaux MNP.....	68
Tab. 8 Table de vérité.....	88
Tab. 9 Simplification par la méthode de Karnaugh.....	89
Tab. 10 Résultats d'optimisations multi-objectifs	107
Tab. 11 tableau comparatif entre différentes méthodes d'optimisation à fréquence variable valeurs initiales arbitraires et les valeurs initiales optimisées par NGSAIL	110

INTRODUCTION GENERALE

L'Electronique de puissance est l'une des branches de l'Electrotechnique, nous devrions d'ailleurs nommer « électronique de conversion d'énergie » [1-2]. Elle a connu un tel essor qu'aujourd'hui près de 25 % de l'énergie électrique produite est convertie sous une forme ou une autre. Au cours de ces années la taille, le poids et le coût des convertisseurs n'ont fait que diminuer, en grande partie grâce aux progrès fait dans le domaine des interrupteurs électroniques. Elle concerne l'étude, la réalisation, la maintenance :

Des composants électroniques utilisés en forte puissance

Des structures des convertisseurs

De la commande de ces convertisseurs

Des applications industrielles de ces convertisseurs

Les convertisseurs statiques sont classés en quatre catégories :

1° AC-AC (Gradateur)

2° AC-DC (Redresseur)

3° DC-DC (Hacheur)

4° DC-AC (Onduleur)

À l'heure actuelle, Electronique de puissance est plutôt utilisée pour la moyenne et la forte puissance. La commande des interrupteurs statiques est réalisable grâce aux systèmes numériques comme microcontrôleurs, DSP, dSPACE et FPGA.

En plus des applications traditionnelles de l'électronique de puissance comme la traction électrique et les entraînements industriels, il est apparu de nouveaux domaines d'application :

La gestion du réseau de distribution :

FACTS : Systèmes de Transmission Flexible en Courant Alternatif.

Filtrage actif et amélioration du facteur de puissance

HVDC : Transmission en courant continu THT

L'électroménager :

variateurs divers,

alimentations à découpage,

plaques de cuisson à induction.

Les appareils portables (caméscopes, ordinateurs, etc.) :

L'automobile : très forte augmentation de l'utilisation de l'énergie électrique dans les automobiles actuelles et surtout dans les véhicules hybrides et électriques

Actuellement, cette discipline du Génie électrique couvre des domaines d'applications vastes et très variés pour des puissances couvrant un large gamme (de quelques watts à plusieurs centaines de mégawatts) [1-5].

Le concept d'utilisation des onduleurs à plusieurs niveaux de tensions a été breveté par un chercheur du MIT il y a une trentaine d'années [2, 4, 7, 9-20]. Dans les domaines de la moyenne et de la forte puissance [2-11], les convertisseurs multiniveaux, avec des topologies naturelles ou hybrides, présentent des options maintenant largement éprouvées. A part leurs applications citées précédemment, on peut les utiliser pour des objectifs comme : les variateurs de vitesse des machines électriques, le domaine médical, les alimentations de secours, les alimentations sans interruption, les filtres actifs, la soudure, les alimentations des lampes fluorescentes basse consommation et des lampes dites « à cathode froide », ou les applications des systèmes photovoltaïques. Les onduleurs multiniveaux sont connus pour la bonne qualité du courant en raison de diminution des harmoniques par rapport à un onduleur classique. De plus, un onduleur multiniveau inclut un bon comportement en compatibilité électromagnétique (CEM), surtout vis-à-vis de la tension homopolaire, et une diminution des contraintes aux bornes des interrupteurs statiques. En revanche, cette technique impose l'utilisation d'un plus grand nombre de semi-conducteurs de puissance, une plus grande complexité de la commande et l'équilibrage de tensions aux bornes des condensateurs [12, 15,20-22].

Du fait des prix de plus en plus accessibles des transistors de puissance, essentiellement pour les IGBT, une tendance à l'utilisation des convertisseurs multiniveaux en petite et moyenne puissance, de 1 kilowatt (kW) jusqu'à 500 kW, devient une réalité industrielle [Marine USA, SMALA].

Le sujet général du présent travail est l'étude et le développement d'une nouvelle structure de convertisseur multiniveau avec une commande elle aussi nouvelle qui diminue le taux de distorsion harmonique total du courant, et enfin un contrôle du courant pour l'ensemble onduleur et machine.

Les points importants de cette topologie sont : un nombre moindre d'interrupteurs de puissance, une fréquence de découpage plus faible, une commande efficace et simple, un contrôle du courant très robuste et un ensemble de commande et du contrôle est totalement numérique

Le chapitre 1 décrit les convertisseurs multiniveaux : topologies et commandes.

Le chapitre 2 présente une nouvelle extension de topologie existante, analyse des séquences de configuration, commande et calcul des pertes de puissance.

Le chapitre 3 montre un nouveau contrôle du courant par un PID fractionnaire robuste en utilisant l'algorithme d'optimisation "multiobjectif".

Le chapitre 4 présente l'analyse par simulation et la validation expérimentale

CHAPITRE 1

Etat de l'art

1. Etat de l'art des convertisseurs multiniveaux

1.1 Introduction

Au début des années 90, l'évolution croissante des calibres en tension et en courant des semi-conducteurs de puissance a stimulé le marché des convertisseurs statiques de puissance spécialement dédiés aux applications de moyennes et de fortes puissances, allant de quelques kilowatts jusqu'à plusieurs mégawatts. Néanmoins, malgré les avancées significatives des technologies utilisées en développement et en fabrication des interrupteurs de puissance, l'évolution des technologies des semi-conducteurs est assez lente par rapport au marché mondial [9, 12, 14, 15, 20, 21, 22, 27, 30, 32-36].

Les principales applications de la topologie multiniveau se trouvent généralement dans la traction et la propulsion électriques : locomotives de 3kV, navires électriques, variateurs de vitesse de 4.5kV, ainsi que dans les systèmes de génération et de transport de l'énergie électrique [1, 2, 3, 7, 9, 12, 21-23, 25].

L'utilisation des convertisseurs multiniveaux dans les installations industrielles a été motivée par des avantages énergétiques, largement éprouvés de nos jours : la réduction très significative du taux de distorsion harmonique du courant, l'amélioration du facteur de puissance, la réduction des contraintes électriques aux bornes des interrupteurs statiques, la diminution des pertes de puissance et la réduction du volume des filtres (si nécessaires).

Toutefois, ces convertisseurs présentent des inconvénients. Entre autres, on peut citer : le nombre élevé de composants électriques, la complexité de la commande et la nécessité d'équilibrer les tensions aux bornes des condensateurs du bus barre continu.

Ce chapitre comprend deux parties. Tout d'abord, nous effectuons une présentation des différentes catégories d'onduleurs multiniveaux, et des topologies hybrides associées. Ensuite, nous décrivons les différentes stratégies de commande des onduleurs multiniveaux. Après avoir souligné les points forts et les points faibles des onduleurs existants, nous concluons sur les objectifs attendus pour le nouveau type d'onduleur développé dans la suite de notre étude.

1.2 Les onduleurs multiniveaux

Deux catégories d'onduleurs multiniveaux sont actuellement répertoriées. La première catégorie regroupe les onduleurs principaux en trois groupes :

- 1) les onduleurs à diodes de bouclage (en anglais clamping diodes appelé diode clamp) Neutral Point Clamped (NPC) et Multiple Point Clamped (MPC)
- 2) l'onduleur à condensateur flotteur [ou Flying Capacitor (FC)]
- 3) l'onduleur à pont en cascade H-bridge.

La deuxième catégorie des onduleurs multiniveaux comporte les assemblages hybrides des onduleurs de la première catégorie. Ainsi, on peut citer entre autres [4, 6, 9, 11, 15, 22, 28, 33-40] :

- 1) NPC en cascade (CDC),
- 2) H-bridge en cascades (CMH),
- 3) NPC et H-bridge en cascade (CDCH)

1.2.1 Les onduleurs multi niveaux avec diodes de bouclage

1.2.1.1 Topologies NPC classiques

L'onduleur Neutral Point Clamped (NPC) est proposé par Baker [BR1] [19]. Cet onduleur permet d'avoir un niveau impair de tension [30, 32, 35, 39]. Le premier onduleur NPC a été développé pour une tension de sortie à trois niveaux par la superposition de deux interrupteurs élémentaires alimentés chacun par une source de tension continue distincte [33-37, 41].

Après le premier onduleur NPC breveté par Baker, d'autres chercheurs ont développé les différentes structures basées sur NPC [16, 22, 34]. L'onduleur NPC permet de disposer d'un nombre impair de niveaux dans le motif de la tension en sortie [31, 32, 35, 37]. Cependant, l'onduleur Multiple Point Clamped (MPC) a été développé dans les années 90 pour un nombre pair de tensions [40-47]. Ces deux types d'onduleurs sont montrés sur les Fig. 1 et Fig. 2.

Les principaux avantages de l'onduleur NPC à trois niveaux sur onduleur classique à deux niveaux [19, 20, 21, 22, 35, 37, 41, 42, 45] sont :

- ◆ Les semi-conducteurs de puissance bloquent une tension inverse égale à la moitié de la tension de l'étage continu ;
- ◆ La topologie de base peut être facilement généralisée pour générer un convertisseur avec un nombre de niveaux supérieur.

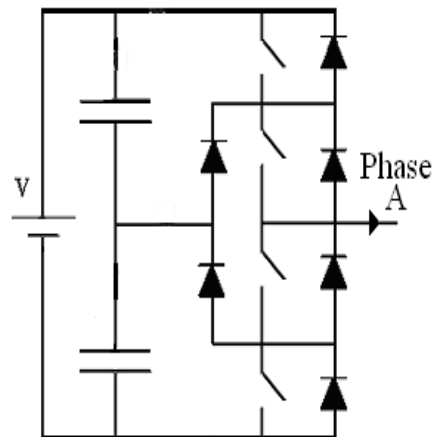


Fig. 1 Onduleur NPC à trois niveaux (à gauche), à cinq niveaux (à droite)

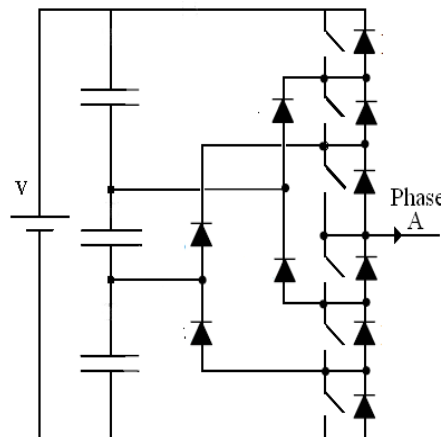


Fig. 2 Onduleur MPC à quatre niveaux.

Cependant, pour les topologies avec diodes de bouclage, la pratique a révélé plusieurs difficultés techniques qui compliquent ses applications au cas des grandes puissances. Entres autres, on peut citer:

- ◆ Le NPC exige des diodes de bouclage à vitesse de commutation élevée qui doivent être capables de supporter le courant de la pleine charge.
- ◆ Pour les topologies avec plus de trois niveaux, les diodes de bouclage (clamping diodes) peuvent augmenter les contraintes en tension. Une connexion série des diodes pourrait donc être

exigée ce qui complique la conception et soulève des questions de fiabilité, et de coût de réalisation. [15, 17, 20, 23, 25-30, 39-44, 48-57].

♦ Le maintien de l'équilibre de la charge des condensateurs demeure toujours une question ouverte pour les topologies des onduleurs NPC avec plus de trois niveaux. Bien que le NPC à trois niveaux fonctionne avec un facteur de puissance élevé, l'onduleur NPC multiniveaux est employé surtout dans les circuits de compensation. Cela est dû au problème d'équilibrage des capacités.

Pour un onduleur NPC ou MPC à k niveaux, les nombres d'éléments constituant les topologies NPC et MPC : s pour la source DC, bc pour les bancs de condensateurs, n pour les transistors de puissance et d pour les diodes de bouclage, sont donnés, pour chaque phase, par les relations du tableau suivant :

Tab. 1 Nombre d'éléments des onduleurs NPC et MPC multi niveaux.

	NPC	MPC
S	1	1
Bc	$2*(k-1)$	$k-1$
N	$(k-1)$	$2*(k-1)$
D	$2*(k-2)$	k

1.2.1.2 Topologies basées sur NPC

Il existe plusieurs variantes de convertisseurs multiniveaux dont la configuration est une modification de la topologie NPC de base. Ces variantes permettent par exemple de repousser certaines limitations de la structure de base, comme l'inégalité des tensions inverses supportées par les diodes. Les Fig. 3 montrent 3 niveaux ANPC ; dans la configuration 3-b, les états de commutation peuvent être utilisés pour doubler la fréquence de découpage apparente [57-58].

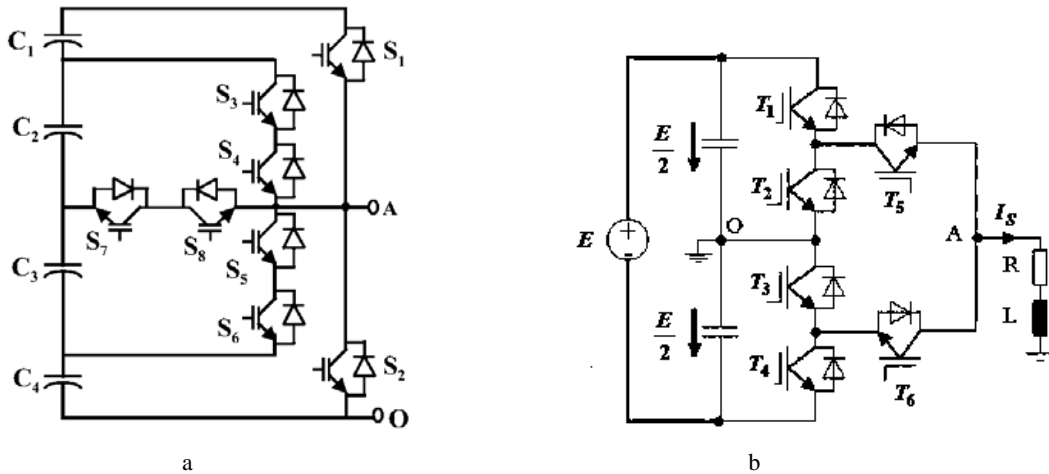


Fig. 3 Topologies basées sur le modèle NPC

1.2.2 Les onduleurs multiniveaux à condensateur flottant (ou FC)

Le convertisseur à condensateurs flottants (Flying Capacitor Multilevel Inverters) ou convertisseur multicellulaire est une topologie de conversion d'énergie qui repose sur la mise en série d'interrupteurs commandés. Elle est apparue au début des années 1990 à la suite d'un brevet déposé par Meynard et Foch [BR4]. Cet onduleur est obtenu par raccordement de cellules de condensateurs de bouclage. Le premier avantage de cette topologie est l'absence des diodes de bouclage propres aux topologies des onduleurs NPC et MPC. De plus, les contraintes en tension imposées aux composants de puissance sont naturellement limitées : on note une faible valeur de dv/dt aux bornes des composants [38, 39, 41, 44, 46]. Des "redondances" de commutation dans les séquences de fonctionnement introduisent des états qui peuvent être utilisés pour le maintien de l'équilibre des charges des condensateurs. Ainsi, par phase, une seule source DC est nécessaire. Les onduleurs FC peuvent présenter des nombres pairs ou impairs de niveaux, comme montre Fig. 4.

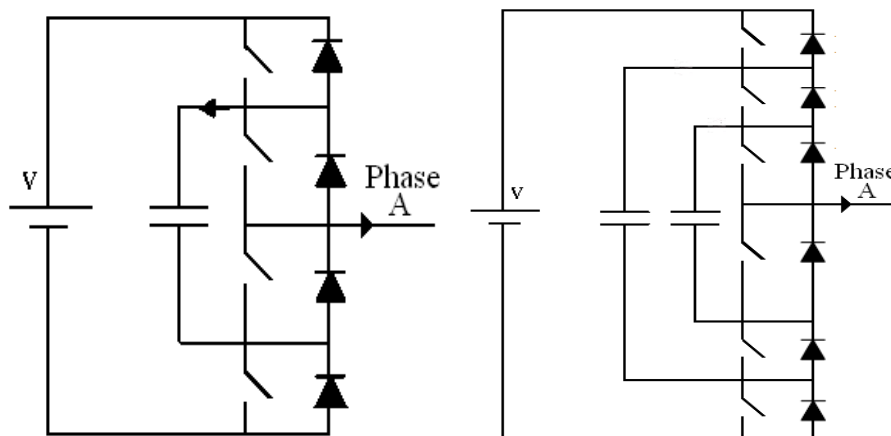


Fig. 4 Onduleurs FC à trois et à quatre niveaux (par phase)

Le FC a quelques inconvénients comme [27, 29, 34, 36, 42, 47, 50, 55-60]:

- ◆ Le contrôleur de la charge du condensateur augmente la complexité du contrôle du circuit entier ;

- ◆ Il exige des condensateurs mis en parallèle, dont, les forts courants pourront circuler à travers ces condensateurs ;

- ◆ Il existe un potentiel de résonance parasite entre les condensateurs découplés.

Pour un onduleur à k niveaux, le nombre des éléments constituant la topologie : s pour la source DC, bc pour les bancs de condensateurs, n pour les transistors de puissance est donné, pour chaque phase, par les relations suivantes :

$$\begin{aligned} s &= 1 \\ n &= 2 * (k - 1) \\ bc &= (k - 2) \end{aligned} \tag{1}$$

1.2.3 Les onduleurs multiniveaux en pont H (H-Bridge)

1.2.3.1. H-Bridge Classiques

Le premier modèle d'onduleur était l'onduleur en pont H (en anglais H-bridge), apparu en 1975 [2, 9, 11, 14, 15, 18, 21, 23, 27, 29, 31, 34, 38, 40, 42, 44-47].

Un progrès des onduleurs multiniveaux a été dû au modèle en pont H cascadié en série. La première application d'onduleur pont H était pour la stabilisation des plasmas en 1988 [30]. Les sorties des onduleurs en pont sont connectées en série de telle sorte que l'onde de la tension synthétisée soit la somme des tensions de sortie. L'avantage majeur de cette approche est que le nombre de paliers sur le motif de la tension de sortie peut être augmenté sans aucun ajout de nouveaux composants. L'utilisation de cellules de conversion de puissance en série permet d'accroître le nombre de niveau de tension et de puissance du convertisseur. Mais l'inconvénient majeur de cette topologie est le grand nombre de tensions continues isolées exigées pour chaque pont.

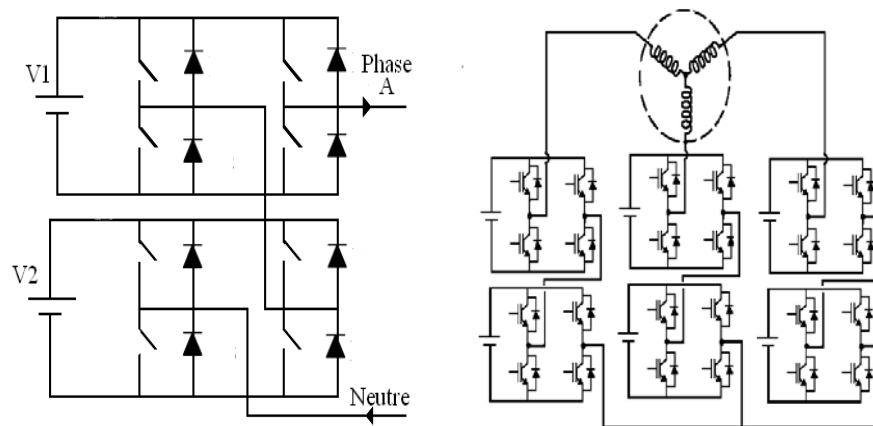


Fig. 5 Onduleur H-bridge à 5 niveaux, monophasé à gauche) et triphasé (à droite)

Pour un onduleur à k niveaux, le nombre des éléments constituant sa topologie : s pour les sources DC isolées, m pour les transistors de puissance sont données, pour chaque phase, par les relations suivantes :

$$\begin{aligned} s &= (k - 1) / 2 \\ m &= 2 * (k - 1) \end{aligned} \tag{2}$$

Cependant, les cellules peuvent être alimentées par des transformateurs à phase décalée de moyenne tension afin de fournir une puissance plus élevée. Dans ce cas, si n_s est le nombre de sources indépendantes, le nombre de niveaux de la tension en sortie n_n est donné par l'équation ci dessous [55-58, 60] :

$$n_n = 2n_s + 1 \tag{3}$$

1.2.3.2. Topologies basées sur le en pont H

Une autre structure couramment utilisée des onduleurs en pont H est la *topologie parallèle de phase*. Dans cette topologie chaque phase est connectée à un en pont H et reliée à un transformateur par des bobines d'interphase composées des enroulements de transformateurs avec différents rapports de transformation. Le grand avantage de cette structure est qu'elle utilise une seule source de tension continue, et par le biais des bobines d'interphase elle est utilisable pour les courants élevés, bien que les échelles de tension et de courant des transistors soient réduites [17, 24, 30, 36, 40-43, 51, 57, 60-64].

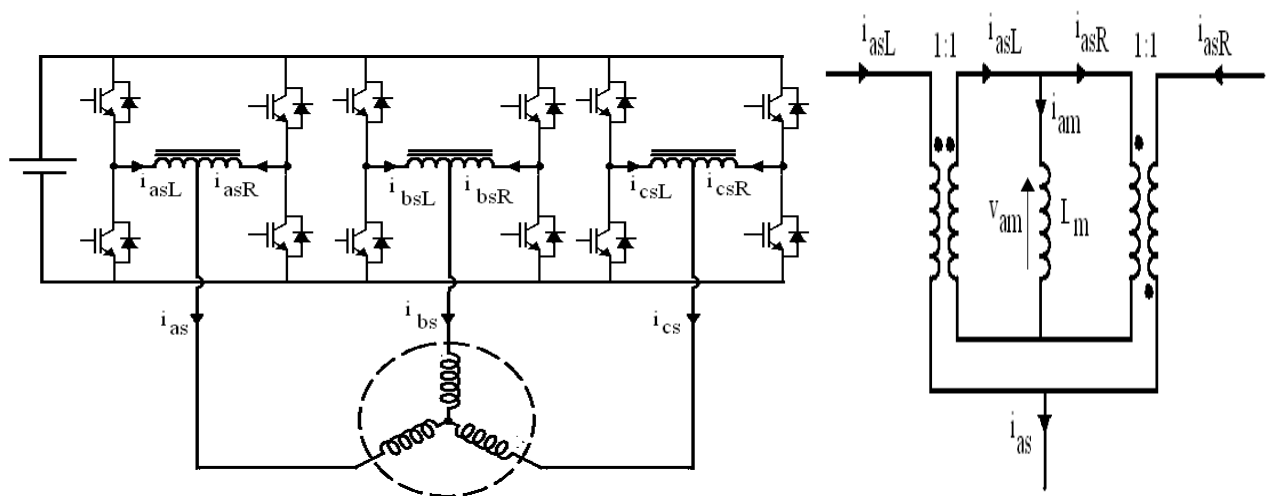


Fig. 6 Un modèle de topologie parallèle de phase avec bobine d'interphase

Une autre topologie développée à partir d'un onduleur en pont H est un pont de Vienna commutateur bidirectionnel reliant le point central de la banque de condensateurs à une charge, Fig. 7 [20]

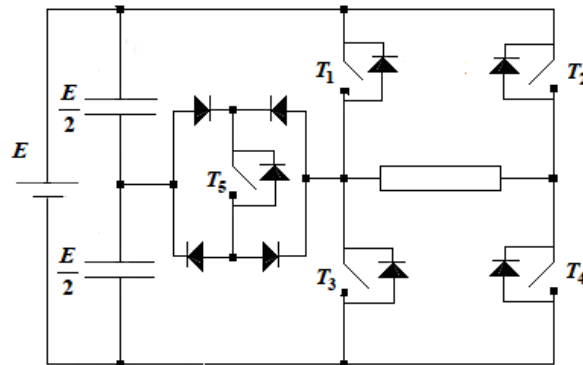


Fig. 7 Un onduleur de en pont H avec un pont de Vienna

1.3 Les onduleurs multiniveaux hybrides

L'onduleur multiniveau triphasé hybride est spécialement dédié grâce à la mise en série ou en parallèle d'onduleurs de base. Les modèles hybrides peuvent être générés. à l'entraînement des moteurs synchrones et asynchrones de grande puissance à tension moyenne [91-98]. La combinaison réelle de différentes topologies est basée sur les méthodes de la théorie des graphes [99-102]. Les topologies hybrides permettent d'améliorer la qualité de puissance et l'augmentation de nombre de niveau de la tension en utilisant moins de sources de tension continue à l'entrée et moins de commutations.

Trois types d'hybridation sont développés dans l'industrie :

Hybridation en pont, généralement entre onduleurs de même nature (Fig. 8) ;

Hybridation en cascade, les topologies fournissent un effet multiplicateur du nombre de niveaux selon le modèle de structuration (Fig. 9) ;

Hybridation côte-à-côte pour alimenter deux charges (Fig. 10).

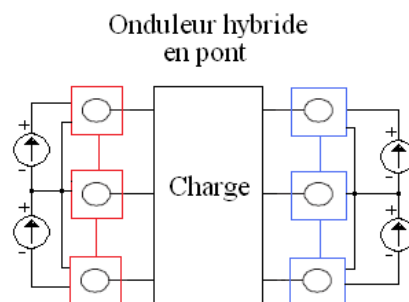


Fig. 8 Hybridation en pont de 2 onduleurs multi niveaux

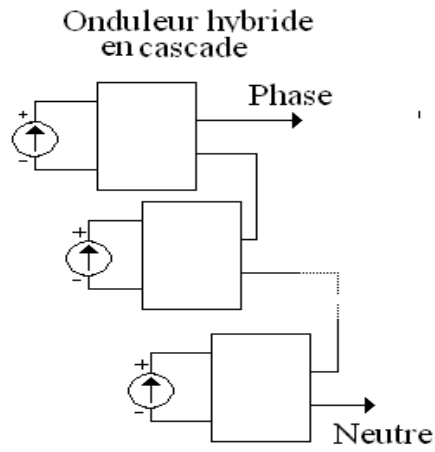


Fig. 9 Hybridation en cascade d'onduleurs multi niveaux

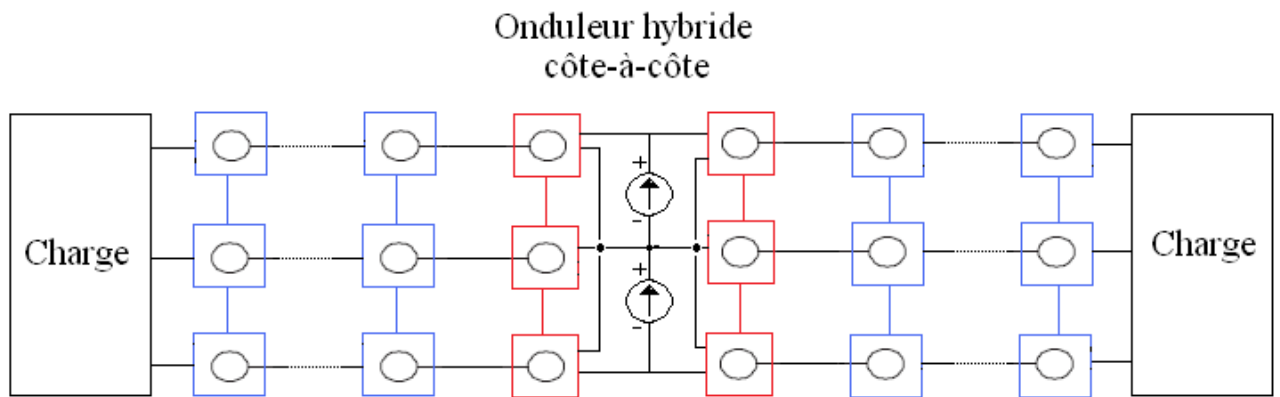


Fig. 10 Hybridation côte-à-côte d'onduleurs multi niveaux.

La Fig. 11 montre un exemple d'hybridation en pont d'onduleur NPC 3 niveaux, avec une source à gauche et l'autre à droite.

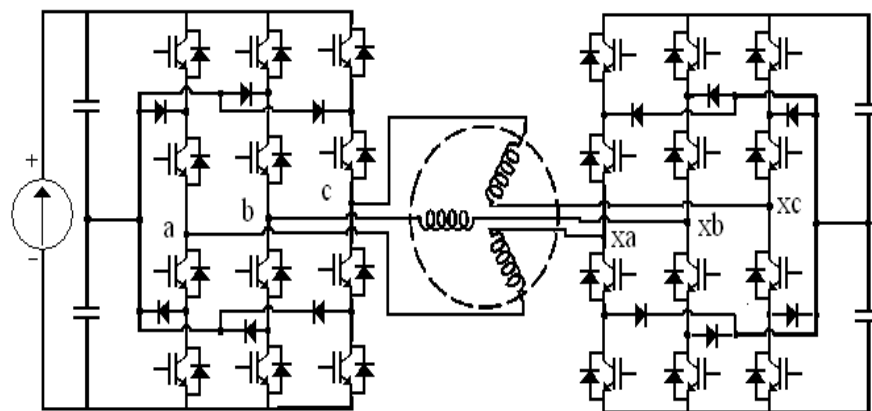


Fig. 11 Hybridation 3/3 en pont avec deux NPC connectés à un moteur asynchrone.

La Fig. 12 montre une phase de l'onduleur en cascade-5/3H où un onduleur à cinq niveaux H-bridge cellulaire est connecté en série à une cellule à trois niveaux de type NPC. Il s'agit d'une topologie combinatoire dans un couple d'onduleurs. Cette topologie d'hybride est une combinaison de cellules des topologies NPC 3 niveaux et H-bridge qui ont été récemment brevetées par General Electric (GE). Ensuite, l'onduleur à cinq niveaux est inséré en série avec l'onduleur en pont H avec une source de tension que sa valeur est deux fois plus grande que la source de tension du NPC. Ainsi, en combinant un grand nombre d'onduleurs, on peut obtenir une plage importante de niveaux différents. Le ratio des tensions d'entrées peut être ajusté afin de maximiser le nombre de niveaux de tension. De plus nous pouvons ajuster la valeur de puissance [103-112]. En définitif, le nombre de niveaux dans une topologie hybride est régi par l'équation suivante :

$$NN = 3 * (\text{le ratio des tensions} - 1)$$

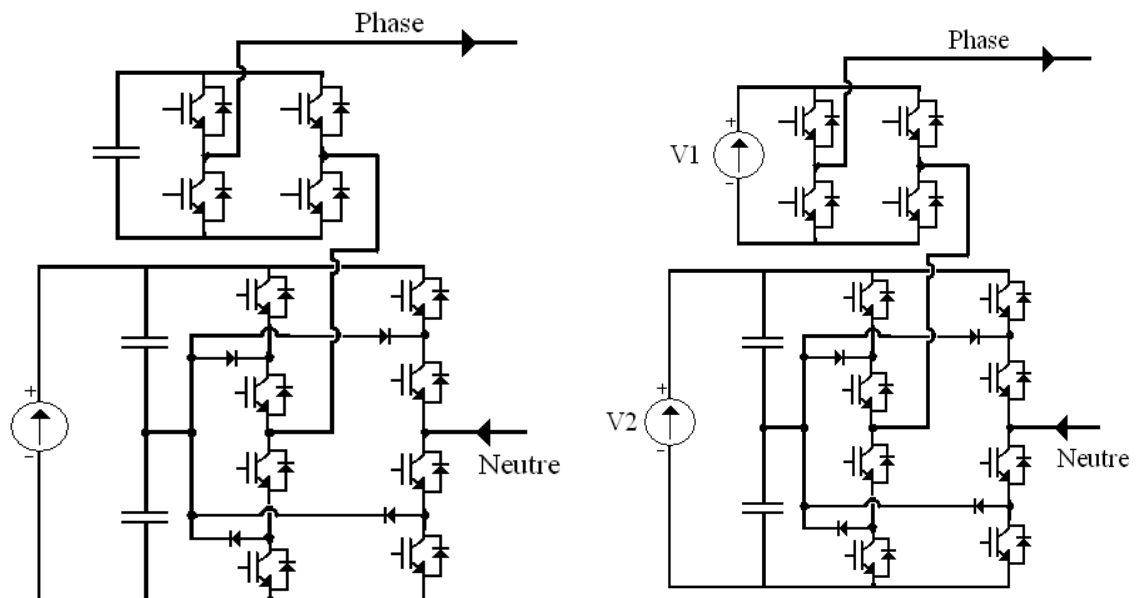


Fig. 12 Hybridation en cascade 5/3 entre H-Bridge et NPC avec des sources DC de valeurs différentes

La Fig. 13 montre les courbes de tension et du courant de l'hybride en cascade 5/3. Dans cette étude, les tensions étaient $V1 = 260V$ et $V2 = 65V$ (Fig. 12). L'onduleur alimente un moteur de 5,2 kW de puissance nominale. Les Fig. 13 montrent la tension et le courant de phase, qui sont sinusoïdaux.

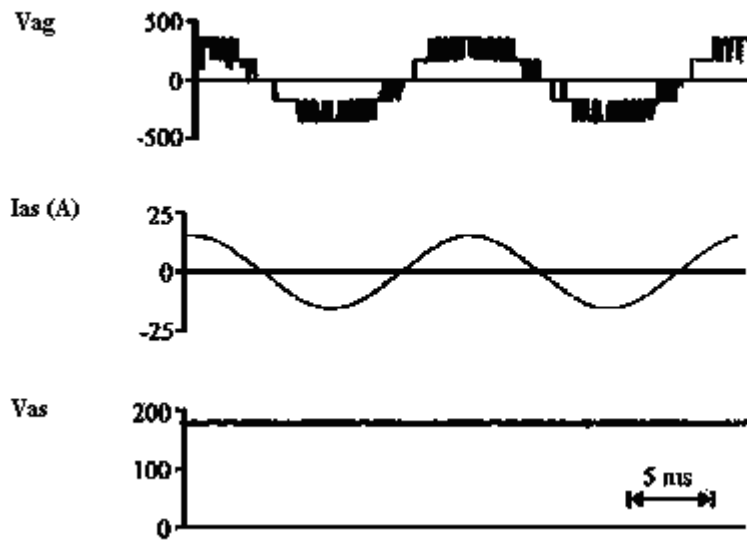


Fig. 13 Les résultats d'un hybride 5-3 (figure 1-12)

Il existe un autre type d'onduleur multiniveaux hybride, appelé onduleur multiniveaux NPC-NPC (côte à côte) Fig. 14 , Fig. 15 et Fig. 16. L'onduleur avec diodes de bouclage a été choisi dans cette méthode parmi les deux autres topologies CF et en pont H pour une utilisation universelle en électronique de puissance pour les raisons suivantes [114-124]:

- * Les six phases (trois pour chaque onduleur) peuvent partager une source continue (DC) en commun.

Inversement, l'onduleur en pont H exige que chaque niveau soit séparé, ce qui n'est pas propice à un onduleur côte à côte ;

- * L'onduleur CF nécessite plusieurs condensateurs auxiliaires supplémentaires. Ces condensateurs augmentent considérablement le coût et le problème d'équilibrage de tension.

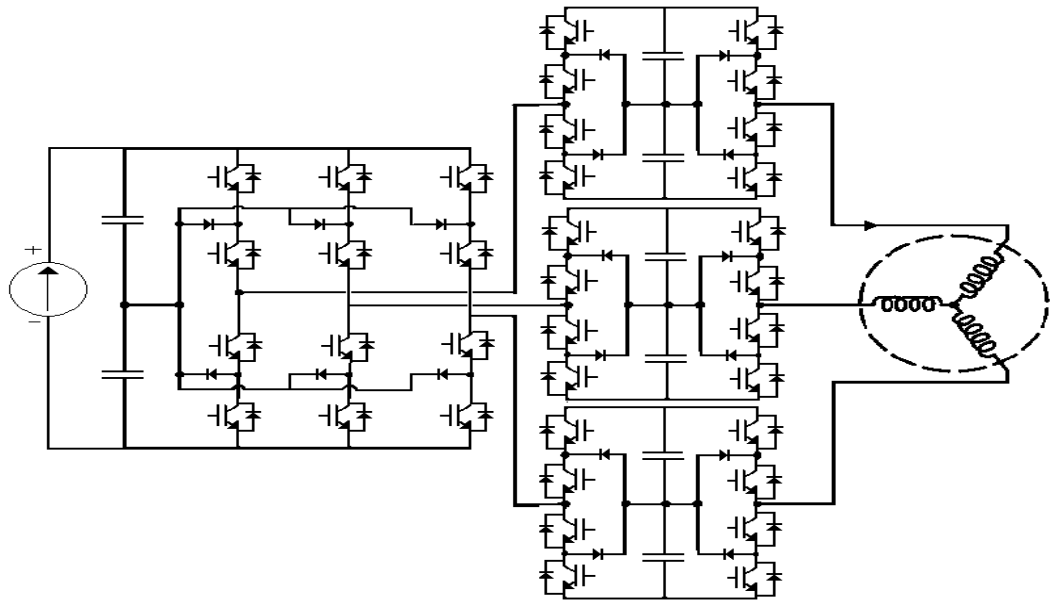


Fig. 14. Hybridation côte-à-côte avec NPC triphasé 3 niveaux et un NPC 3 niveaux par ligne

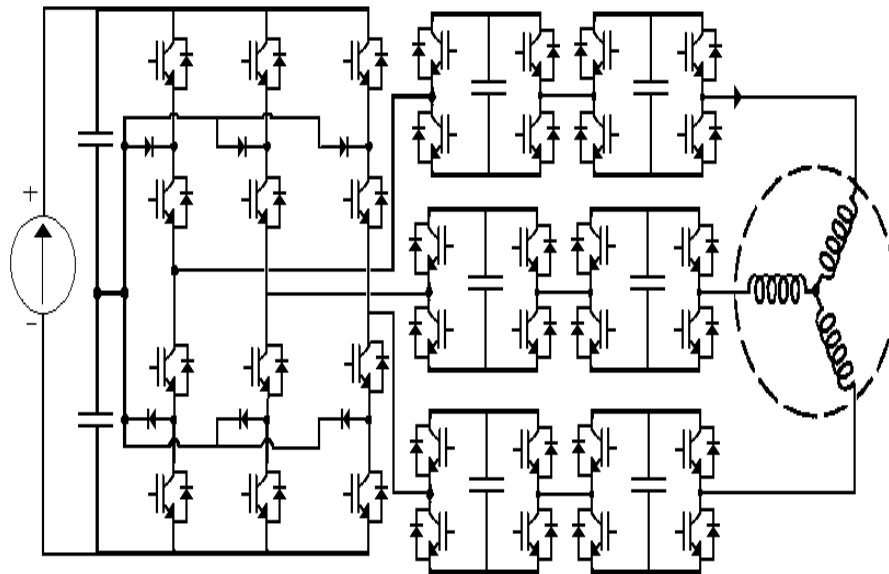


Fig. 15 Double hybridation côte-à-côte avec NPC triphasé 3 niveaux et deux H-bridge en série par phase.

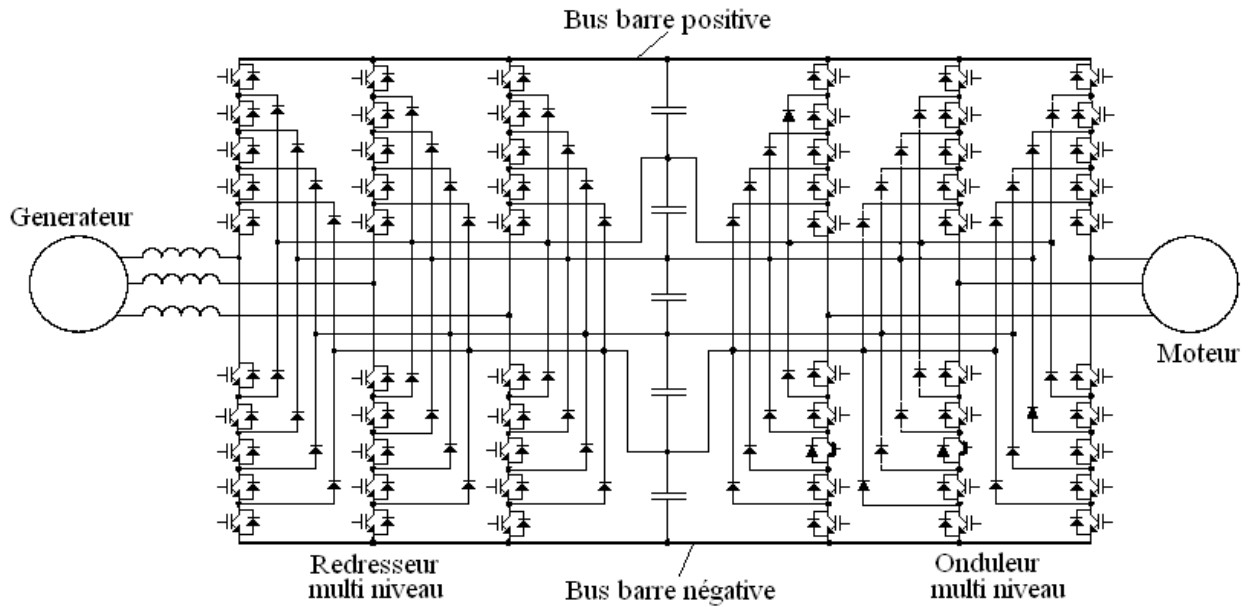


Fig. 16 Hybridation côte-à-côte avec MPC 6 niveaux pour la traction ferroviaire

La tension de sortie des onduleurs multiniveaux peut être calculée [97-102,105-116]:

$$V(t) = \sum_{m=1}^{\infty} \frac{4V_c}{\pi m} (\cos m\alpha_1 + \cos m\alpha_2 + \cos m\alpha_3 + \dots + \cos m\alpha_{(k-1)/2}) \sin m\omega t \quad m = 2n + 1, n \in N \quad (4)$$

Où :

k est le nombre de niveau d'onduleur

α l'angle de commutation (en anglais switching angle).

La Fig. 17 montre les angles de commutation pour un onduleur à 5 niveaux.

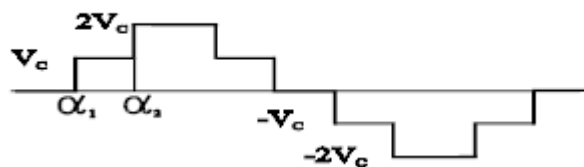


Fig. 17 La tension de sortie d'onduleur à 5 niveaux

1.4 Etat de l'art des stratégies de commande des onduleurs multiniveaux

Les stratégies de commande des convertisseurs multiniveaux sont adaptées de celles qui sont appliquées aux convertisseurs à deux niveaux. Dans cette section, nous présentons quelques-unes d'entre elles.

1.4.1. Commande par paliers

La méthode de commande par paliers consiste à quantifier la grandeur de référence (l'image du fondamental), en un nombre déterminé de paliers, comme l'illustre la Fig. 18, [125-128].

Cette méthode de commande offre deux degrés de liberté à l'utilisateur :

*Le convertisseur peut être à pas uniforme, dans ce cas les tensions $E_1, E_2, E_3 = E$. Les angles de commutations α_i sur une période ($\alpha_i, i = 1 \dots \alpha/2$) peuvent donc être choisis de façon à atteindre certaines performances.

*Le pas de la tension et les angles de commutation peuvent être choisis afin de pouvoir obtenir la minimisation du taux de distorsion harmonique, la suppression de certaines harmoniques à basses fréquences entre autres.

Cette commande est facile à implémenter et pour passer d'un niveau de tension à l'autre les angles de commutation peuvent être déterminés à l'avance.

Dans cette technique de commande, on constate que les différentes cellules n'ont pas une même durée de conduction. Il en résulte donc un déséquilibre dans la répartition des pertes par commutation et par conduction. Par une rotation adéquate des commutations, ces pertes peuvent être équilibrées entre les différentes cellules, sans modification de l'onde de tension générée à la sortie du convertisseur. [125,127].

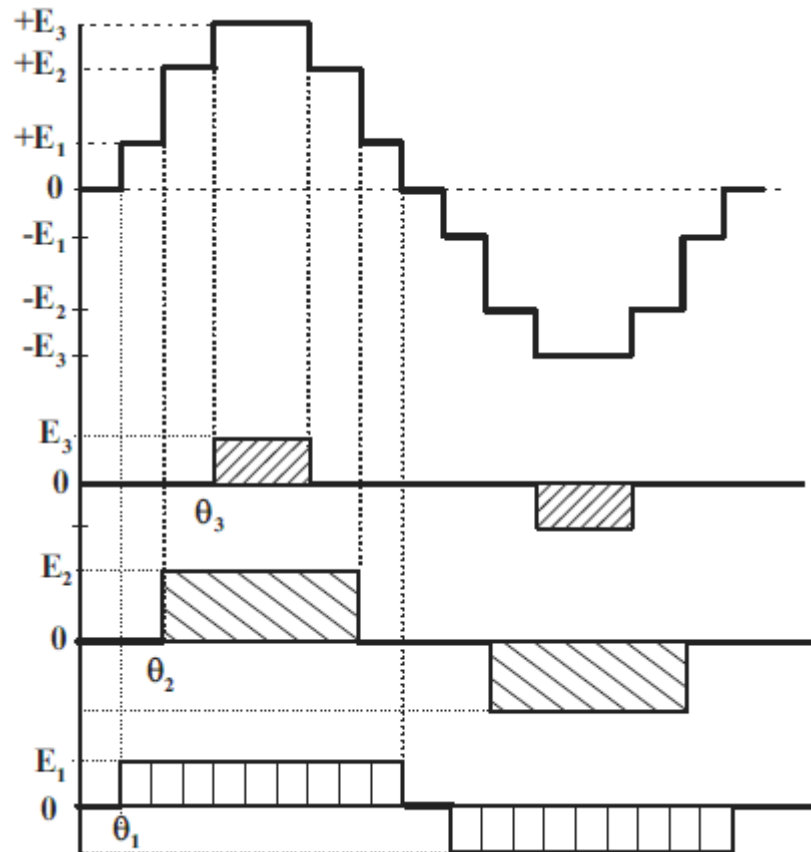


Fig. 18 Forme d'onde multiniveau (7 niveaux) générée par une commande par paliers et tensions aux bornes de trois cellules en série sur une phase

1.4.2. Modulation Sinusoïdale (MS)

1.4.2.1. MS classique mono-porteuse

La technique de modulation de largeur d'impulsions (MLI ; en anglais : Pulse Width Modulation, soit PWM), est la plus utilisée pour la commande des onduleurs classiques (deux niveaux). C'est aussi la stratégie de modulation la plus utilisée dans les onduleurs multiniveaux dite à modulation sinusoïdale [40-45, 49, 53-56, 61, 64].

Elle consiste à comparer d'une onde de référence ou modulante, généralement sinusoïdale (le signal à synthétiser) à une porteuse généralement triangulaire Fig. 19. Le signal de sortie change d'état à chaque intersection de la modulante et de la porteuse.

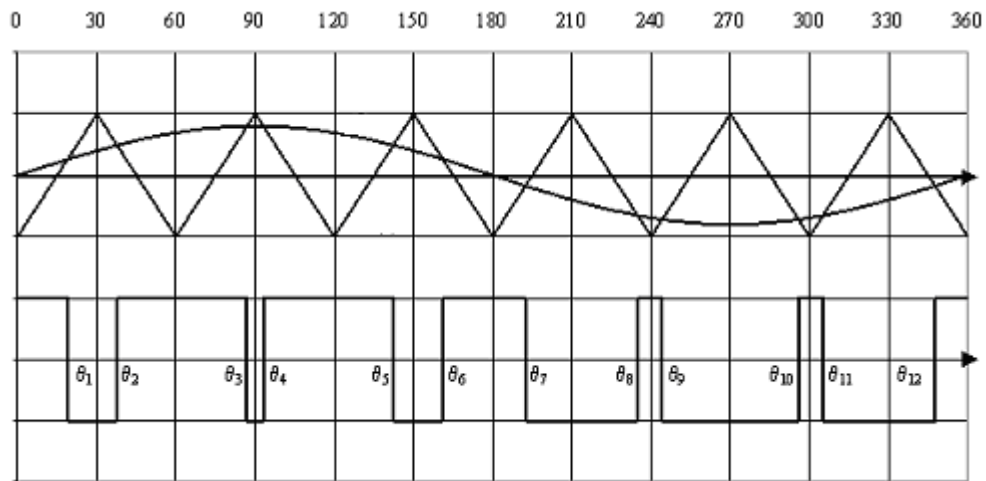


Fig. 19 MLI Classique intersective

1.4.2.2. Modulation sinusoïdale multi-porteuse

Dans les onduleurs multiniveaux, nous observons souvent les modulations sinusoïdales multiporteuses.

On peut diviser la modulation sinusoïdale multiporteuse en trois catégories :

- 1 :1 Classique;
- 1 :2 Commande modifiée de premier type ;
- 1 :3 Commande modifiée de second type ;

En général, pour la commande d'un onduleur à k niveaux, nécessite k-1 ondes porteuses.

1.4.2.3. Modulation sinusoïdale multi-porteuse classique

Dans cette technique de modulation nous utilisons les différentes porteuses afin de pouvoir construire toutes les commandes nécessaires à tous les interrupteurs. Dans cette technique, la référence est comparée en permanence avec chacun des signaux triangulaires. Si la référence est supérieure à un signal triangulaire, le signal de sortie vaut 1, donc l'interrupteur correspondant à cette modulation est actif, si la référence est inférieure à un signal triangulaire, le signal de sortie change donc d'état.

A titre d'exemple, pour un onduleur à trois niveaux, les deux signaux triangulaires ont même fréquence et même amplitude, c'est la modulation sinusoïdale à double triangle. La Fig. 20 ci-dessous montre une modulation sinusoïdale avec deux signaux triangulaires figure 1-20 [66, 67, 70, 71-77].

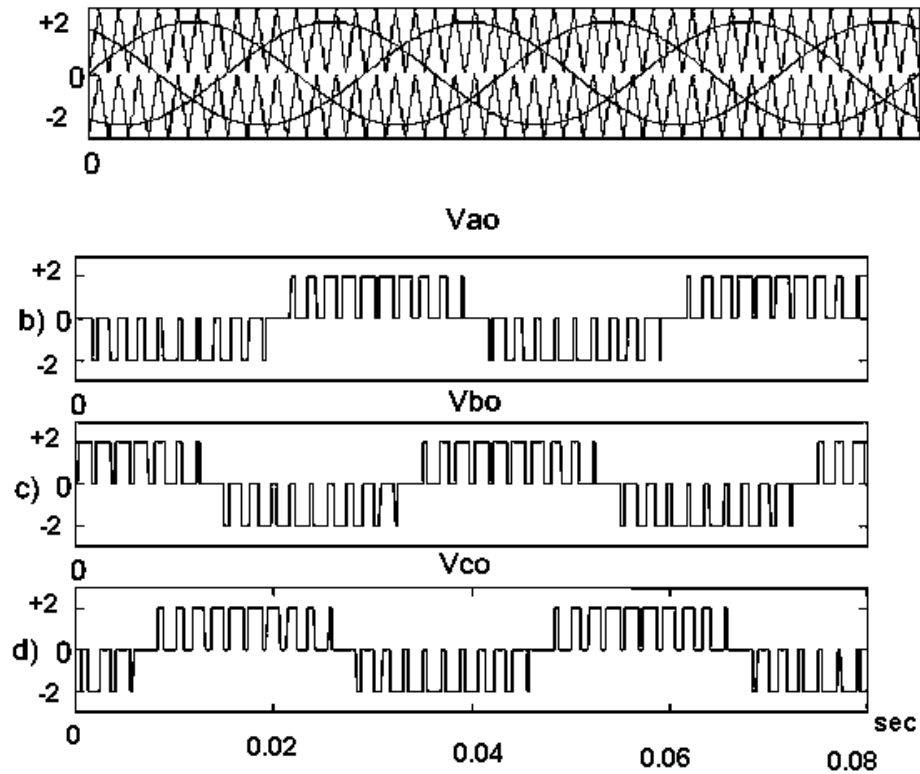


Fig. 20 Principe de la MLI à doubles triangles

1.4.2.4. Modulation sinusoïdale modifiée de premier type (MSM1)

Ce genre de modulation permet de diminuer la valeur de la tension homopolaire générée par les techniques de modulation MLI [12, 19, 55, 60, 66, 73,7 8, 80-81,128]. On y utilise trois signaux sinusoïdaux de référence V_{ref1} , V_{ref2} et V_{ref3} décalés de 120° , et une seule onde porteuse. Les résultats de la comparaison donnent trois nouveaux signaux respectivement V_1 , V_2 et V_3 , Fig. 21. On combine ces signaux entre eux pour donner les signaux :

$$V_{AO} = \frac{V_1 - V_2}{2}$$

$$V_{BO} = \frac{V_2 - V_3}{2} \tag{5}$$

$$V_{Co} = \frac{V_3 - V_1}{2}$$

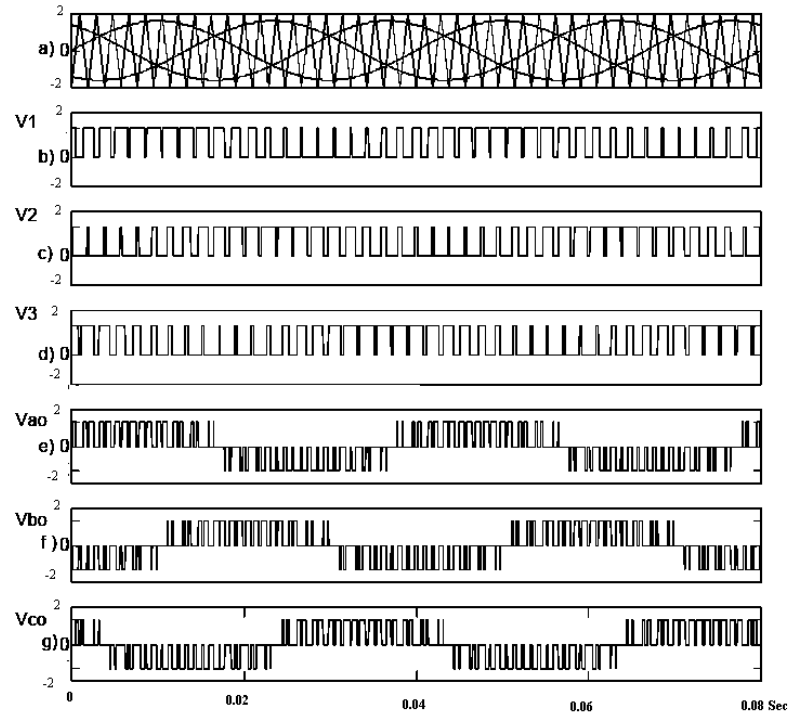


Fig. 21 Modulation sinusoidale modifié

Afin de généraliser cette technique aux onduleurs de niveaux supérieurs à trois, on doit déterminer le nombre de triangulaire requises pour les niveaux impairs. Cette relation est définie par la relation suivante : $n_p = \frac{k-1}{2}$ (6)

n_p est le nombre de triangulaires

k est le nombre de niveau

1.4.2.5. Modulation sinusoidale modifiée de deuxième type (MSM2)

Cette technique de modulation développée pour la première fois par Menzies [129-132] est aussi appelée *MLI optimale* (Sub-Harmonic Optimal "SHO-PWM") Fig. 22. Dans cette technique, on ajoute la troisième harmonique au signal de référence et ensuite nous comparons le signal de référence avec les multi porteuses (multi triangulaire) selon la Fig. 23[50, 54, 64-65, 70, 76, 82-90]. Cette méthode prend instantanément la moyenne du maximum et du minimum des trois tensions de référence ($V_a, V_b, V_c,$) et soustrait cette valeur de chacune des tensions de référence, c'est-à-dire,

$$V_{offset} = \frac{Max(V_a, V_b, V_c) + Min(V_a, V_b, V_c)}{2} \quad (7)$$

$$V_{aSHO} = V_a - V_{offset}$$

$$V_{bSHO} = V_b - V_{offset}$$

$$V_{cSHO} = V_c - V_{offset}$$

(8)

Le schéma équivalent analogique pour la commande est illustré à la Fig. 22.

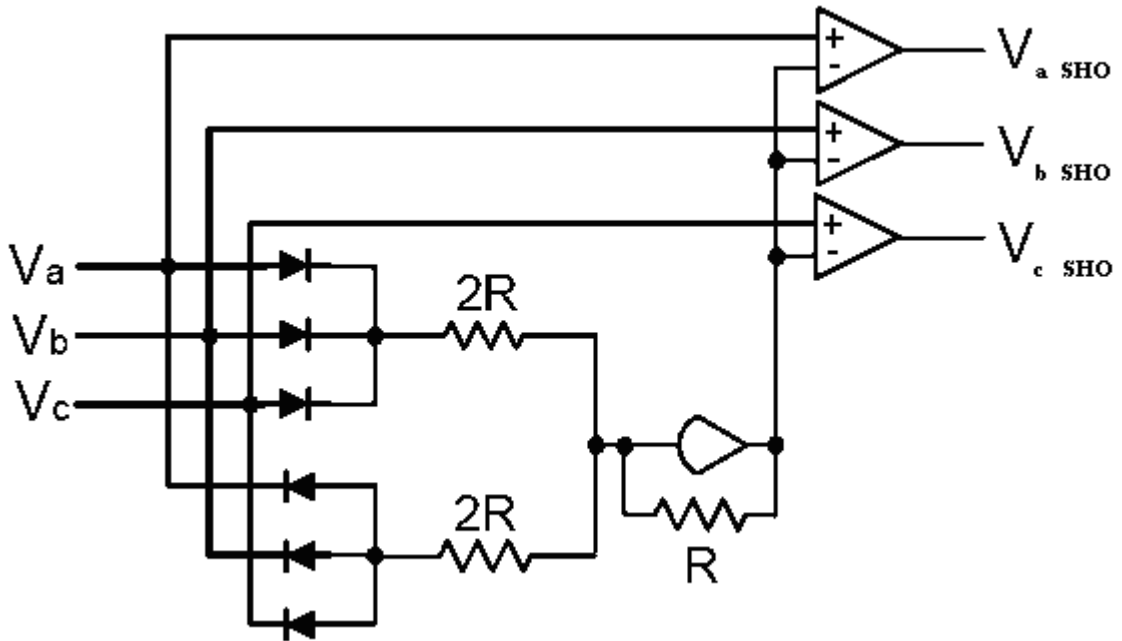


Fig. 22 Circuit analogique qui ajoute la séquence de zéro pour SFO-PWM

Afin de pouvoir appliquer cette méthode aux onduleurs classiques, il faut connaître :

1) La modulation d'amplitude ; $m_a = \frac{A_r}{A_p}$, (9)

2) Le rapport de fréquence; $m_f = \frac{f_p}{f_r}$, (10)

L'amplitude de référence A_r ,

L'amplitude de porteuse A_p ,

La fréquence de référence f_r ,

La fréquence de porteuse f_p

Pour utiliser le MSM2 à un onduleur multiniveau, il faut connaître trois paramètres importants

1) Le nombre de niveau est k

2) La modulation d'amplitude pour les onduleurs multiniveaux qui peut être calculé :

$$m_a = \frac{A_r}{(k-1)A_p} \quad (11)$$

Dans la méthode SHO, la minimum et la maximum valeur de modulation peut être calculé comme

$$m_{a \min} = \frac{k-3}{k-1,4} \quad (12)$$

$$m_{a \max} = 1,15$$

3) Le rapport de fréquence, $m_f = \frac{f_p}{f_r}$

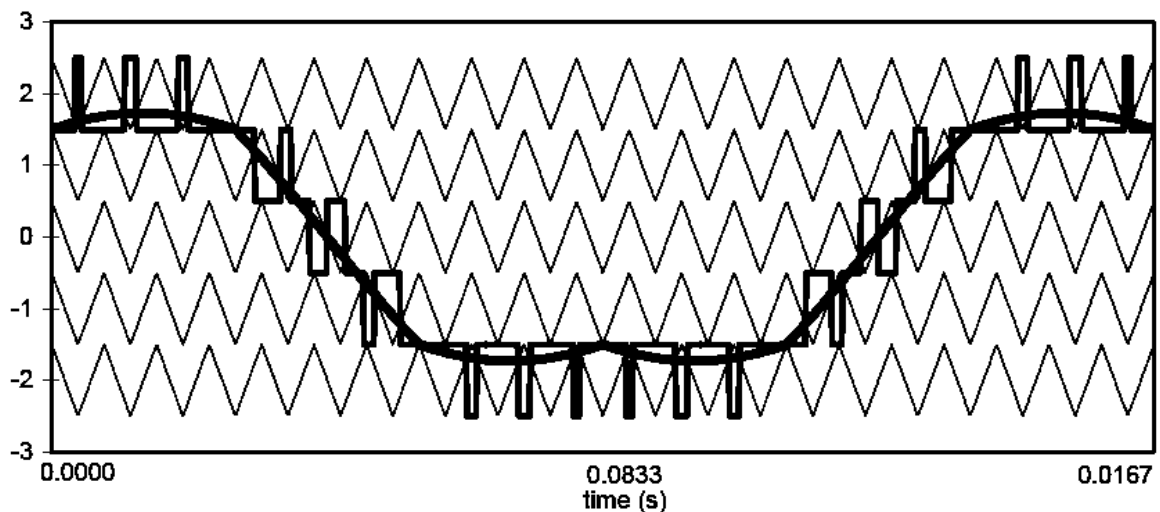


Fig. 23 Forme d'ondes des multi porteuses est basé sur SFO-PWM ($k = 6$, $m_f = 21$, $m_a = 0.8$)

La technique SHO peut augmenter le taux de modulation de 15 pour cent pour atteindre l'*over-modulation* (saturation).

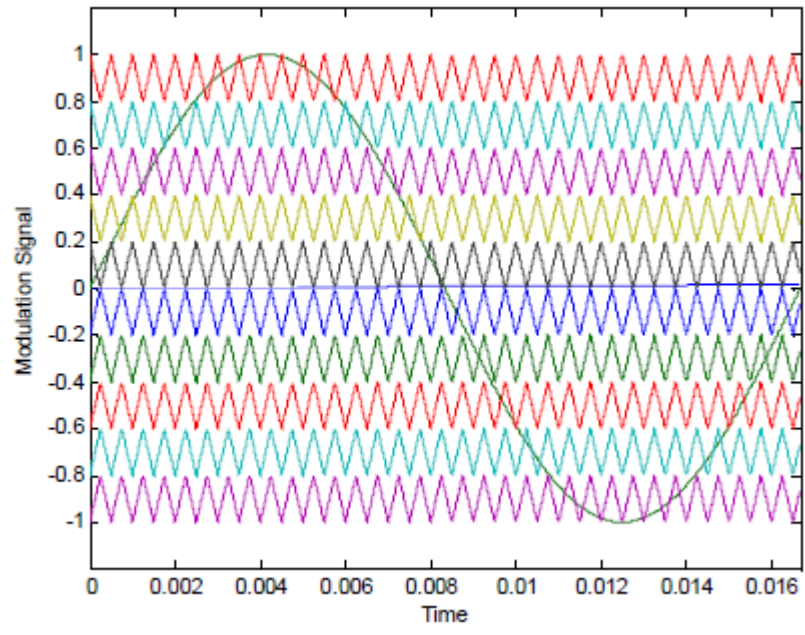
Pour résumer les stratégies de commande les plus courantes, Fig. 24 illustre trois grandes techniques de la méthode de porteuse utilisées dans un onduleur classique et qui peut être également appliquée à un onduleur multiniveau:

MLI sinusoïdale (MLIS ou en anglais SPWM),

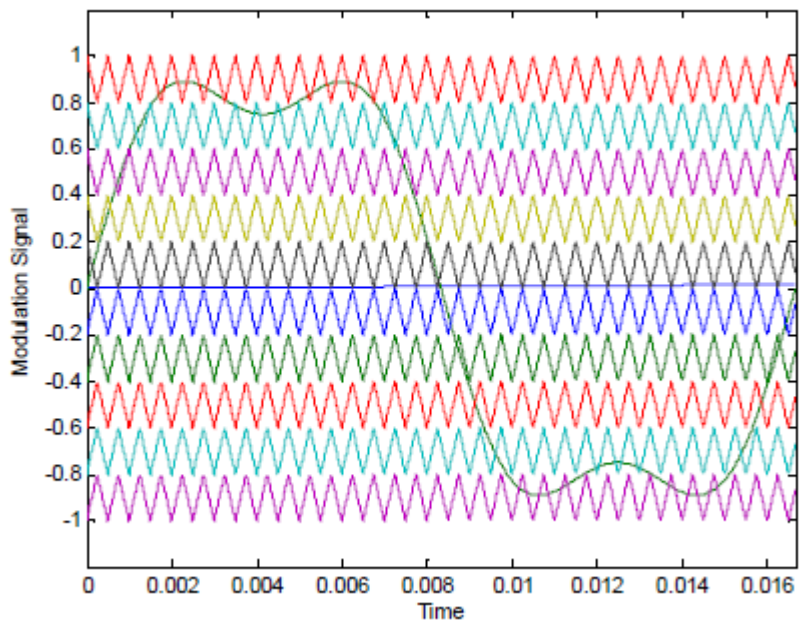
Injection de troisième harmonique à MLI (THMLI ou en anglais THPWM ou encore SHO-PWM)

MLI vectoriel (MLIV).

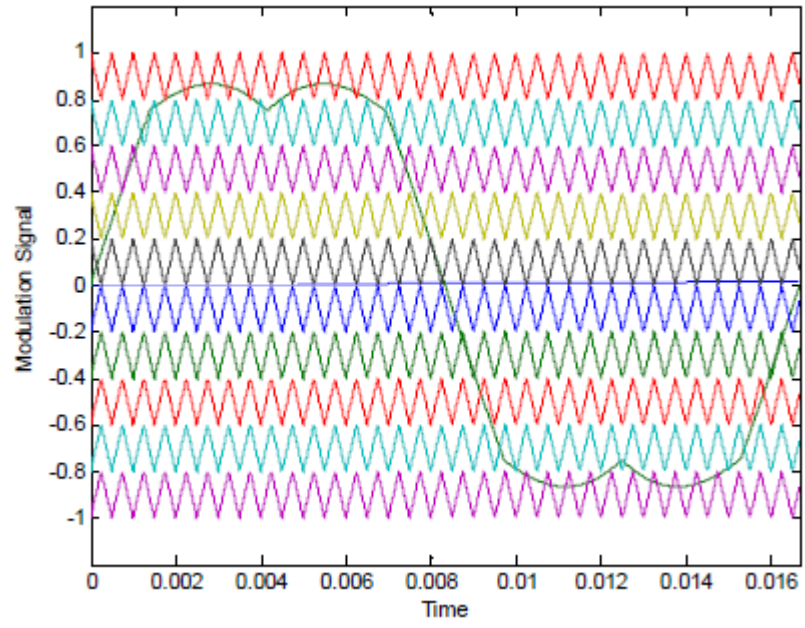
MLIS (en anglais SPWM) est une méthode très populaire dans les applications industrielles.



SPWM



THPWM



SVM

Fig. 24 Les trois techniques importantes pour la stratégie de commande

1.5 Conclusion

Dans ce chapitre, nous avons fait la présentation étayée par 150 références bibliographiques des quatre catégories de base d'onduleur multiniveau : '*Neutral Point Clamped*' (NPC), '*Multi Point Clamped*' (MPC) , '*Flying Capacitors*' (FC), '*H-Bridge*', ainsi que les topologies hybrides associées.

Les onduleurs hybrides ont pour but de diminuer la dépendance de la source par rapport au nombre de niveaux, grâce aux propriétés de "*redondance*" des séquences de configuration.

Plusieurs stratégies existent pour la commande des onduleurs multiniveaux. Toutefois, la modulation sinusoïdale, la modulation vectorielle (uniquement pour les applications triphasées), sont actuellement les méthodes les plus couramment utilisées dans les applications industrielles.

Par ailleurs, nous relevons les quelques inconvénients suivants :

pour les onduleurs NPC et MPC, la présence de diodes de bouclage ;

pour l'onduleur FC, les condensateurs cellulaires dont la tension nécessite un réglage ;

pour l'onduleur H-Bridge, le nombre élevé de sources continues indépendantes.

Afin de profiter des sources uniques de tension continues des topologies NPC et MPC et des séquences de configuration "*redondantes*" de la structure en pont H, nous présentons dans le chapitre ci-après un nouveau type d'onduleur fonctionnant avec une seule source continue, sans diodes de bouclage, et pouvant travailler avec des nombres de niveaux pairs et impairs et en mode dégradé.

1.6 Références

- [1] S. Alger, "Shaft currents in Electric Machines", A.I.R.E. Conference, Philadelphia, PA, February 1924.
- [2] E. Newell, William "Power Electronics-Emerging from Limbo", Industry Applications, IEEE Transactions on , Volume: IA-10 Issue:1, Jan. 1974,pp: 7 - 11
- [3] R. Strzelecki, R. Smolenski and A. Kempski, "Reduction of the Bearing Current in PWM Motor Drives by Means of Common Mode Voltage Cancellation", 2001.
- [4] R. Kraus, "Status and Trends of Power Semiconductor Device Models for Circuit Simulation", IEEE Trans.Power Electronics, Vol. 13, pp. 452-465, May 1998.
- [5] T. G. Wilson, "The Evolution of Power Electronics", IEEE Trans. Power Electronics, Vol. 15, pp.439-446, May 2000.
- [6] Mohan, Undeland and Robbins, "Power Electronics: converters, applications, and design", John Wiley & Sons, 2003.
- [7] J. Erdman, R. J. Kerkman, D. Schlegel and G. Skibinski, "Effect of PWM Inverters on AC Motor Bearing Currents and Shaft Voltages", IEEE APEC Conference, Dallas, TX, March 1995.
- [8] D. Busse, J. Erdman, R. J. Kerkman, D. Schlegel and G. Skibinski, "Bearing Currents and Their Relationship to PWM Drives", IEEE IECON Conference, Orlando, FL, November 1995.
- [9] D. Busse, J. Erdman, R. J. Kerkman, D. Schlegel and G. Skibinski, "System Electrical Parameters and Their Effects on Bearing Currents", IEEE APEC Conference, San Jose, CA, March 1996.
- [10] D. Busse, J. Erdman, R. J. Kerkman, D. Schlegel and G. Skibinski, "An Evaluation of The Electrostatic Shielded Induction Motor: A Solution for Rotor Shaft Voltage Buildup and Bearing Current", IEEE IAS Conference, San Diego, CA, October 1996.
- [11] L. M. Tolbert, "Multilevel Converters for Large Electric Drives", IEEE Trans. on Ind. Application, Vol.35, pp. 36-44, January/February 1999.
- [12] F. Wang, "Motor Shaft Voltage and Bearing Currents and Their Reduction in Multilevel Medium- Voltage PWM Voltage-Source- Inverter Drive Applications", IEEE Trans. Ind. Application, Vol. 36, pp. 1336-1341, September/October 2000.
- [13] S. Ogasawara, "An Active Circuit for Cancellation of Common-Mode Voltage Generated by a PWM Inverter", IEEE Trans. Power Electronics, Vol. 13, pp. 835-841, September 1998.
- [14] H. Zhang, "Multilevel Inverter Modulation Schemes to Eliminate Common-Mode Voltages", IEEE Trans. Ind. Application, Vol. 36, pp. 1645-1653, Nov./Dec. 2000.
- [15] N. P. Schibli, "A Three-Phase Multilevel Converter for High-Power Induction Motors", IEEE Trans. Power Electronics, Vol.13, pp. 978-986, September 1998.
- [16] A. L. Julian, G. Oriti and T. A. Lipo, "Elimination of Common-Mode Voltage in Three- Phase Sinusoidal Power Converters", IEEE Trans. on Power Electronics, Vol. 14, No. 5, September 1999.
- [17] G. Sinha and T. A. Lipo, "A Four-Level Inverter Based Drive with a Passive Front End", IEEE Trans. On Power Electronics, vol. 15, No. 2, March 2000.
- [18] G. Oriti, A. L. Julian and T. A. Lipo, "A New Space Vector Modulation Strategy for Common Mode Voltage Reduction", IEEE- PESC '97, Vol. 2, pp. 1541 - 1546, 1997
- [19] H. D. Lee and S.-K. Sul, "A Common Mode Voltage Reduction in Boost Rectifier/ Inverter System by Shifting Active Voltage Vector in a Control Period", IEEE Trans. On Power Electronics, Vol. 15, No. 6, November 2000.
- [20] A. Nabae, I. Takahashi and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter", IEEE Trans. Ind.Application, Vol. IA-17, pp. 518-523, Sep./Oct. 1981.
- [21] M. N. Giteau, "Modeling Conducted EMI Noise Generation and Propagation in Boost Converters", IEEE- ISIE'2000, pp. 353-358.
- [22] V. K. Dhar, "Conducted EMI Analysis- A Case Study", Proc. International Conference on Electromagnetic Interference and Compatibility, pp. 181-186, 1999.
- [23] M. C. Caponet, F. Profumo, J. Jacobs and R. W. De Doncker, "Solutions to Minimize Conducted EMI in Power Electronic Circuits", APEC, Vol. 1, pp. 220-224, 2001.
- [24] K. Yakoub C. Ghennai, M. Kadjoudj et N. Golea, "Élimination de la tension du mode homopolaire dans les onduleurs MLI à 3-niveaux de type NPC", Conférence d'électrotechnique de Biskra , 2001.
- [25] D. F. Busse, J. M. Erdman, R. J. Kerkman, D. W. Schlegel and G. L. Skibinski, "The Effects of PWM Voltage Source Inverters on the Mechanical Performance of Rolling Bearings", IEEE Trans. on Industry Applications, Vol. 33, No. 2, pp. 567-576, 1997.
- [26] S. Chen, T. A. Lipo and D. W. Novotny, "Circulating Type Motor Bearing Current in Inverter Drives", Industry Application Conference – IEEE, Vol. 1, pp. 162-167, Oct. 1996.

- [27] S. Chen, "Bearing Current, EMI and Soft Switching in Induction Motor Drives – A Systematic Analysis, Design and Evaluation", Ph.D. Thesis, Univ. of Wisconsin, 1995.
- [28] A. M. Hava, S.-K. Sul, R. J. Kerkman and T. A. Lipo, "Dynamic Over modulation Characteristics of Triangle Intersection PWM Methods", IEEE Trans. on Industry Applications, Vol. 35, No. 4, pp. 896-907, July 1999.
- [29] E. Acha, V.G. Agelidis, O. Anaya-Lara et T.J.E. Miller, "Power Electronic Control in Electrical Systems", Editions NEWNES, OXFORD, Grande-Bretagne, 2002.
- [30] N. Celanovic, "Space Vector Modulation and Control of Multilevel Converters", Ph.D Thesis, Virginia Polytechnic Institute, 2000.
- [31] Y. Shakweh, E. A. Lewis, "Assessment of medium voltage PWM VSI topologies for multi-megawatt variable speed drive applications," IEEE-PESC Conference Record, vol.2, pp. 965 –971,1999.
- [32] N. Celanovic, D. Boroyevich, " A Comprehensive Study of Neutral-Point Voltage Balancing Problem in Three Level Neutral-Point-Clamped Voltage Source PWM Inverters", IEEE-APEC Conference Record, 1999.
- [33] M. D. Manjrekar, P. Steimer, T. A. Lipo, "Hybrid Multilevel Power Conversion System: A Competitive Solution for High Power Applications", IEEE-IAS Conference, 1999.
- [34] F. Labrique, G. Seguier et R. Bausiere, "Les convertisseurs de l'électronique de puissance, La conversion continu – alternatif ", Édition Lavoisier, France, 1995.
- [35] R.H. Baker, Electric Power Converter, U.S. Patent Number 3,867,643, February 1975.
- [36] R.H. Baker, High-Voltage Converter Circuit, U.S. Patent Number 4,203,151, May 1980.
- [37] A. Nabae, I. Takahashi, and H. Akagi, "A New Neutral-Point Clamped PWM Inverter," Proceedings of the Industry Applications Society Conference, pages 761-766, September/October 1980.
- [38] M. Fracchia, T. Ghiara, M. Marchesoni, and M. Mazzucchelli, "Optimized Modulation Techniques for the Generalized N-Level Converter", Proceedings of the IEEE Power Electronics Specialist Conference, volume 2, pages 1205-1213, 1992.
- [39] T.A. Meynard, H. Foch, "Multi-level Conversion: High Voltage Choppers and Voltage-source Inverters," Proceedings of the IEEE Power Electronics Specialist Conference, pages 397-403, 1992.
- [40] S. Ogasawara, J. Takagaki, H. Akagi, and A. Nabe, "A Novel Control Scheme of a Parallel Current-Controlled PWM Inverter," IEEE Transactions on Industry Applications, volume 28, number 5, pages 1023-1030, September / October 1992.
- [41] F. Ueda, M. Asao, and K. Tsuboi, "Parallel-Connections of Pulsewidth Modulated Inverters Using Current Sharing Reactors," IEEE Transactions on Power Electronics, volume 10, number 6, pages 673-679, November 1995.
- [42] H. Stemmler, and P. Guggenbach, "Configurations of High-Power Voltage Source Inverter Drives," Proceedings of the European Conference on Power Electronics and Applications, volume 5, pages 7-14, September 1993.
- [43] T. Kawabata, Y. Kawabata, and K. Nishiyama, "New Configuration of High-Power Inverter Drives," Proceedings of the IEEE International Symposium on Industrial Electronics, volume 2 , pages 850 -855, June 1996.
- [44] K.A. Corzine and S.D. Sudhoff, "High State Count Power Converters: an Alternate Direction in Power Electronics Technology," SAE Transactions, Journal of Aerospace, Section 1, pages 124-135, 1998.
- [45] M.R. Baiju, K. Gopakumar, K.K. Mohapatra, V.T. Somasekhar, L. Umanand, "A High Resolution Multilevel Voltage Space Phasor Generation for an open-en winding induction motor drive," European Power Electronics and Drive Journal, volume 13, number 4, pages 29-37, September/October/November 2003.
- [46] K.A. Corzine, M.W. Wielebski, F.Z. Peng, and J. Wang, "Control of Cascaded Multi-Level Inverters," IEEE Transactions on Power Electronics, volume 19, number 3, pages 732-738, May 2004.
- [47] D. Busse, J. Erdman, R. J. Kerkman, D. Schlegel and G. Skibinski, "The Effects of PWM Voltage Source Inverters on the Mechanical Performance of Rolling Bearings", IEEE, pp. 561-568, 1996.
- [48] K.A. Corzine and J.R. Baker, "Reduced Parts-Count Multi-Level Rectifiers," IEEE Transactions on Industrial Electronics, volume 49, number 4, pages 766-774, August 2002.
- [49] G. Sinha and T.A. Lipo, "A Four Level Rectifier Inverter System for Drive Applications," IEEE Industry Applications Magazine, volume 4, number 1, pages 66-74, January/February 2000.
- [50] Y. Cheng and M.L. Crow, "A Diode-Clamped Multi-Level Inverter for the StatCom/BESS," IEEE Power Engineering Society Winter Meeting, volume 1 pages 470-475, January 2002.
- [51] R.W. Menzies and Y. Zhuang, "Advanced Static Compensation using a Multilevel GTO Thyristor Inverter," IEEE Transactions on Power Delivery, volume 10, number 2, pages 732-738, April 1995.
- [52] F.Z. Peng, "A Generalized Multilevel Inverter Topology with Self Voltage Balancing," Proceedings of the IEEE Industry Applications Society Conference, volume 3, pages 2024-2031, October 2000.
- [53] X. Yuan and I. Barbi, "Fundamentals of a New Diode Clamping Multilevel Inverter," IEEE Transactions on Power Electronics, volume 15, number 4, pages 711-718, July 2003.

- [54] Y. Fukuta, and G. Venkataramanan, "DC Bus Ripple Minimization In Cascaded H-Bridge Multilevel Converters under Staircase Modulation," Proceedings of the IEEE Industry Applications Society Conference, volume 3, pages 1988-1993, October 2005.
- [55] K. Yamanaka, K. Yamada, A. Kumagae, and T. Terada, Three-Level Neutral Point Clamping Type Inverter Circuit, U.S. patent number 06,226,192, assigned to Kabushiki Kaisha Yaskawa Denki, May 2004.
- [56] J.P. Lyons, V. Vlatkovic, P.M. Espelange, A.A.M. Esser, and F.F. Want, Five Level High Power Motor Drive Converter and Control System, U.S. patent number 06,058,031, assigned to General Electric Company, May 2000.
- [57] P. Bhagwat, V. R. Stefanovic Generalized structure of a multilevel PWM inverter, IEEE-IAS'80, Conf. Proc. pp. 791-803, 1980.
- [58] P.W. Hammond, Medium Voltage PWM Drive and Method, U.S. patent number 05,625,545, assigned to Halmar Robicon Group, April 1997.
- [59] Florica D., Florica E., Dumitrescu M.: Natural Doubling of the Apparent Switching Frequency using Three-Level ANPC Converter, Journal Przegląd Elektrotechniczny (Electrical Review), Poland, R. 85 NR 1, Jan 2009, pp. 151-155.
- [60] G.A. Duba, E.S. Thaxton, and J. Walter, Modular Static Power Converter Connected in a Multi-Level, Multi-Phase, Multi-Circuit Configuration, U.S. patent number 05,933,339, assigned to Electric Boat Corporation, August 1999.
- [60] Y. Khersonsky, Step Switched PWM Sine Generator, U.S. patent number 06,556,461, assigned to Power Paragon Incorporated, April 2003.
- [61] S. Bernet, T. Bruckner, and P. Stiemer, Three-Point Converter and Method for its Operation, U.S. patent number 06,219,265, assigned to ABB Research Limited, April 2001.
- [62] P. Steimer, Operating a Power Electronic Circuit Arrangement Having Multiple Power Converters, U.S. patent number 06,009,002, assigned to Asea Brown Boveri, December 1999.
- [63] P.C. Krause, O. Wasynczuk, and S.D. Sudhoff, Analysis of Electric Machinery and Drive Systems, IEEE Press, 2002. 28. K. Iwaya and I. Takahashi, "Novel Multilevel PWM Wave Control Method using Series Connected Full Bridge Inverters," Proceedings of the IEEE Electric Machines and Drives Conference, volume 3, pages 1543-1548, June 2003.
- [64] D.G. Holmes, "The General Relationship Between Regular-Sampled Pulse- Width-Modulation and Space Vector Modulation for Hard Switched Converters," Proceedings of the Industry Applications Society Conference, volume 1, pages 1002-1009, October 1992.
- [65] F. Wang, "Sine-Triangle Versus Space-Vector Modulation for Three-Level PWM Voltage-Source Inverters," IEEE Transactions on Industry Applications, volume 38, number 2, pages 500-506, March/April 2002.
- [66] A.M. Hava, R.J. Kerkman, and T.A. Lipo, Carrier-based PWM-VSI Overmodulation Strategies: Analysis, Comparison, and Design," IEEE Transactions on Power Electronics, volume 13, number 4, pages 674- 689, July 1998.
- [67] J. Holtz and B. Beyer, "Optimal Pulsewidth Modulation for AC Servos and Low-Cost Industrial Drives," Proceedings of the Industry Applications Society Conference, volume 1, pages 1010-1017, October 1992.
- [68] T. Bruckner and D.G. Holmes, "Optimal Pulse Width Modulation for Three-Level Inverters," Proceedings of the IEEE Power Electronics Specialist Conference, volume 1, pages 165-170, June 2003.
- [69] B.P. McGrath, D.G. Holmes, and T.A. Lipo, "Optimized Space Vector Switching Sequences for Multilevel Inverters," IEEE Transactions on Power Electronics, volume 18, number 6, pages 1293-1301, November 2003.
- [70] B.P. McGrath and D.G. Holmes, "Multicarrier PWM Strategies for Multilevel Inverters," IEEE Transactions on Industrial Electronics, volume 49, number 4, pages 858-867, August 2005.
- [71] J. Rodriguez, P. Correa, and L. Moran, "A Vector Control Technique for Medium Voltage Multilevel Inverters," Proceedings of the IEEE Applied Power Electronics Conference, volume 1, pages 173-178, March 2001.
- [72] L.M. Tolbert and T.G. Habetler, "Novel Multilevel Inverter Carrier-Based PWM Method," IEEE Transactions on Industry Applications, volume 35, number 5, pages 1098-1107, September/October 2001.
- [73] J. Espinoza, J. Espinoza, L. Moran, and D. Sbarbaro, "A Systematic Controller Design Approach for Neutral-Point-Clamped Three-Level Inverters, Proceedings of the IEEE Industrial Electronics Conference, pages 2191-2196, November 2003.
- [74] H.W. Van Der Broeck, H.C. Skudelny, and G.V. Stanke, "Analysis and Realization of a Pulsewidth Modulator Based on Voltage Space Vectors," IEEE Transactions on Industry Applications, volume 24, number 1, pages, 142-150.
- [75] K.A. Corzine and J.R. Baker, "Multi-Level Voltage-Source Duty-Cycle Modulation: Analysis and Implementation," IEEE Transactions on Industrial Electronics, volume 49, number 5, pages 1009-1016. October 2002.
- [76] Y.H. Lee, B.S. Suh, and D.S. Hyun, "A Novel PWM Scheme for a Three- Level Voltage Source Inverter with GTO Thyristors", IEEE Transactions on Industry Applications, volume 32, number 2, pages 260-268, March/April 1999.

- [77] D.G. Holmes and D.A. Martin, "Implementation of a Direct Digital Predictive Current Controller for Single and Three Phase Voltage Source Inverters," Proceedings of the IEEE Industry Applications Society Conference, volume 2, pages 906-913, October 2001.
- [78] S. Buso, S. Fasolo, L. Malesani, and P. Mattavelli, "A Dead-Beat Adaptive Hysteresis Current Control," Proceedings of the IEEE Industry Applications Society Conference, volume 1, pages 72-78, October 2002.
- [79] K.A. Corzine, "A Hysteresis Current-Regulated Control For Multi-Level Converters," IEEE Transactions on Energy Conversion, volume 15, number 2, pages 169-175, June 2005.
- [80] M. Marchesoni, "High performance current control techniques for applications to multilevel high power voltage source inverters," Proceedings of the IEEE Power Electronics Specialists Conference, volume 2, pages 672-682, June 1989.
- [81] J. S. Lai, and F. Z. Peng, "Multilevel Converter- A New Breed of Power Converters," IEEE IAS Annual Meeting Conf. Rec., 1995, pp. 2348-56.
- [82] K.A. Corzine and S.D. Sudhoff, "A Hybrid Observer for High Performance Brushless DC Drives," IEEE Transactions on Energy Conversion, volume 11, number 2, pages 318-323, June 1996.
- [83] K.A. Corzine, Method and Apparatus for a Reduced Parts-Count Multilevel Rectifier, U.S. patent number 06,459,596, assigned to the U.S. Navy, October, 2002.
- [84] J. K. Steinke, "Switching frequency optimal PWM control of a three-level inverter," IEEE Trans. On Power Electronics, vol. 7, no. 3, July 2002, pp. 487-96.
- [85] T.A. Lipo and M.D. Manjrekar, Hybrid Topology for Multilevel Power Conversion, U.S. patent number 06,005,788, assigned to Wisconsin Alumni Research Foundation, December 1999.
- [86] A. Bendre and G. Venkataramanan, "Radial State Space Vector Modulation - A New Space Vector Technique for Reducing DC Link Capacitor Harmonic Currents in Three Level Converters," Proceedings of the IEEE Industry Applications Society Conference, August 2003.
- [87] F. Zare and G. Ledwich, "Hysteresis Current Control for Single-Phase Multilevel Voltage Source Inverters: PLD Implementation," IEEE Transactions on Power Electronics, volume 17, number 5, pages 731-738, September 2007.
- [88] T.J. McCoy, "Trends in Ship Electric Propulsion," IEEE Power Engineering Society Summer Meeting, volume 1, pages 343-346, July 2006.
- [89] K.A. Corzine and Y.L. Familant, "A New Cascaded Multi-Level H-Bridge Drive," IEEE Transactions on Power Electronics, volume 17, number 1, pages 125-131, January 2002.
- [90] K.A. Corzine, F.A. Hardrick, and Y.L. Familant, "A Cascaded Multi-Level -Bridge Inverter Utilizing Capacitor Voltages Sources," Proceedings of the IASTAD Power Electronics Technology and Applications Conference, February 2003.
- [91] B. Ozpineci, L.M. Tolbert, and Z. Du, "Multiple Input Converters for Fuel Cells," Proceedings of the IEEE Industry Applications Society Conference, volume 2, pages 791-797, October 2004.
- [92] H. Wang, B. Fahimi, and S. Pakarek, "Elimination of Position and Current Sensors in High Performance Adjustable Speed AC Drives," Proceedings of the IEEE International Electric Machines and Drives Conference, May 2005.
- [93] S. Lu, K.A. Corzine, and T.K. Fikse, "Advanced Control of Cascaded Multilevel Drives Based on P-Q Theory," Proceedings of the IEEE Electric Machines and Drive Conference, May 2005.
- [94] M. Veenstra and A. Rufer, "Control of a Hybrid Asymmetric Multilevel Inverter for Competitive Medium-Voltage Industrial Drives," IEEE Transactions on Industry Applications, volume 41, number 2, pages 655- 664, March/April 2005.
- [95] A. Nabae, I. Takahashi, and H. Akagi, "A New Neutral-Point Clamped PWM Inverter," IEEE Trans. On Ind. Appl., Vol. IA-17, No. 5, 1981
- [96] P. M. Bhagwat, and V. R. Stefanovic, "Generalized Structure of a Multi Level PWM Inverter," IEEE Trans. Ind. Appl., No. 6, Nov/Dec 1993, pp. 1057-69.
- [97] C. Hochgraf, R. Lasseter, D. Divan, and T. A. Lipo, "Comparison of Multilevel Inverters for Static Var Compensation," Proc. IAS'94, pp. 921-8
- [98] Y. Zhao, Y. Li, and T. A. Lipo, "Force Commutated Three-level Boost type Rectifier," IAS'93, pp. 771-7 [93] I. Miyashita, B. Kaku, and S. Sone, "A New PWM Method for 3-Level Inverter Based on Voltage Space Vector Suppressing the Neutral Point Potential Variation," Proc. IPEC'95, pp. 506-10
- [99] S. Ogasawara, and H. Akagi, "Analysis of Variation of Neutral Point Potential in Neutral Clamped Voltage Source PWM Inverters," Proc. IAS'93, pp. 965-70
- [100] J. W. Kolar, U. Drofenik, and F. C. Zack, "Space Vector Based Analysis of the Variation and Control of the Neutral Point Potential of hysteresis Current Controlled Three-Phase/Switch/Level PWM Rectifier Systems," Proc. PEDS'95, pp. 22-33

- [101] F. Z. Peng, J. S. Lai, J. McKeever, and J. VanCoevering, "A Multilevel Voltage Source Converter System with Balanced DC Voltages," Proc. PESC'95, pp. 1144-50
- [102] M. Fracchia, T. Ghiara, M. Marchesoni, and M. Mazzucchelli, "Optimized Modulation Techniques for the Generalized N-Level Converter," Proc. PESC'92, pp. 1205-13
- [103] H. L. Liu, G. H. Cho, and S. S. Park, "Optimal PWM Design for High Power Three-Level Inverter Through Comparative Studies," IEEE Trans. Power Electron., Vol. 10, pp. 38-47, 1995.
- [104] F. Hamma, T. A. Meynard, F. Tourkhani, and P. Viarouge, "Characteristics and Design of Multilevel Choppers," Proc. PESC'95, pp. 1208-14
- [105] Y. Jiang, and F. C. Lee, "Three-level Boost Converter and Its Application in Single-Phase Power Correction," Proceedings of VPEC Seminar'94, pp. 127-33
- [106] J. R. Pinheiro, and I. Barbi, "The Three-Level ZVS-PWM DC-DC Converter," IEEE Trans. Power Electron., Vol. 8, pp. 486-92, 1993.
- [107] J. R. Pinheiro, and I. Barbi, "The Three-Level ZVS-PWM DC-DC Converter – A Comparison," IEEE Trans. Power Electron., Vol. 8, pp. 486-92, 2003.
- [108] W. Yi, and G. H. Cho, "Novel Snubberless Three-Level GTO Inverter with Dual Quasi-Resonant DCLink," Proc. PESC'93, pp. 880-3
- [109] J. G. Cho, J. W. Baek, D. W. Yoo, and C. Y. Won, "Three-Level Auxiliary Resonant Commutated Pole Inverter for High Power Applications," Proc. PESC'96, pp. 1019-26
- [110] H. L. Liu, N. S. Choi, and G. H. Cho, "DSP based Space Vector PWM for Three- Level Inverter with DCLink Voltage Balancing," IEEE IECON'91, pp. 197-201
- [111] Y. H. Lee, B. S. Suh, and D. S. Hyun, "A Novel PWM Scheme for a Three-Level Voltage Source Inverter with GTO Thyristors," IEEE Trans. IA, Vol. 32, No. 2, March/April 2004.
- [112] R. Rojas, T. Ohnishi, and T. Suzuki, "An Improved Voltage Vector Control Method for Neutral-Point- Clamped Inverters," IEEE Trans. On Power Electron., Vol. 10, No. 6, November, 2000.
- [113] G. C. Cho, G. H. Jung, N. S. Choi, and G. H. Cho, "Analysis and Controller Design of Static Var Compensator Using Three-Level GTO Inverter," IEEE Trans. On Power Electron., Vol. 11, No. 1, January, 1996.
- [114] F. Z. Peng, J. S. Lai, J. McKeever, and J. VanCoevering, "A Multilevel Voltage- Source Inverter with Separate DC Source for Static Var Generation," IEEE Trans. IA, Vol. 32, No. 5, September/October 2000.
- [115] F. Z. Peng, J. S. Lai, J. McKeever, and J. VanCoevering, "A Multilevel Voltage-Source Inverter with Separate DC Source for Static Var Generation," IEEE Trans. IA, Vol. 32, No. 5, September/October 1996.
- [116] J. Bordonau, M. Cosan, D. Borojevic, H. Mao, and F. C. Lee, "A State-Space Model for the Comprehensive Dynamic Analysis of Three-Level Voltage-Source Inverter," IEEE PESC'97, pp. 942-8
- [117] M. Matsui, "Static Var Compensator Using Neutral-Point-Clamped PWM Inverter and Its Control Scheme," IPEC '95, pp. 488-93
- [118] H. Mao, "Soft-Switching Techniques for High-Power PWM Converters," Ph.D. Dissertation VPI&SU, Dec. 6, 2006, pp. 179-203
- [119] "IGBTMOD and Intellimod TM Applications and Technical Data Book," Powerex Databook, First Edition, Oct. 2004. pp. A-45 – A-47
- [120] Haiwen Liu; Tolbert, L.M.; Khomfoi, S.; Ozpineci, B.; Zhong Du, Hybrid cascaded multilevel inverter with PWM control method, Power Electronics Specialists Conference, 2008. PESC 2008. IEEE Volume , Issue , 15-19 June 2008 Page(s):162 – 166
- [121] H. L. Klaver, "Control of neutral point of a three-level-inverter," 4th European Conf. On Power Electronics and Appl. EPE2004, vol. 3, 2004, pp. 278-81.
- [122] S. Halasz, "Analysis of pulse width modulation techniques for induction motor drives," IEEE Int. Symp. On Industrial Electronics (ISIE'93), 1993, pp. 200-204.
- [118] B. Velaerts, P. Mathys, Z.F. Zendaoui, "Study of 2 and 3-level pre-calculated modulations (PWM VSI)," 4th European Conf. On Power Electronics and Appl. (EPE'91), vol. 3, 1991, pp. 228-34.
- [123] T. A. Meynard and H. Foch, "Multilevel Conversion: High Voltage Choppers and Voltage Source Inverters," IEEE PESC Rec., 1992, pp. 397-403.
- [124] M. D. Manjrekar, and T. A. Lipo, "A Hybrid Multilevel Inverter Topology for Drive Applications," IEEE APEC Proc., 1998, pp. 523-9
- [125] P. M. Bhagwat, and V. R. Stefanovic, "General Structure of a Multilevel PWM Inverter," IEEE Trans. On IA, Vol. IA-19, No. 6, Nov./Dec., 1983, pp. 1057-69.
- [126] P.C. Loh, G.H. Bode, D.G. Holmes, and T.A. Lipo, "A Time-Based Double-Band Hysteresis Current Regulation Strategy for Single-Phase Multilevel Inverters," IEEE Transactions on Industry Applications, volume 39, number 3, pages 883-892, May/June 2003.

- [127] Das, A. Sivakumar, K. Mondal, G. Gopakumar, K., "A Multilevel inverter with hexagonal and 12-sided polygonal space vector structure for induction motor drive" *Industrial Electronics*, 2008. IECON 2008. 34th Annual Conference of IEEE, Nov 2008, pp : 1077-1082
- [128] Rahim, N.A.; Selvaraj, J., "Multilevel inverter with dual reference modulation technique for grid-connected PV system" *Power & Energy Society General Meeting*, 2009. PES 09. IEEE, Volume , Issue , 26-30 July 2009 Page(s):1 – 8
- [129] L. M. Tolbert, F. Zheng Peng, T. G. Habetler, "Multilevel converter for large electric drives", *IEEE trans. on Ind. Appl.* vol.35, No 1, pp.36-44, 1999.
- [130] M. Calais, L. J. Borle. Control Aspects of a Transformless Five Level Cascaded Inverter Based Single Phase Photovoltaic System, *IEEE Industry Appl. Society*, Vol. 121 no. 4, pp-437-444, April 2001.
- [131] A. Rufer, N. Schibli, T. Nguyen A three-phase multilevel converter for high-power induction motors, *IEEE trans. on Power. Elect.* vol.13, No 5, pp.978-986, 1998.
- [132] L.M.Tolbert.; F. Zheng Peng; T.G.Habetler.; "Multilevel PWM method at low modulation indexes" *IEEE Trans.Power Electron*, vol.15, pp-719-725, August 2002.
- [133] T.A. Lip o and M.D. Manjrekar, "Hybrid Topology for Multilevel Power Conversion", U.S. patent number 06,005,788, assigned to Wisconsin Alumni Research Foundation, December 2000.
- [134] John N.Chiasson, Leon M. Tolbert, Keith J.Mc Kenzie, Zhong Du, "Control of a Multilevel Converter Using Resultant Theory", *IEEE Trans on Control Systems*, vol 11, No.3, MAY 2003
- [135] B.P. McGrath; D.G Holmes; "Multicarrier PWM strategies for multilevel inverters", *Industrial Electronics, IEEE Transactions on*, Volume: 49, Issue:4 novembre 2002, pp: 858 - 867
- [136] R. W. Menzies, P. Steimer, J. K. Steinke, "Five-Level GTO Inverters for Large Induction Motor Drives," *IEEE Transactions on Industry Applications*, vol. 30, no. 4, July 1994, pp. 938-944.
- [137] S. Halasz, G. Csonka, A. A. M. Hassan, "Sinusoidal PWM Techniques with Additional Zero-Sequence Harmonics," *Proceedings of 20th International Conference on Industrial Electronics, Control, and Instrumentation*, 1994, pp. 85-90.
- [138] D. G. Holmes, "The Significance of Zero Space Vector Placement for Carrier Based PWM Schemes," *Conference Record – IEEE Industry Applications Society 30th Annual Meeting*, 1995, pp. 2451-2458.
- [139] Liu. Haiwen; L.M. Tolbert; S. Khomfoi.; B.Ozpineci.; Du .Zhong; "Hybrid cascaded multilevel inverter with PWM control method" *Power Electronics Specialists Conference*, 2008. PESC 2008. IEEE, Rhodes, August 2008, pp: 162 – 166.

BREVETS:

- [BR1] Bridge Converter Circuit. R. H. Baker, U.S. Patent n°4 270 163, 26 Mai 1981.
- [BR2] Dispositif Electronique de Conversion d'Energie Electrique. T.A. Meynard and H. Foch, French Patent n° 91.09582 du 25 Juillet 1991 ; Europe, Japon, USA, Canada n°92/00652 du 8 Juillet 1992

Chapitre 2

Onduleur Multiniveau MNP

CHAPITRE 2

Onduleur Multiniveau MNP

2.1 Introduction

Dans le premier chapitre, nous avons effectué la synthèse des onduleurs multiniveaux de base et hybrides.

Nous développons dans le présent chapitre une nouvelle extension d'onduleur multiniveau, appelé '*Multi Neutral Clamped*'. Cette structure possède les avantages de nécessiter une seule source continue, sans diodes de bouclage, de pouvoir fonctionner avec des nombres de niveaux quelconque, pairs et impairs et de pouvoir travailler en mode dégradé.

La topologie de l'onduleur MNP découle des onduleurs NPC, MPC, H- et ARCPI (*Auxiliary Resonant Commutated Pole Inverter*) [1-2]. Nous avons supprimé toutes les diodes de bouclage et utilisé des transistors IGBT formant un montage bidirectionnel. Ce montage nous a permis de développer une commande simple réalisée à l'aide d'une seule porteuse quel que soit le nombre de niveaux de l'onduleur.

Dans un premier temps nous présentons l'onduleur MNP, ainsi que le nombre de composants électriques. Puis nous étudions plus particulièrement les onduleurs MNP à 3 et 5 niveaux. Ensuite nous traitons leur commande en boucle ouverte. Enfin, nous comparons les pertes de puissance des interrupteurs de puissance de cette nouvelle extension à celles du modèle classique d'onduleur NPC de même niveau.

2.2 Position du problème

On observe sur la figure 2-1 les séquences de configurations lors du fonctionnement pour le courant positif et la tension positive pour les deux onduleurs 'NPC' et 'H-Bridge' à 3

niveaux. Ensuite nous présentons le cas du courant positif avec la tension nulle. Pour la conduction d'un courant positif [1-6]

- 1) si la tension v est positive pour un onduleur H-pont T1 et T2 conduisent (Fig. 25).
- 2) si la tension v est positive pour un onduleur NPC, T1 et T2 conduisent (Fig. 26).
- 3) si la tension est nulle, ce seront T1 et D4 qui conduisent pour le en pont H (Fig. 27).
- 4) si la tension est nulle, ce seront T1 et D3 qui conduisent pour le NPC (Fig. 28).
- 5) si la tension est nulle, ce seront T1 et D3 qui conduisent pour le NPC (Fig. 29).
- 6) si la tension v est nulle pour un onduleur MNP, T2 et DT3 conduisent (Fig. 30).

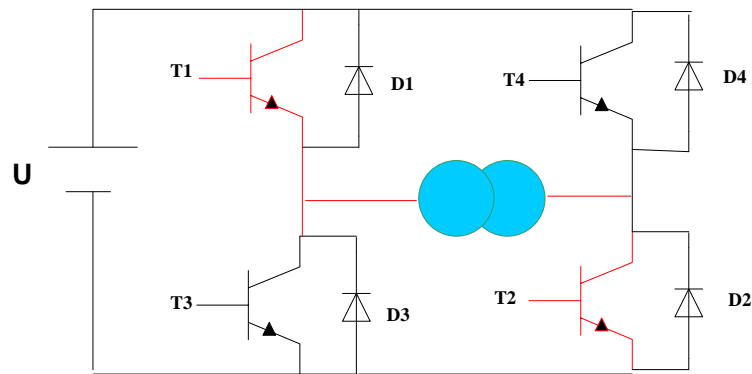


Fig. 25 Séquence de configuration pour l'onduleur H-pont à 3 niveaux lorsque $i>0$ et $v>0$

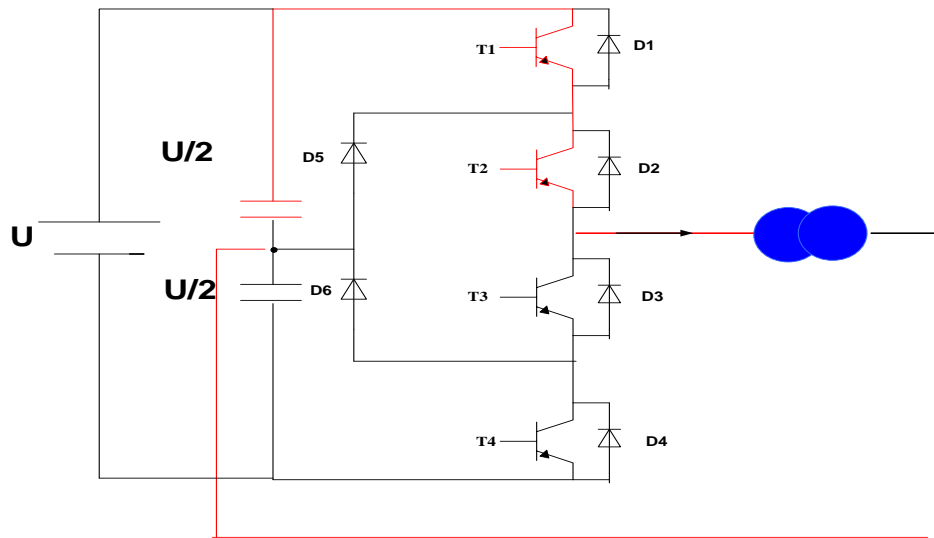


Fig. 26 Séquence de configuration de l'onduleur NPC à 3 niveaux lorsque $i>0$ et $v>0$

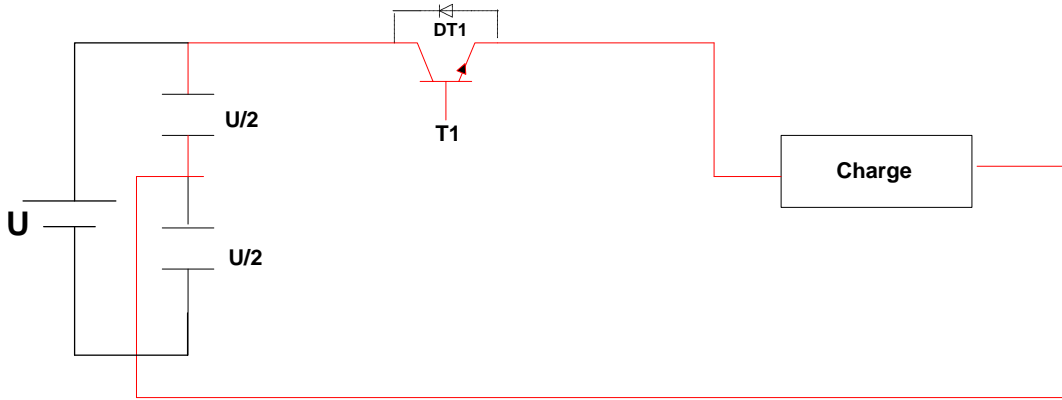


Fig. 27 Equivalence de séquence de configuration d'une nouvelle extension d'onduleur à 3 niveaux lorsque $i > 0$ et $v > 0$

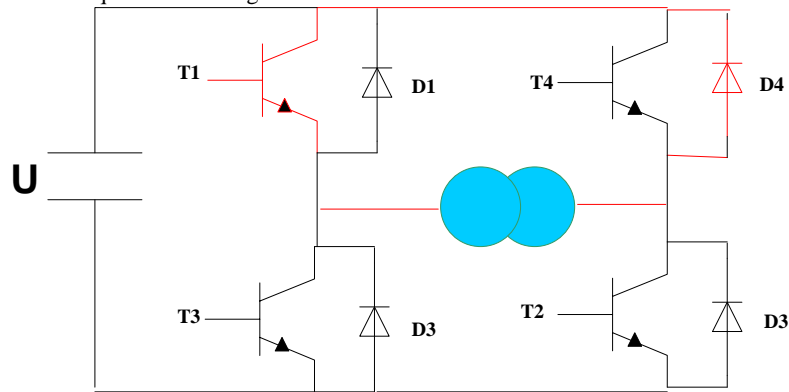


Fig. 28 Séquence de configuration pour l'onduleur H-pont à 3 niveaux lorsque $i > 0$ et $v = 0$

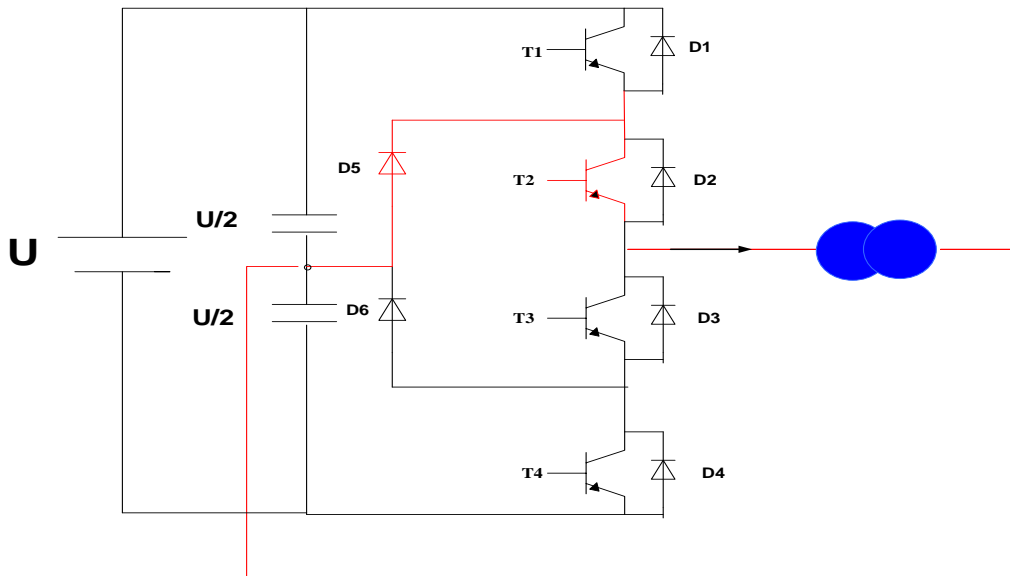


Fig. 29 Séquence de configuration pour l'onduleur NPC à 3 niveaux lorsque $i > 0$ et $v = 0$

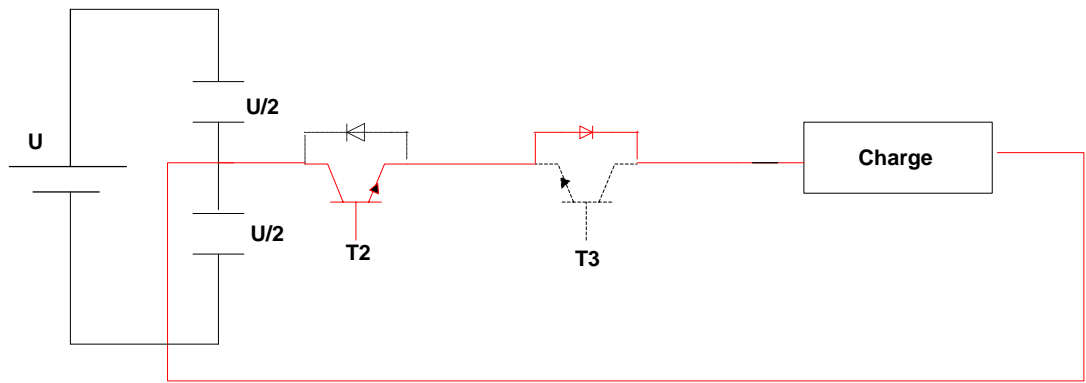


Fig. 30 Equivalence de séquence de configuration d'une nouvelle extension d'onduleur à 3 niveaux lorsque $i>0$ et $v=0$

Dans cette nouvelle structure, la Fig. 31, nous avons mis un seul transistor pour la circulation du courant lorsque le courant et la tension sont positifs. Par contre pour le courant positif et la tension nulle nous avons un transistor et une diode, comme un onduleur NPC à 3 niveaux (Fig. 31).

La nouvelle extension d'onduleur que nous proposons est une combinaison déduite des deux séquences de configurations pour un courant positif.

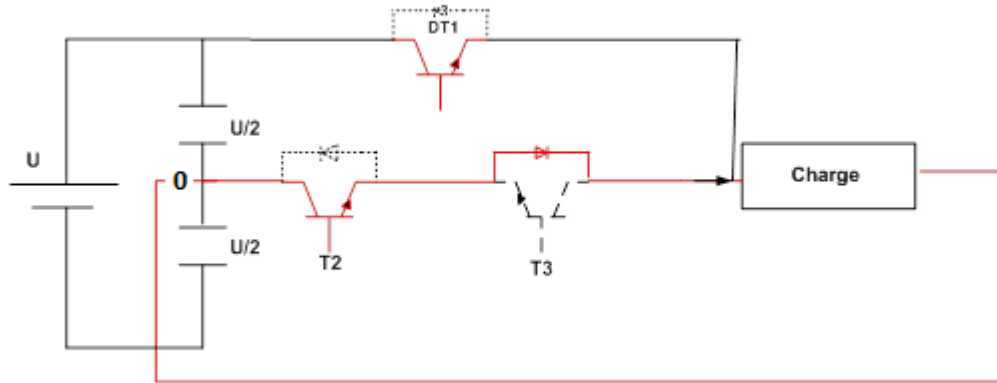


Fig. 31 Combinaison des deux configurations pour la nouvelle extension d'onduleur à 3 niveaux lorsque $i > 0$ et $v = 0$

Dans la topologie finale, il faut considérer le courant négatif et la tension inférieure ou égale à zéro. Ainsi, la topologie complète de cette nouvelle extension d'onduleur est présentée sur la Fig. 32

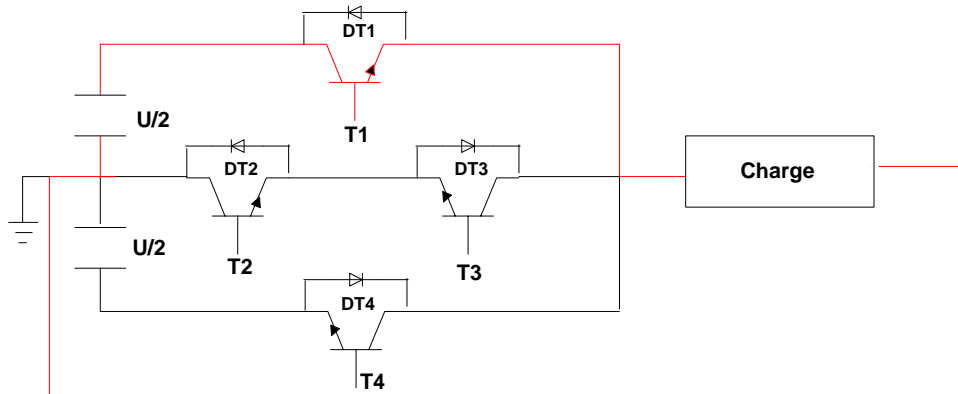


Fig. 32 Topologie complète de la nouvelle extension d'onduleur à 3 niveaux.

2.3 Généralisation

Sur la Fig. 33, le symbole X représente un interrupteur monodirectionnel en tension et bidirectionnel en courant et le symbole Y représente l'interrupteur équivalent bidirectionnel en courant et en tension.

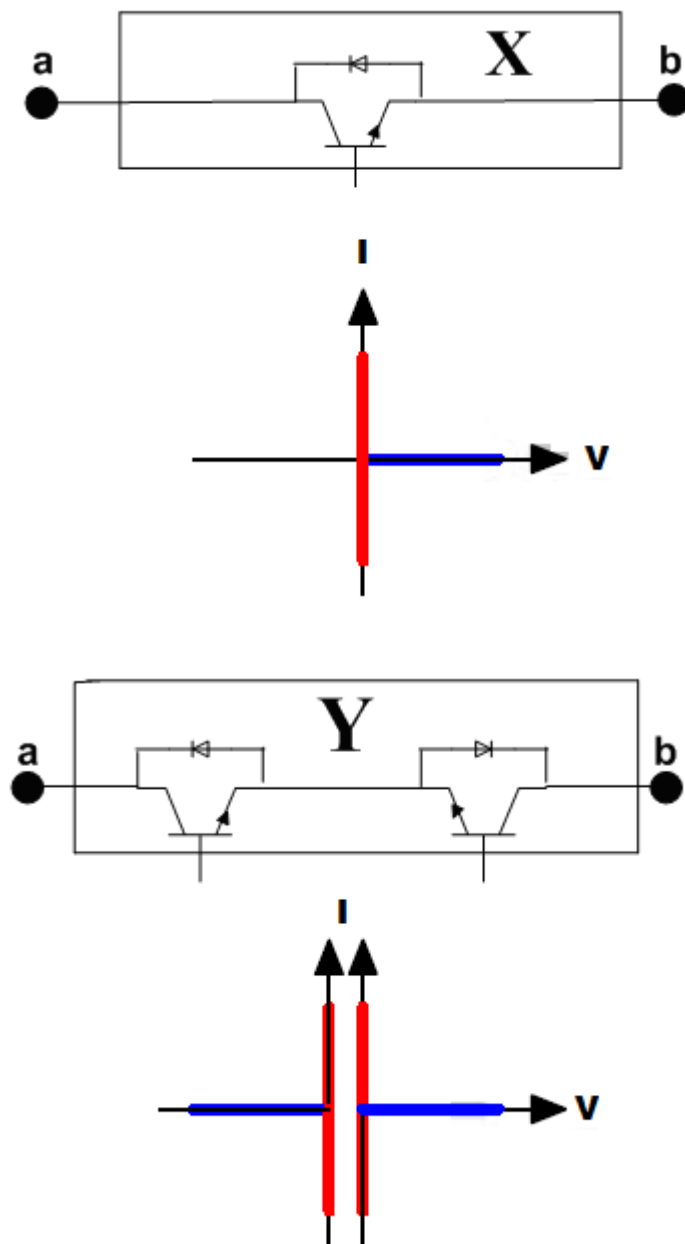


Fig. 33 Représentation des interrupteurs utilisés ainsi que les segments des interrupteurs dans le nouveau modèle onduleur

La nouvelle extension de l'onduleur doit comporter obligatoirement des bras en parallèle, avec les caractéristiques suivantes (selon la Fig. 33):

- toutes les bornes "a" seront connectées à un potentiel de la source de tension ;
- toutes les bornes "b" seront reliées entre elles et connectées à une borne de la charge.

Cette nouvelle extension est donc appelé 'Multi Neutral Point' (MNP), et la Fig. 34, Fig. 35 et Fig. 36 représentent respectivement l'onduleur MNP à 4, à 5 et à 7 niveaux. Nous avons également représenté la structure générale d'onduleur MNP, n niveaux à la Fig. 37 [7-8].

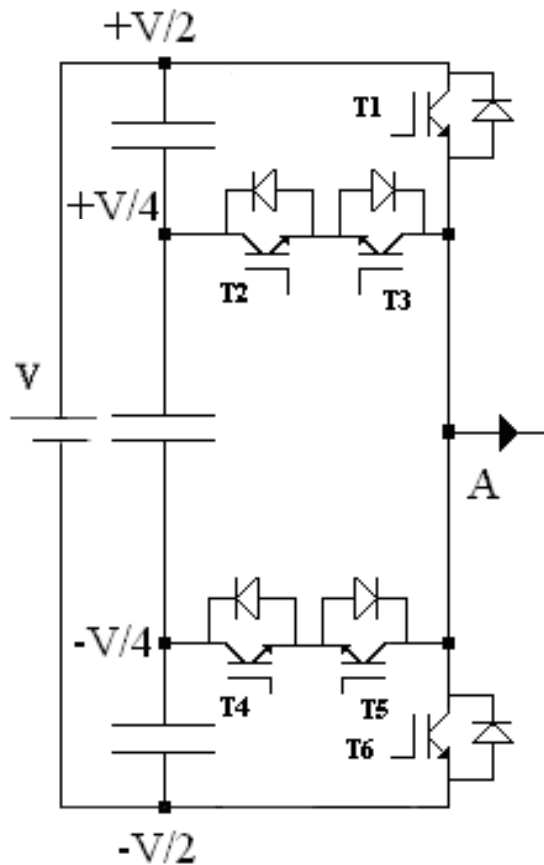


Fig. 34 Onduleur MNP à 4 niveaux

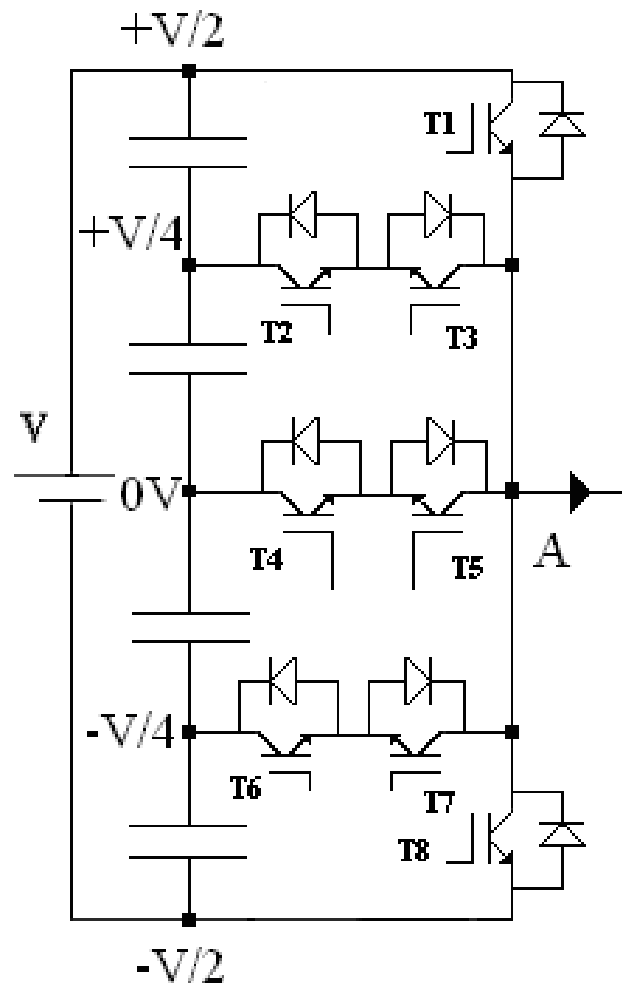


Fig. 35 Onduleur MNP à 5 niveaux

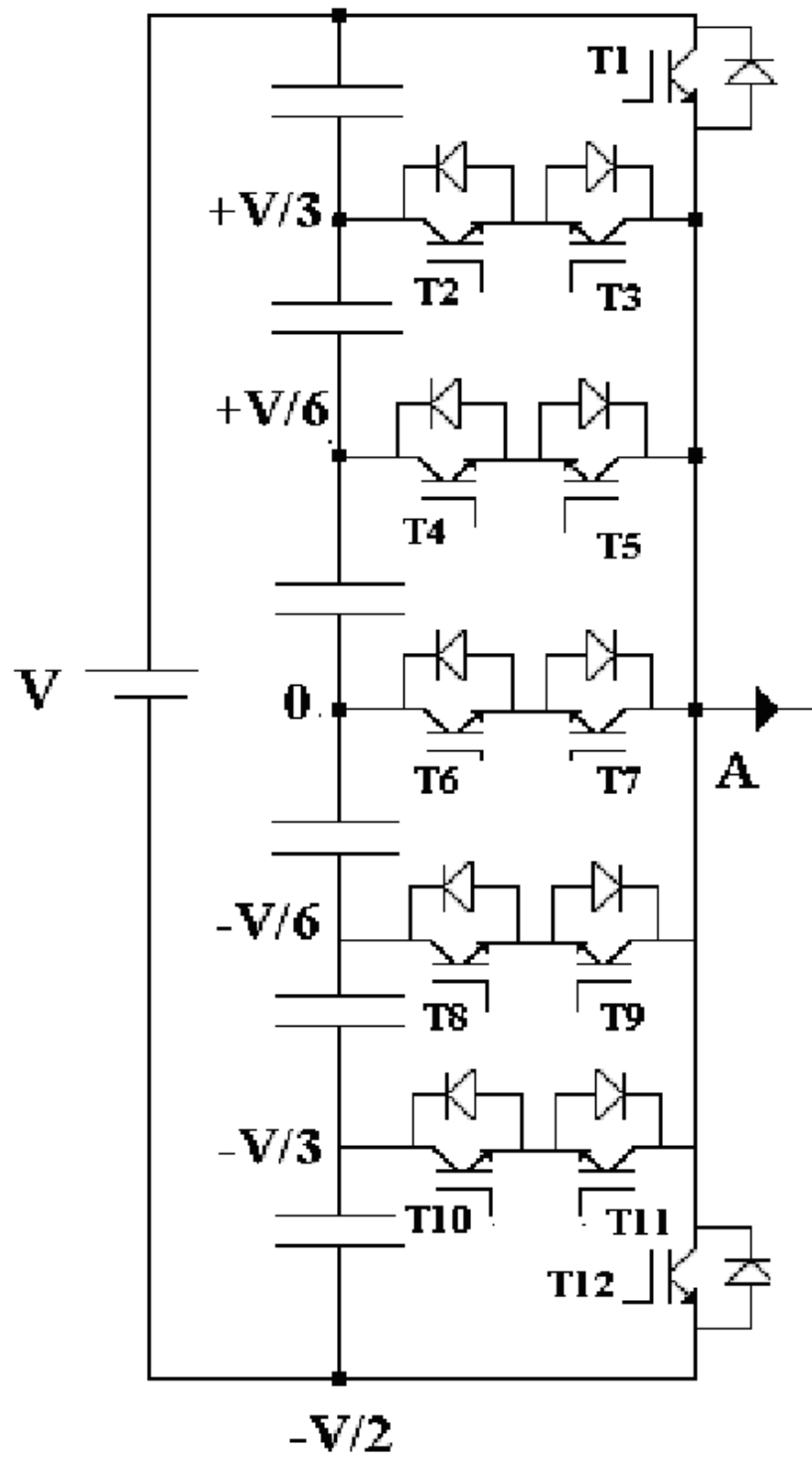


Fig. 36 Onduleur MNP à 7 niveaux

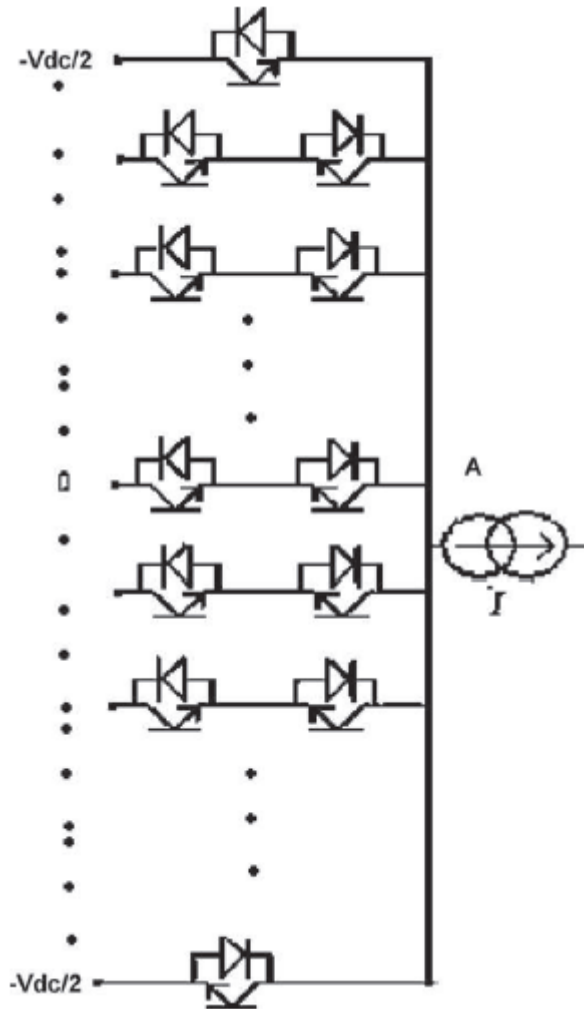


Fig. 37 Représentation généralisée de la nouvelle extension d'onduleur appelée MNP à n niveaux

Selon les Fig. 38, l'onduleur MNP comporte des interrupteurs monodirectionnels sur les bras extérieurs (premier de deuxième étages) et bidirectionnels pour les autres bras [4-6].

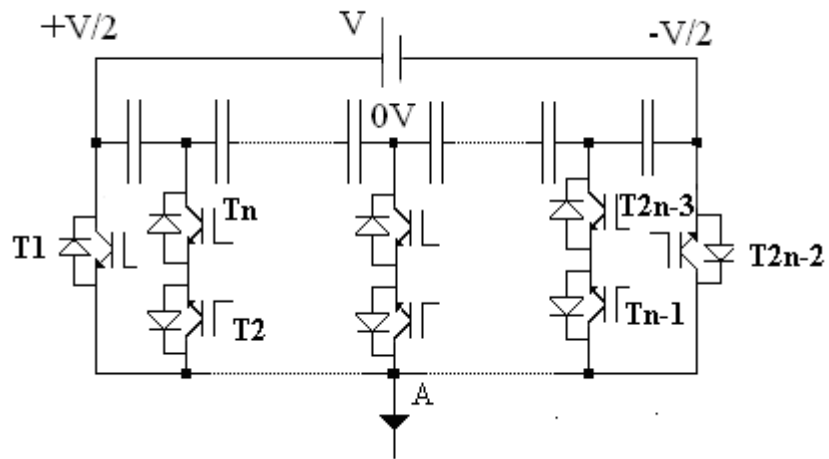
Plusieurs recherches sont menées dans le sens d'élaboration de nouveaux composants bidirectionnels comme les 'Monolithic Bidirectional Switch' MBS, qui sont des composants à base de diamant [4-6].

Les interrupteurs dits "positifs" sont ceux qui conduisant le courant de la source vers la charge et on les numérote de 1 à $n-1$ tandis que les autres interrupteurs, dits "négatifs", sont numérotés de n à $2n-2$.

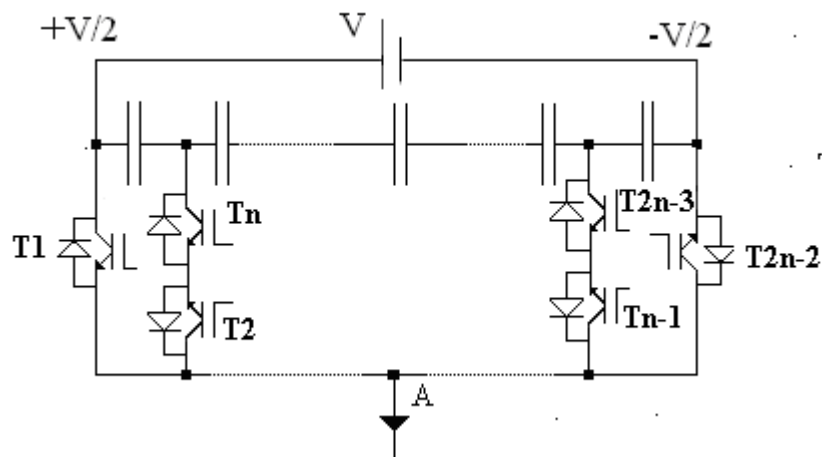
Pour les niveaux impaires, l'étage de tension zéro comportera l'interrupteur positif de numéro $(n+1)/2$ et l'interrupteur négatif de numéro $3(n-1)/2$

L'onduleur ainsi présenté peut contenir une structure globale disposant des niveaux pairs et impairs supérieurs à 2.

Dans le cas général, la Fig. 38-a. montre un onduleur MNP avec un nombre impair de niveaux et la Fig. 38-b. avec un nombre pair.



a) MNP à $2n+1$ niveaux (niveau impair)



b) MNP à $2n$ niveaux (niveau pair)

Fig. 38 Topologie générale par phase d'un onduleur MNP ayant n niveaux

Dans les cas d'un onduleur avec un niveau impair, nous présentons sur le tableau 1 les différentes possibilités de la formation de la tension de sortie. Sur ce tableau, la colonne de gauche présente les différentes tensions d'entrée aux bornes des condensateurs, et la colonne 'bras', les interrupteurs.

Par exemple, si nous voulons avoir une tension de sortie symétrique :

- à deux niveaux, nous devons commander les interrupteurs des bras symétriques (exemple, selon la Fig. 39: 1 et n, ou 2 et n-1, ou 3 et n-2

- à trois niveaux, nous devons commander les interrupteurs des bras symétriques (exemple, selon la Fig. 39: 1 et n, ou 2 et n-1, ou 3 et n-2) et aussi le bras central à 0V
- à n niveaux, nous devons commander tous les interrupteurs des bras.

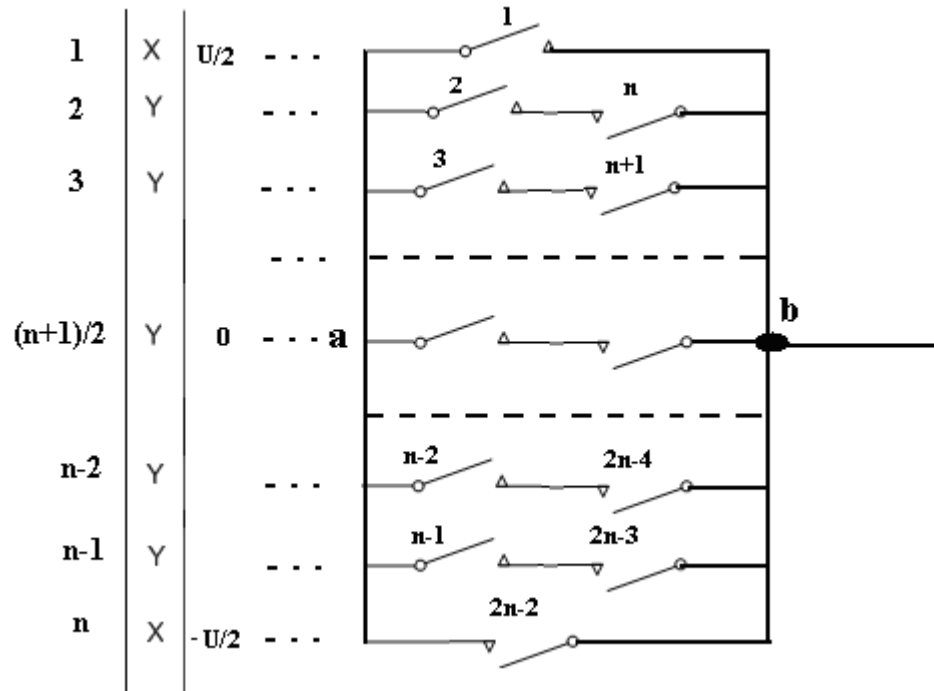


Fig. 39 Représentation généralisée de la nouvelle extension d'onduleur appelée MNP à n niveaux par la matrice de connexion

Tab. 2 : Formation d la tension de sortie

Numéro Des niveaux Tension d'entrée	Bras		Formation de la tension de sortie			
	Interrupteur(+) (-)	Interrupteur	2	2	3	3
1 U/2	1		√			√
2 *	2	n		√		√
.....
0	(n+1)/2	3(n-1)/2			√	√
.....
n-1 *	n-1	2n-1		√		√
n -U/2		2n-2	√		√	√

Tab. 2 montre que tous les niveaux de tension compris entre 2 et N peuvent être produits à la sortie de l'onduleur. Ceci montre la très grande souplesse de cette configuration.

Tab. 3 représente le nombre des composants électroniques dans l'onduleur MNP.

Tab. 3 nombre des composants électroniques dans les différents types d'onduleur

Tableau récapitulatif du nombre de composants pour les MNP

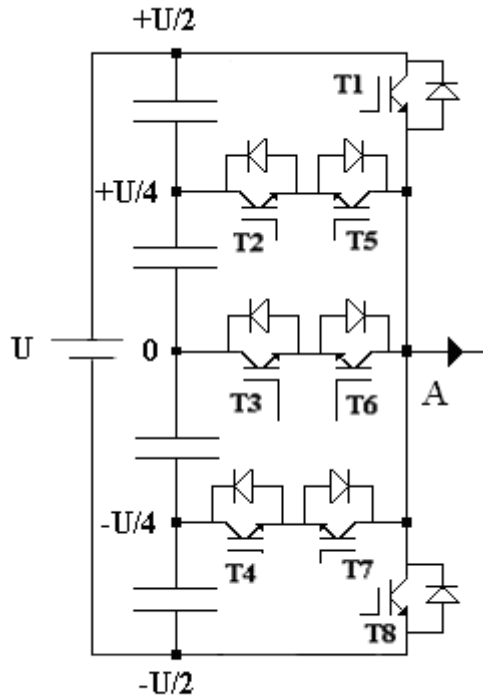
Nombre de niveaux	3	4	5	7
Interrupteur monodirectionnel	2	2	2	2
Interrupteur bidirectionnel	1	2	3	5
Condensateur	2	3	4	6



Généralisation :

- Interrupteurs monodirectionnels : 2
- Interrupteurs bidirectionnels : n-2

L'avantage de ce nouvel onduleur est de fonctionner en mode dégradé ce qui n'est pas le cas dans les autres modèles. La Fig. 40 représente un onduleur MNP, 5 niveaux en mode normal et la Fig. 41 représente les séquences d'un onduleur 5 niveaux en mode dégradé pour un onduleur MNP à 5 niveaux. A titre d'exemple, nous montrons sur le tableau 3, la combinaison de plusieurs motifs de la tension de sortie pour un onduleur à 5 niveaux.



5-niveaux

Fig. 40 Onduleur MNP, 5 niveaux en mode normal

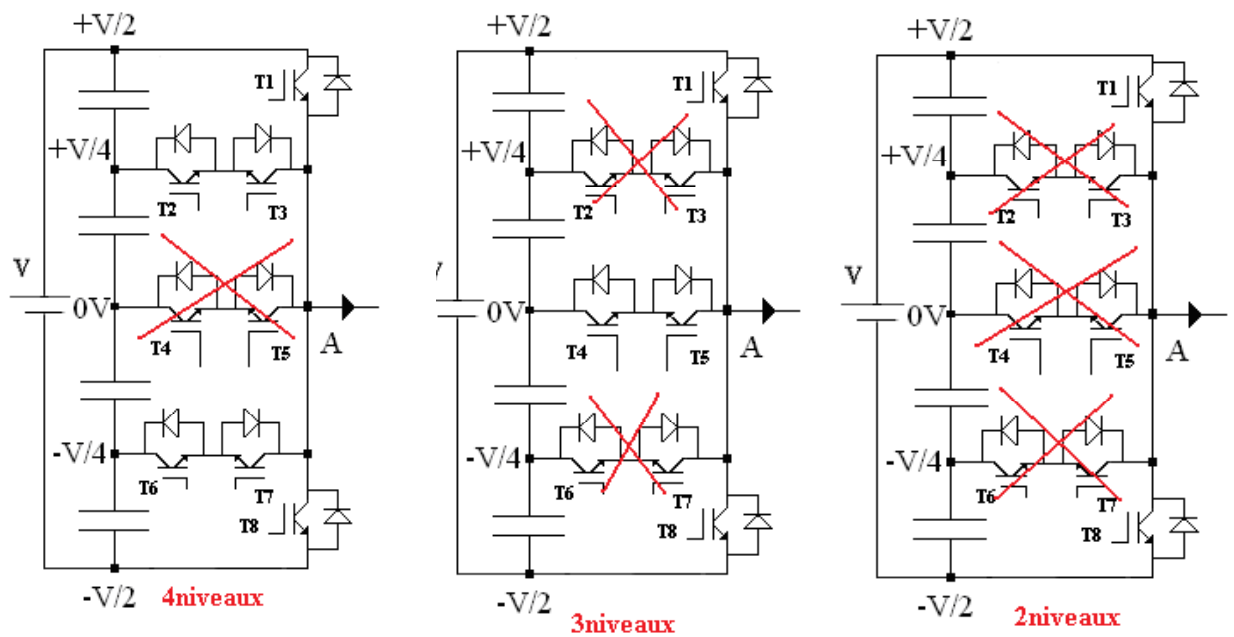


Fig. 41 Onduleur MNP en fonctionnement dégradé

Tab. 4 Différents niveaux accessibles à partir d'un MNP 5 niveaux même en mode dégradé

T8	T7	T6	T5	T4	T3	T2	T1	Niveaux
1	0	0	0	0	0	0	1	2
1	0	0	1	1	0	0	1	3
1	1	1	0	0	1	1	1	4
1	1	1	1	1	1	1	1	5

Le Tab. 4 montre une multitension en sortie d'onduleur lorsqu'on commande certains interrupteurs de puissance dans l'onduleur MNP à 5 niveaux, dont la structure est présentée sur la Fig. 40 Onduleur MNP, 5 niveaux en mode normal

Nous pouvons également signaler que pour un niveau 'k', avec $k=2\dots n$, de fonctionnement, si un interrupteur d'un bras vient à être défectueux, en désactivant le bras symétrique à ce bras défectueux, l'onduleur peut toujours de façon symétrique avec $k-1$ niveaux : c'est un fonctionnement dégradé du convertisseur.

La structure proposée s'adapte bien à la haute, moyenne et basse puissance. Et pour les hautes puissances, il suffit de multiplier les nombres des interrupteurs monodirectionnels (X.X.X.....X) et bidirectionnels (Y.Y.Y...Y) placés en série par bras.

Sur le Tableau 4, nous donnons les nombres des composants de puissance contenus dans les onduleurs NPC, MPC, MNP et en pont H. Nous y constatons que pour l'onduleur MNP :

Le nombre de sources DC d'entrée est le même que pour les NPC et MPC ;

Il n'y a pas de diodes de bouclages comme pour l'onduleur en pont H.

Nous signalons toutefois la très souplesse de fonctionnement de l'onduleur MNP en mode normal et en mode dégradé, ces deux propriétés n'existant pas dans les topologies NPC, MPC et H-Bridge.

2.4 Comparaison et Contraintes électriques

Tab. 5 représente une comparaison entre les différents type d'onduleurs existents avec cette nouvel onduleur MNP.

Tab. 5 Comparaison entre les quatre structures multiniveaux

	<i>NPC</i>	<i>MPC</i>	<i>MNP</i>	<i>H-bridge</i>
S : nombre de Source de tension DC	1	1	1	(n-1)/2
BC : nombre de condensateurs	n-1	n-1	n-1	0
T : nombre de transistor (avec sa diode antiparallèle)	2*(n-1)	2*(n-1)	2*(n-1)	2*(n-1)
DB : Nombre de diodes de bouclage	2*(n-2)	2*(n-2)	0	0

Pour un onduleur MNP, dans le cas d'une répartition identique de tension de l'étage continue (U), aux bornes de chaque condensateur V_{capa} , nous avons :

$$\Delta V_{capa} = \frac{U}{n-1} \quad (1)$$

Ainsi, le potentiel d'un bras à l'autre se déduit de proche en proche et de façon récurrente par :

$$V_{i+1} = V_i - \Delta V_{capa} \quad (2)$$

Si on suppose que la tension de premier et dernier bras est $|U/2|$, dont $V_1 = U/2$, $V_n = -U/2$ et $i \in [1, n]$ (3)

Pour les contraintes électriques, par exemple dans le cas d'un onduleur MNP à 3 niveaux, la tension aux bornes de chaque IGBT dans l'état passant et bloqué peut être calculée comme suit :

Si T1, T2, T3 et T4 sont bloqués :

$$\begin{cases} T_1 = u_0 / 2 \\ T_2 + d_3 = 0 \\ T_3 + d_2 = 0 \\ T_4 = u_0 / 2 \end{cases} \quad (4)$$

Si T1 est passant :

$$\begin{cases} T_1 \cong 0V \\ T_2 + d_3 = u_0 / 2 \\ T_3 + d_2 = u_0 / 2 \\ T_4 = u_0 \end{cases} \quad (5)$$

Si T4 est passant :

$$\begin{cases} T_1 = u_0 \\ T_2 + d_3 = u_0 / 2 \\ T_3 + d_2 = u_0 / 2 \\ T_4 \cong 0V \end{cases} \quad (6)$$

Si T2 est passant :

$$\begin{cases} T_1 = u_0 / 2 \\ T_2 + d_3 = 0 \\ T_3 + d_2 = 0 \\ T_4 = u_0 / 2 \end{cases} \quad (7)$$

Si T3 est passant :

$$\begin{cases} T_1 = u_0 / 2 \\ T_2 + d_3 = 0 \\ T_3 + d_2 = 0 \\ T_4 = u_0 / 2 \end{cases} \quad (8)$$

Nous concluons que plus grande tension de blocage des interrupteurs est égale à U_0

2.5 Analyse topologique de l'onduleur MNP

L'analyse topologique effectue l'étude des séquences de configurations du convertisseur. Elle met alors en évidence les séquences physiquement réalisables et les séquences interdites

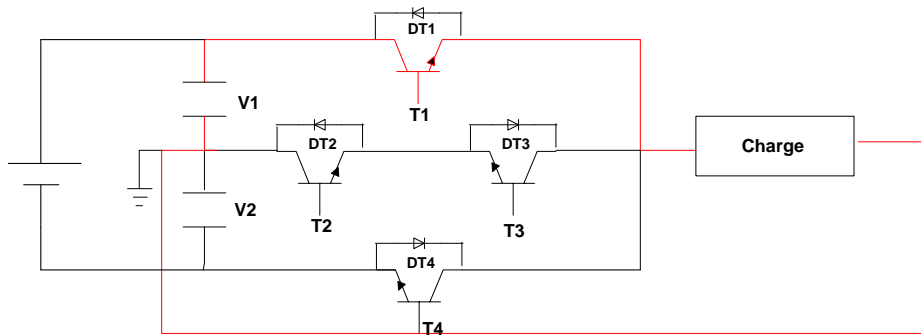
2.5.1. Les configurations valides

Les configurations valides sont des séquences qui ne portent pas atteinte à l'intégrité des transistors de puissance. Pour faciliter la compréhension, nous étudions le cas d'un onduleur MNP à 3 niveaux, pour le courant positif dans la charge ; le même raisonnement peut être appliqué pour un courant négatif avec les interrupteurs appropriés.

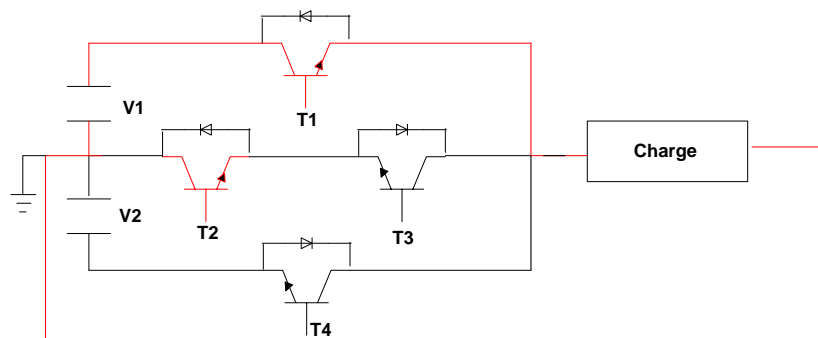
Tab. 6 État des interrupteurs pour un courant de charge positive

	T1	T2	T3	T4	Figure
$i > 0$ $v > 0$	1	*	0	0	42
$i > 0$ $v = 0$	0	1	*	0	43_a
$i > 0$ $v < 0$	0	0	*	*	43-b

Sur le Tab. 6, "1" indique un état passant de l'interrupteur, "0" : un état bloqué, et "*" : un état quelconque, nous montrons les configurations valides, quand le courant de la charge est positif. Les séquences de configurations associées à ce tableau sont données sur les Fig. 42 et Fig. 43.

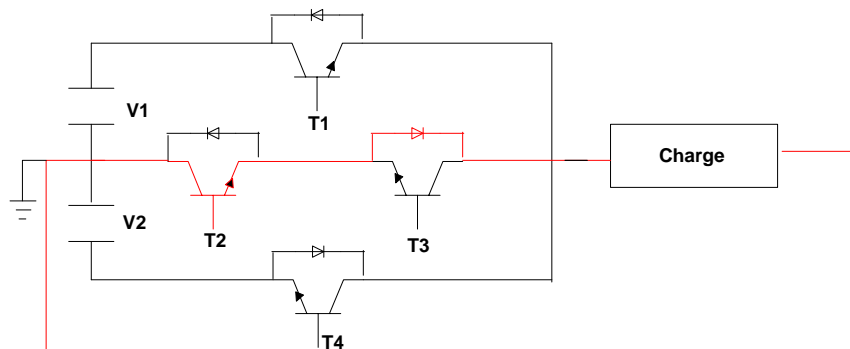


a) La circulation du courant dans le cas $I > 0$ et $V > 0$

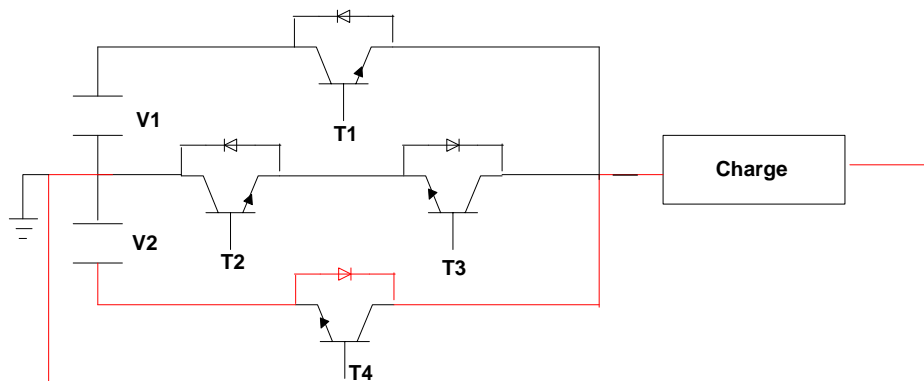


b) La circulation du courant dans le cas $I > 0$ et $V > 0$, en commutant T1 et T2 en même temps.

Fig. 42 Configurations valides d'un onduleur 3 niveaux



a) La circulation du courant dans le cas $I > 0$ et $V = 0$



b) La circulation du courant dans le cas $I > 0$ et $V < 0$

Fig. 43 Configurations valides d'un onduleur 3 niveaux

Sur la Fig. 42-b, le transistor T2 peut être commandé ou non car la diode DT3 est toujours en blocage inverse.

2.5.2. Les configurations interdites

Les configurations interdites sont celles qui risquent de porter atteinte à l'intégrité d'onduleur. Elles sont essentiellement dues à des courts-circuits des sources de tension. Dans l'onduleur MNP, on ne rencontre jamais d'ouverture de source de courant grâce aux diodes antiparallèles. Le Tab. 6 dresse les combinaisons interdites indiquées par N qui provoquent la mise en conduction simultanée des interrupteurs,. Fig. 44, Fig. 45 et Fig. 46 montrent ces configurations interdites.

Tab. 7 Combinaisons interdites d'un onduleur MNP 5 niveaux MNP

	T ₁	T ₂	T ₃	T ₄	Source court-circuitée	Figure
T1			N		U/2	2-15
T1				N	U	2-16
T2				N	U/2	2-17

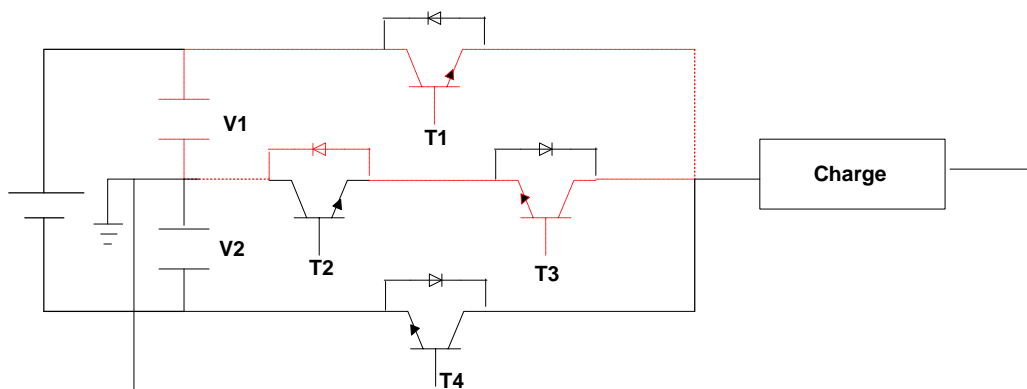


Fig. 44 Court-circuit de V1

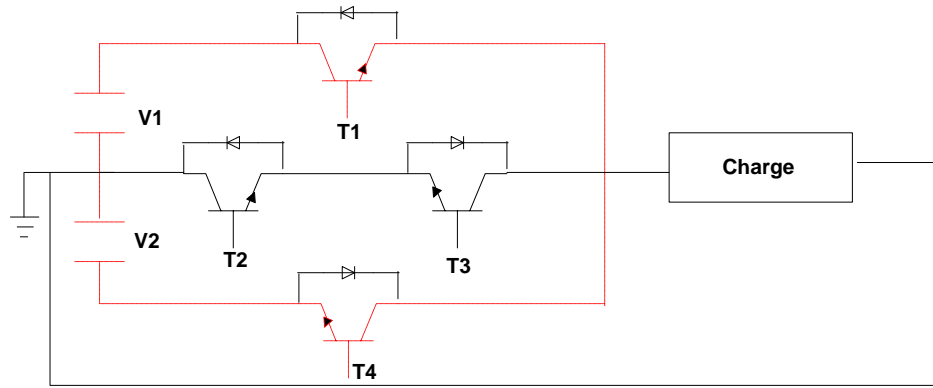


Fig. 45 Court-circuit de V1+V2

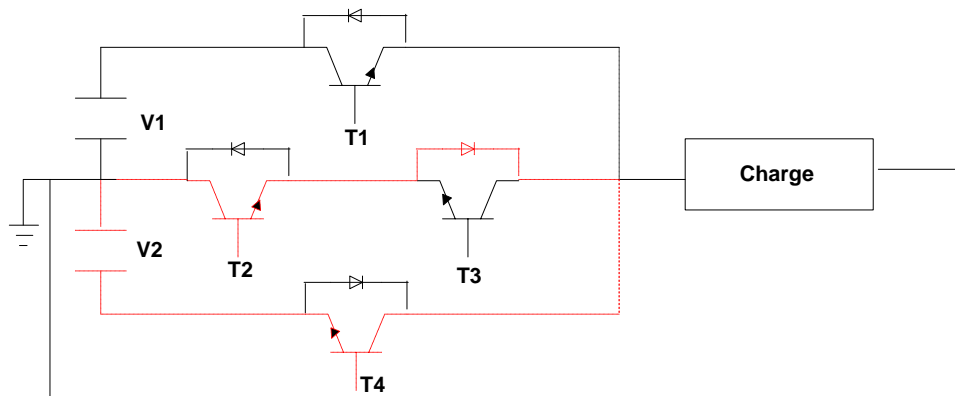


Fig. 46 Court-circuit de V1

2.6 Etude et réalisation de la commande rapprochée

Dans cette partie, nous utilisons la stratégie basée sur le principe de MLI sinus-triangle pour les commandes des interrupteurs.

2.6.1. Triggers MLI

Le schéma de la Fig. 47 montre les impulsions MLI utilisant le principe du temps mort et donnant deux signaux MLI complémentaires

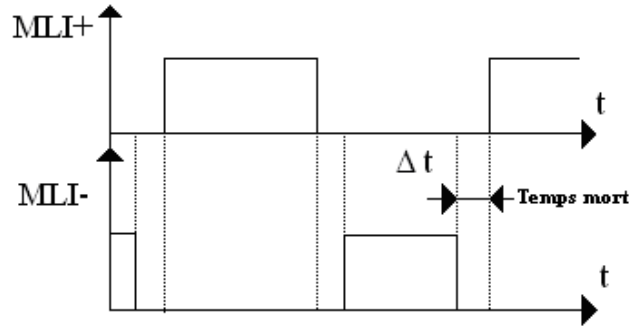


Fig. 47 Ondes de triggers MLI et leurs compléments complémentés avec le principe du temps mort

2.6.2. Commande rapprochée d'un MNP à 3 niveaux sans contrôle de courant

Selon le Tab. 6, le courant de charge (I_{charge}) doit être considéré pour assurer les configurations valides de l'onduleur. Pour la commande MLI, une seconde onde sinusoïdale (V_{ref}) doit être utilisée.

Selon la Fig. 48 les équations pour générer les commandes des interrupteurs sont définies comme suit [9-10] :

$$\begin{aligned}
 a_1 &= (V_{ref} > 0) \bullet (I_{charge} < 0); \\
 a_2 &= (V_{ref} > 0) \bullet (I_{charge} > 0); \\
 a_3 &= (V_{ref} < 0) \bullet (I_{charge} > 0); \\
 a_4 &= (V_{ref} < 0) \bullet (I_{charge} < 0);
 \end{aligned}
 \tag{9}$$

Et les commandes rapprochées d'un MNP à 3 niveaux sont réalisées en utilisant les équations booléennes suivantes :

$$\begin{aligned}
 T_1 &= a_2 \bullet MLI+; \\
 T_2 &= a_2 + (a_3 \bullet MLI+); \\
 T_3 &= a_4 + (a_1 \bullet MLI-); \\
 T_4 &= a_4 \bullet MLI-;
 \end{aligned}
 \tag{10}$$

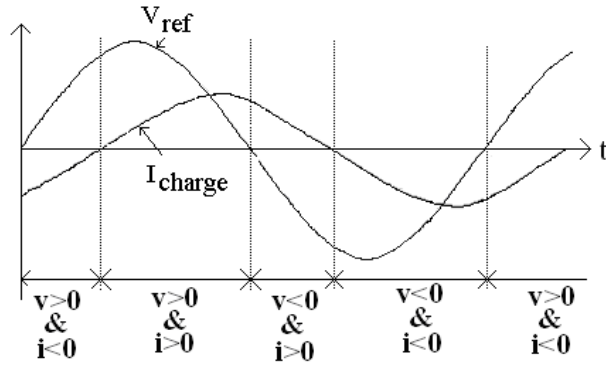


Fig. 48 Les ondes nécessaires pour la commande rapprochée, dans le cas d'une charge inductive

Les Fig. 49 et 50 montrent les triggers de commande des interrupteurs de puissance. On remarque que les commandes de T1 et T4 sont symétriques et sont décalés de 180° . Par contre, les triggers de T2 et T3 sont asymétriques, avec un découpage uniquement sur un côté.

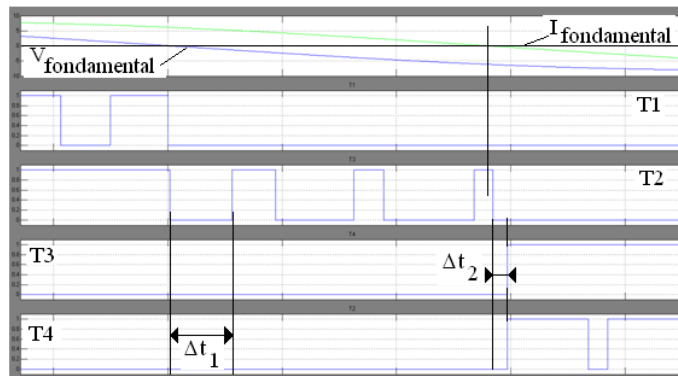


Fig. 49 Vue zoomée des commandes lors du basculement du courant i des valeurs positives vers les valeurs négative

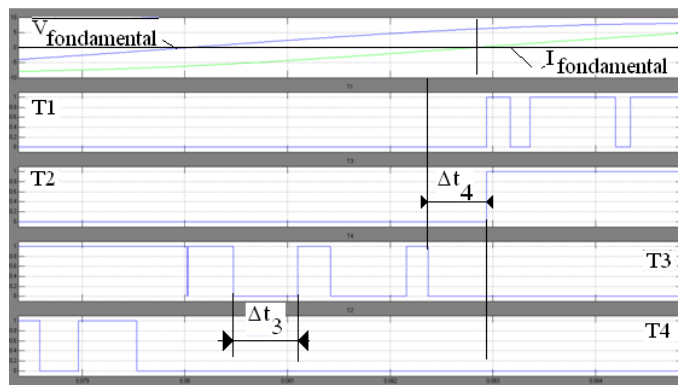


Fig. 50 Vue zoomée des commandes lors du basculement du courant i des valeurs négatives vers les valeurs positives

D'une façon générale, lorsque le transistor T1 est commandé à la fermeture, le transistor T3 est commandé à l'ouverture, par contre quand T4 est commandé à la fermeture, T2 est commandé à l'ouverture.

Les Fig. 49 et 50 montrent bien le verrouillage des commandes entre les transistors qui conduisent le courant dans un sens et ceux qui le conduisent dans l'autre sens. Lors du changement de signe du courant de charge, nous imposons des temps morts Δt_2 et Δt_4

La Fig. 51 donne des ondes de tension et de courant dans la charge obtenues par simulation avec les données suivantes : charge résistive-inductive, ($R=1.5\Omega$ et $L=12mH$), tension d'entrée 400V, fréquence de référence 30Hz, fréquence du signal triangulaire 2 kHz.

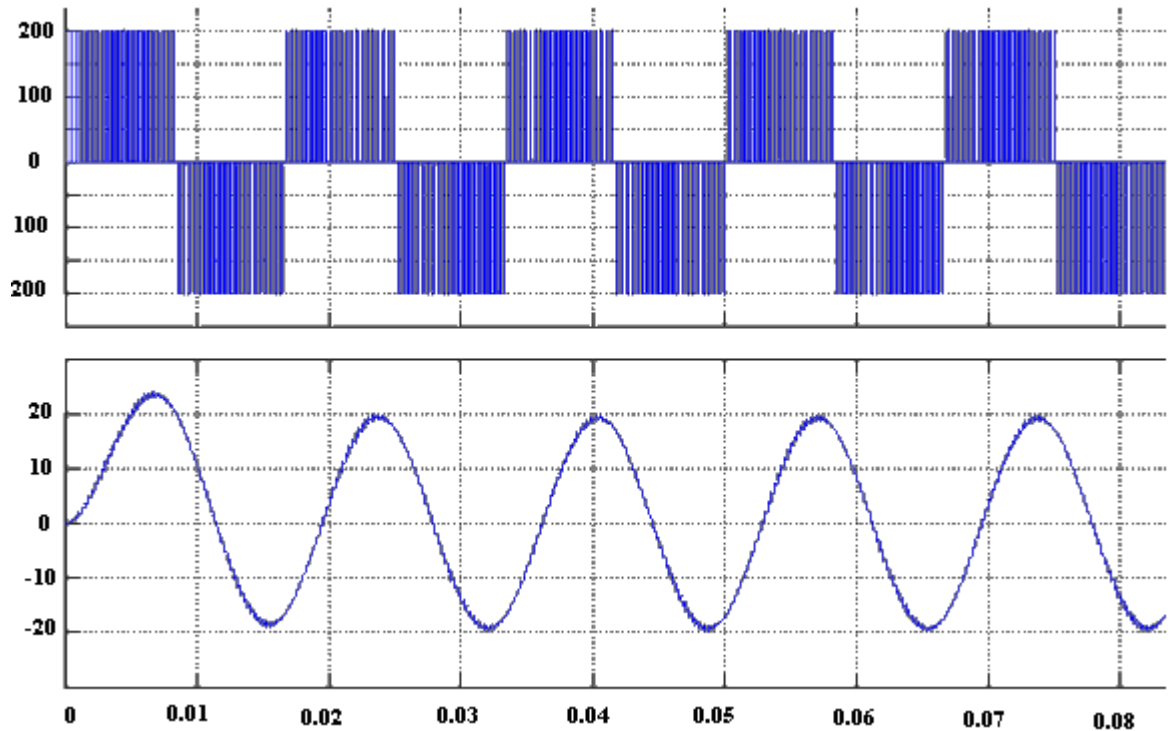


Fig. 51 Ondes de tension et de courant aux bornes de la charge d'un onduleur MNP à 3 niveaux

La Fig. 52 présente le taux de distorsion harmonique de tension d'un onduleur MNP à 3 niveaux.

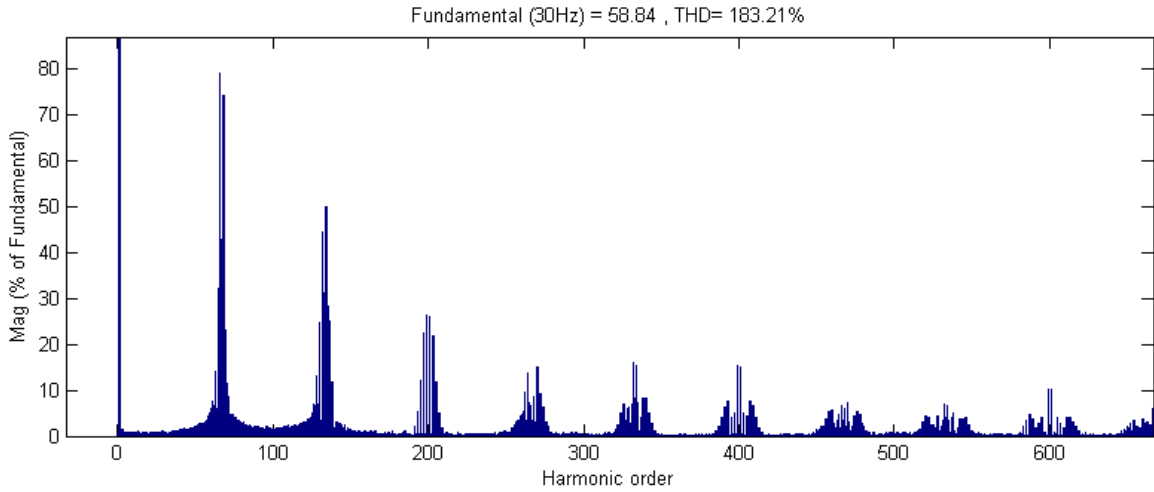


Fig. 52 Analyse du spectre d'harmonique de tension d'un onduleur MNP à 3 niveaux

2.6.3. Commande rapprochée pour un MNP à 5 niveaux sans contrôle de courant

Comme pour l'onduleur MNP à 3 niveaux, pour construire la commande, nous avons toujours besoin d'un signal de référence (V_{ref}) et du courant de la charge I_{charge} produisant les équations booléennes suivantes :

$$\begin{aligned}
 a_1 &= (V_{ref} > 0) \bullet (I_{charge} < 0); \\
 a_2 &= (V_{ref} > 0) \bullet (I_{charge} > 0); \\
 a_3 &= (V_{ref} < 0) \bullet (I_{charge} < 0); \\
 a_4 &= (V_{ref} < 0) \bullet (I_{charge} > 0);
 \end{aligned} \tag{11}$$

De plus, nous définissons deux niveaux de tension $\pm V_{st}$, tels que : $|V_{st}| < V_{ref}$, avec les conditions suivantes :

Si $|V_{ref}(t)| < V_{st}$: on commande uniquement T2, T3 ou T6, T7

Dans le cas contraire : T1 ou T8

Ces conditions sont définies sur la Fig. 54 et décrites dans les équations suivantes :

$$\begin{aligned}
 c_1 &= V_{ref} > V_{st}; \\
 c_2 &= V_{ref} < -V_{st}; \\
 c_3 &= c_1 \text{ NOR } c_2
 \end{aligned} \tag{12}$$

Enfin, nous déterminons les huit équations booléennes suivantes :

$$b_1 = a_1 \cdot c_3;$$

$$b_2 = a_1 \cdot c_1;$$

$$b_3 = a_2 \cdot c_1;$$

$$b_4 = a_2 \cdot c_3;$$

$$b_5 = a_3 \cdot c_3;$$

$$b_6 = a_3 \cdot c_2;$$

$$b_7 = a_4 \cdot c_2;$$

$$b_8 = a_4 \cdot c_3;$$

(13)

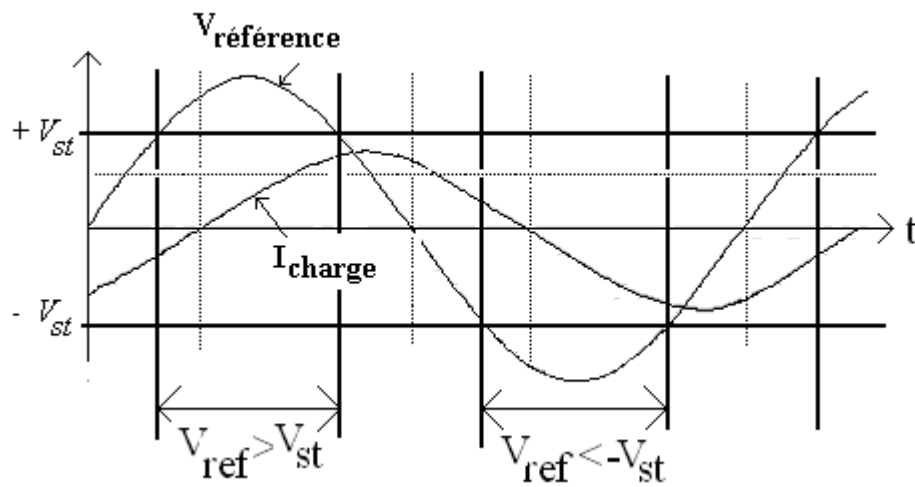


Fig. 53 Les principales ondes pour définir la stratégie de commande rapprochée du MNP à 5 niveaux

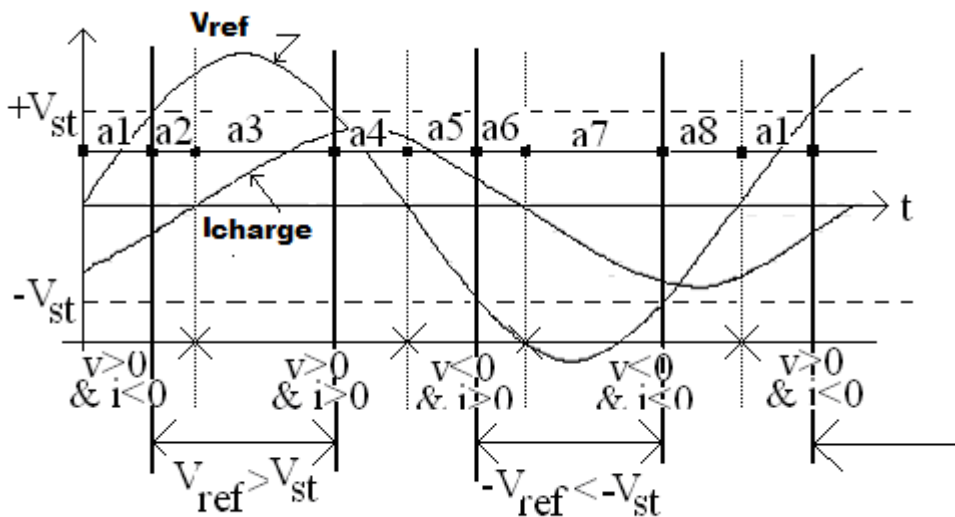


Fig. 54 Les zones de commande rapprochée pour un MNP à 5 niveaux

Les impulsions MLI+ et MLI- sont définies sur de la Fig. 47. Les triggers de commande des huit transistors s'écrivent alors :

$$\begin{aligned}
 T_1 &= (b_2 + b_3) \cdot \text{MLI+}; \\
 T_2 &= (b_4 \cdot \text{MLI+}) + b_3; \\
 T_3 &= (b_5 \cdot \text{MLI+}) + b_4 + b_3; \\
 T_4 &= (b_4 + b_5) + (b_6 \cdot \text{MLI+}); \\
 T_5 &= (b_8 + b_1) + (b_2 \cdot \text{MLI-}); \\
 T_6 &= (b_1 \cdot \text{MLI-}) + b_8 + b_7; \\
 T_7 &= (b_8 \cdot \text{MLI-}) + b_7; \\
 T_8 &= (b_6 + b_7) \cdot \text{MLI-};
 \end{aligned}$$

(14)

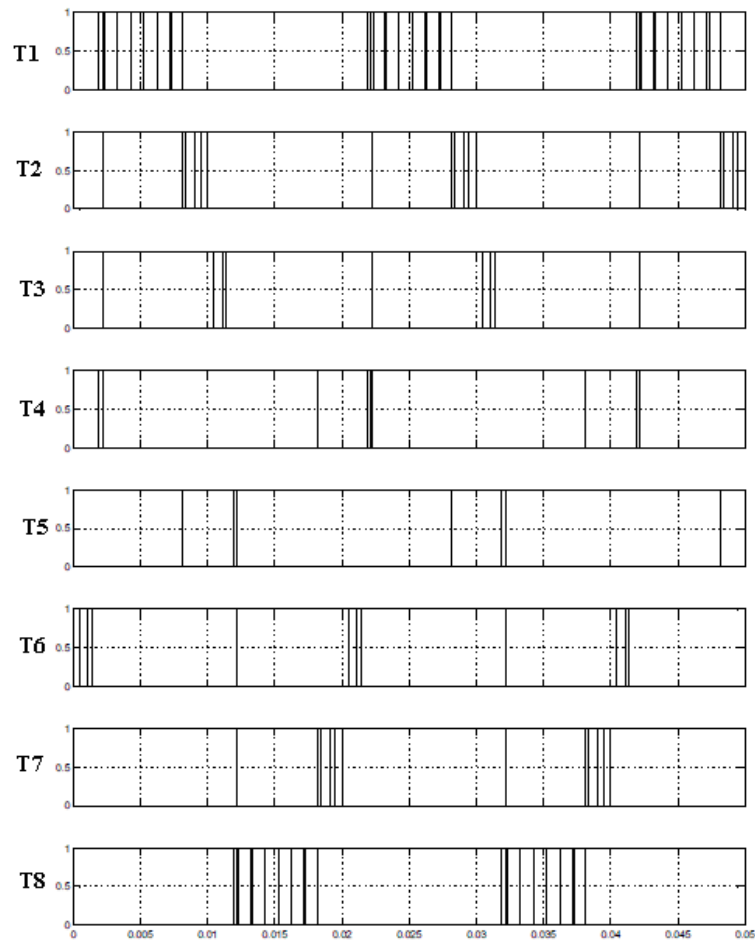


Fig. 55 Les triggers de commande selon la stratégie développée

La Fig. 55 montre les triggers de commande selon la stratégie développée pour le convertisseur MNP à 5 niveaux. On note bien que les triggers pour T1, T2, T3 et T4 sont générés pendant l'alternance positive du courant, tandis que ceux de T5, T6, T7 et T8 le sont pendant l'alternance négative du courant.

La Fig. 56 donne des ondes de tension et de courant dans la charge obtenues par simulation avec les données suivantes : charge R-L, ($R=1.5\Omega$ et $L=12mH$), tension d'entrée 400V, fréquence de référence 30Hz, fréquence du signal triangulaire 2 kHz.

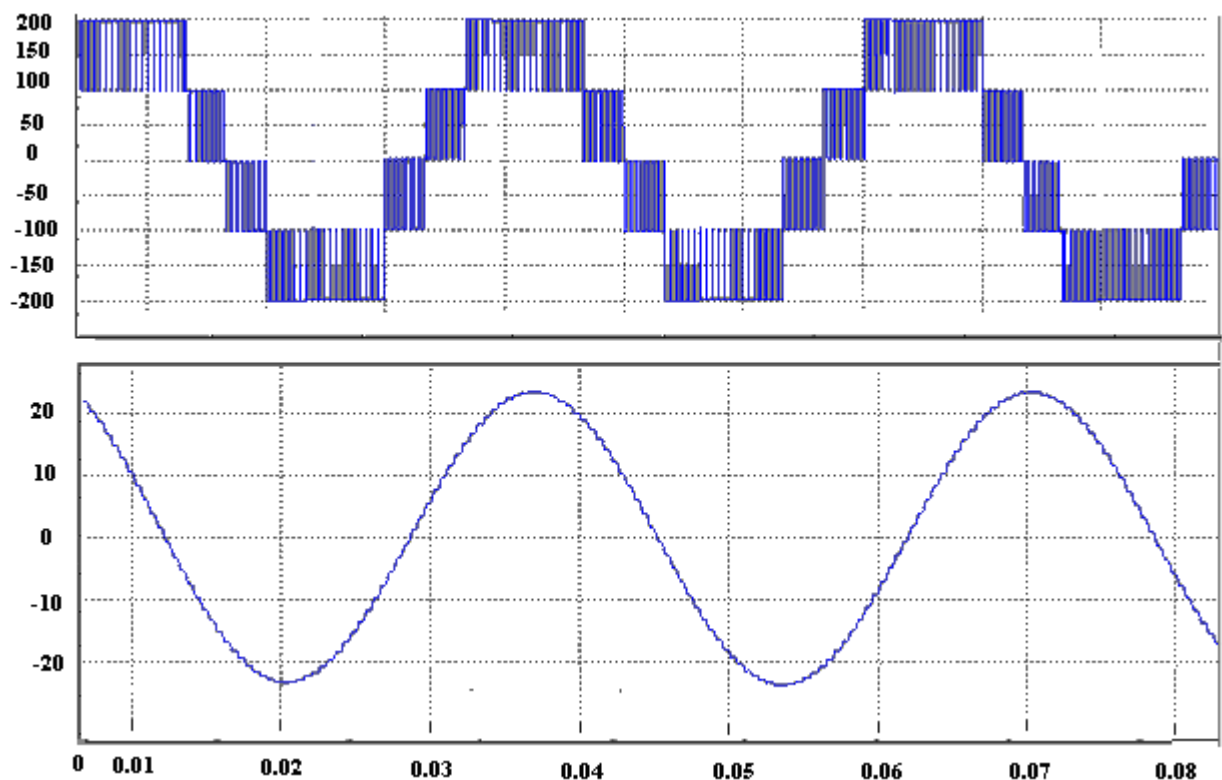


Fig. 56 Schéma de tension et du courant aux bornes de la charge pour un onduleur MNP, 5 niveaux

La Fig. 57 présente le taux de distorsion harmonique de tension d'un onduleur MNP à 5 niveaux. On constate que par rapport à la structure à 3 niveaux (THDV=183%), le taux de distorsion harmonique en tension est effectivement amélioré puisqu'il est de 46%.

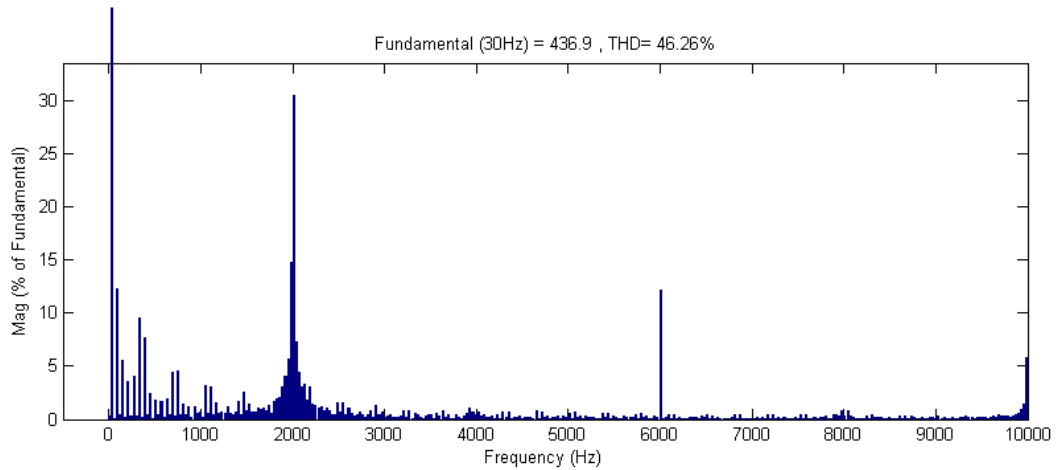


Fig. 57 Analyse du spectre d'harmonique de tension d'un onduleur MNP à 3 niveaux

2.7 Calcul des pertes de puissance des onduleurs multiniveaux

2.7.1. Position du problème

Nous rappelons sur la Fig. 58 la représentation d'un IGBT et sa caractéristique statique idéale. Cet interrupteur IGBT est un interrupteur bidirectionnel en courant. En mode passant, le transistor et la diode peuvent être modélisés par une source de tension et une résistance interne [11-13].

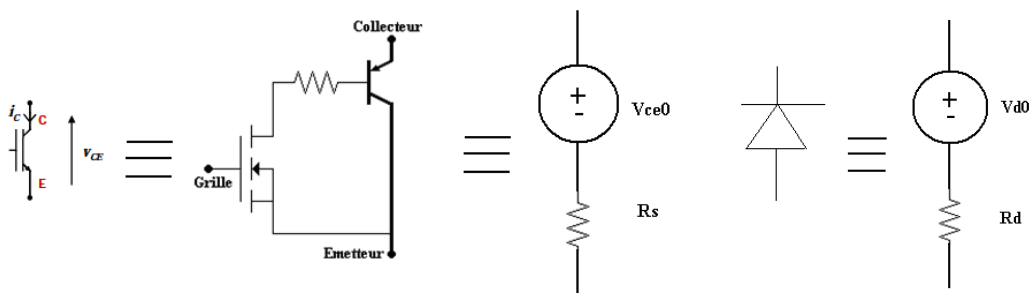


Fig. 58 Représentation d'un IGBT et d'une diode avec leurs modèles dynamiques

- Les pertes dans les transistors de puissance de conduction et de commutation ;
- Les Pertes de conduction dans les condensateurs, à cause de leur résistance interne.

Le calcul des pertes dépend du courant et de la tension aux bornes de ces éléments cités précédemment. Ainsi, pour les deux topologies présentées sur la Fig. 59, nous donnons sur la Fig. 60, les diagrammes de conduction des semi-conducteurs pour l'onduleur NPC et l'onduleur MNP.

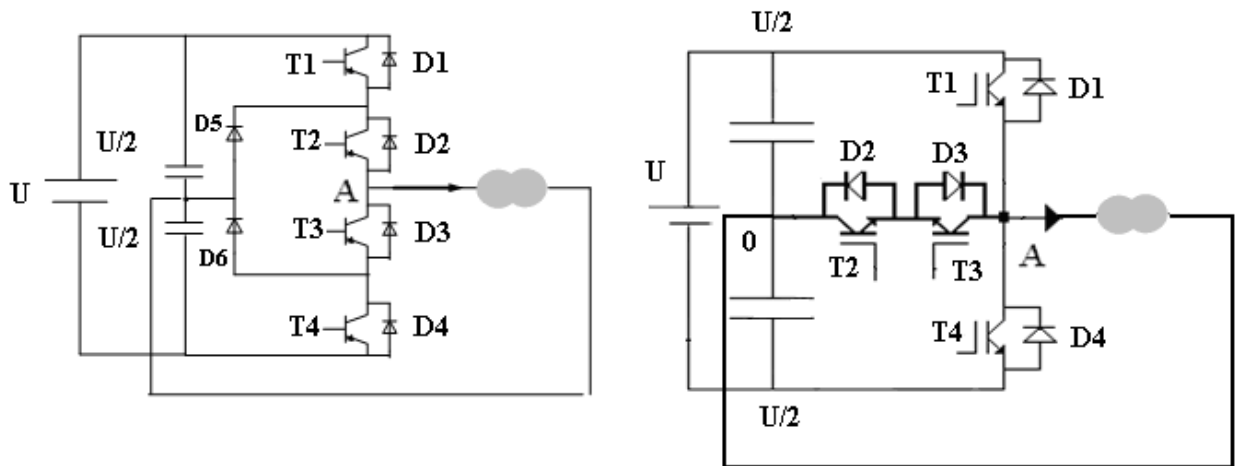


Fig. 59 Les onduleurs NPC et MNP à 3 niveaux

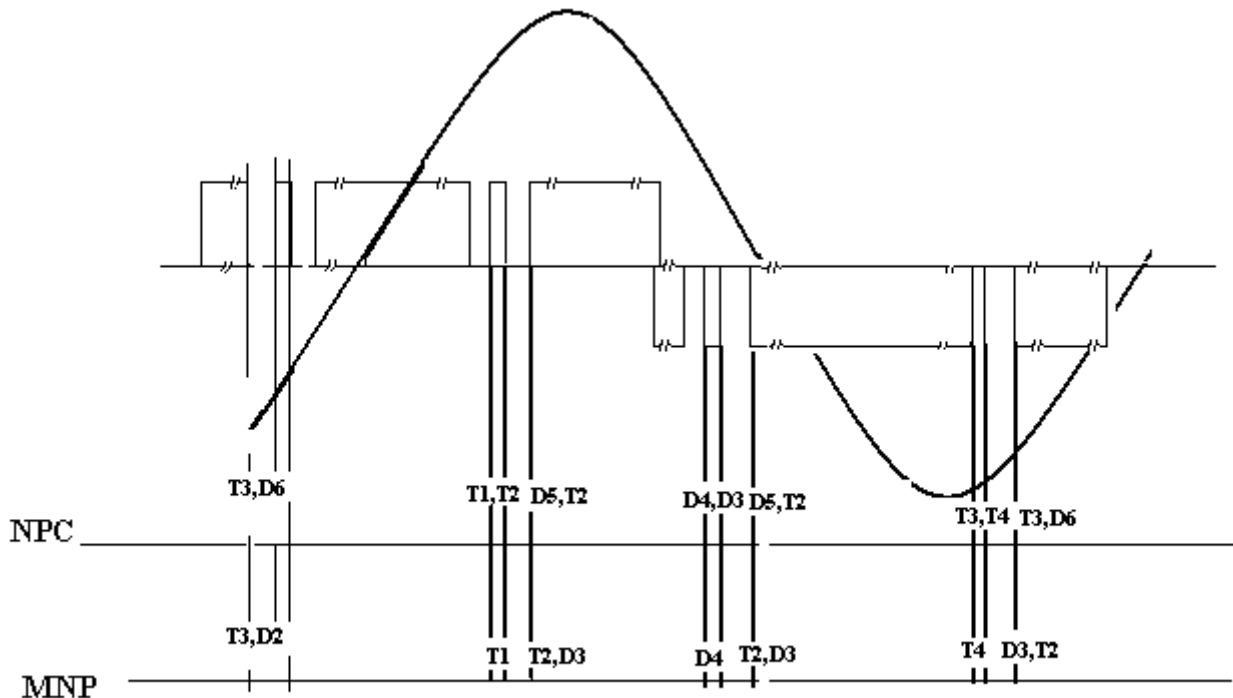


Fig. 60 Les diagrammes de conduction des onduleurs NPC et MNP à 3 niveaux

On constate alors, selon la Fig. 60, que :

- pour l'onduleur NPC, pour $v \neq 0$ et $i > 0$: T1 et T2 (ou D3 et D4), pour $v \neq 0$ et $i < 0$: T3 et T4 (ou D3 et D4) peuvent être simultanément allumés ;
- pour l'onduleur MNP, pour les mêmes séquences de configurations il n'y que T1 (ou D4), et T4 (ou D1) ;
- pour $v=0$, pour l'onduleur NPC, D3 et T2 ($i > 0$), T3 et D6 ($i < 0$) ;
- pour $v=0$, pour l'onduleur MPN, D3 et T2 ($i > 0$), T3 et D2 ($i < 0$) ;

2.7.2. Pertes dans les transistors

Ainsi, nous pouvons calculer les pertes pour les mêmes paramètres de commande et de puissance pour les deux structures: [16-20]

- Pour l'onduleur NPC à 3 niveaux

$$P_T = P(T_1) + P(T_2) + P(T_3) + P(T_4) \quad \text{Pertes dans les transistors} \quad (15)$$

$$P_D = P(D_1) + P(D_2) + P(D_3) + P(D_4) \quad \text{Pertes dans les diodes} \quad (16)$$

$$P_{DBC} = P(D_5) + P(D_6) \quad \text{Pertes dans les diodes de bouclage} \quad (17)$$

$$P_{condensateurs} = r_{c1} \cdot i_{c1rms}^2 + r_{c2} \cdot i_{c2rms}^2 \quad \text{Pertes dans les condensateurs} \quad (18)$$

- Pour l'onduleur MNP à 3 niveaux :

$$P_T = P(T_1) + P(T_2) + P(T_3) + P(T_4)$$

$$P_D = P(D_1) + P(D_2) + P(D_3) + P(D_4)$$

$$P_{condensateurs} = r_{c1} \cdot i_{c1rms}^2 + r_{c2} \cdot i_{c2rms}^2$$

Où r_{c1} et r_{c2} sont les résistances internes des condensateurs. Les expressions des pertes totales sont :

$$\text{Pour le NPC : } P_{totale_NPC} = P_T + P_D + P_{DBC} + P_{cond} \quad (19)$$

$$\text{Pour le MNP : } P_{totale_MNP} = P_T + P_D + P_{cond} \quad (20)$$

Avec les grandeurs déjà définies dans le tableau 3, pour un onduleur NPC à n niveaux, nous avons :

$$P_T = \sum_{i=1}^T P(T_i) \quad (21)$$

$$P_D = \sum_{i=1}^{DT} P(D_i) \quad (22)$$

$$P_{DBC} = \sum_{i=1}^D P(DBC_i) \quad (23)$$

$$P_{condensateurs} = \sum_{i=1}^S P_{capa} \quad (24)$$

Pour un onduleur MNP à n niveaux, nous avons :

$$P_T = \sum_{i=1}^y P(T_i)$$

$$P_D = \sum_{i=1}^y P(D_i)$$

$$P_{DBC} = 0$$

$$P_{condensateurs} = \sum_{i=1}^s P_{capa}$$

Sur la fig. 61, nous présentons les rapports des pertes des transistors de même indice T_i de l'onduleur MNP et celui de l'onduleur NPC. Nous constatons que les pertes totales de puissance des transistors de l'onduleur MNP seront largement inférieures à celles de l'onduleur NPC.

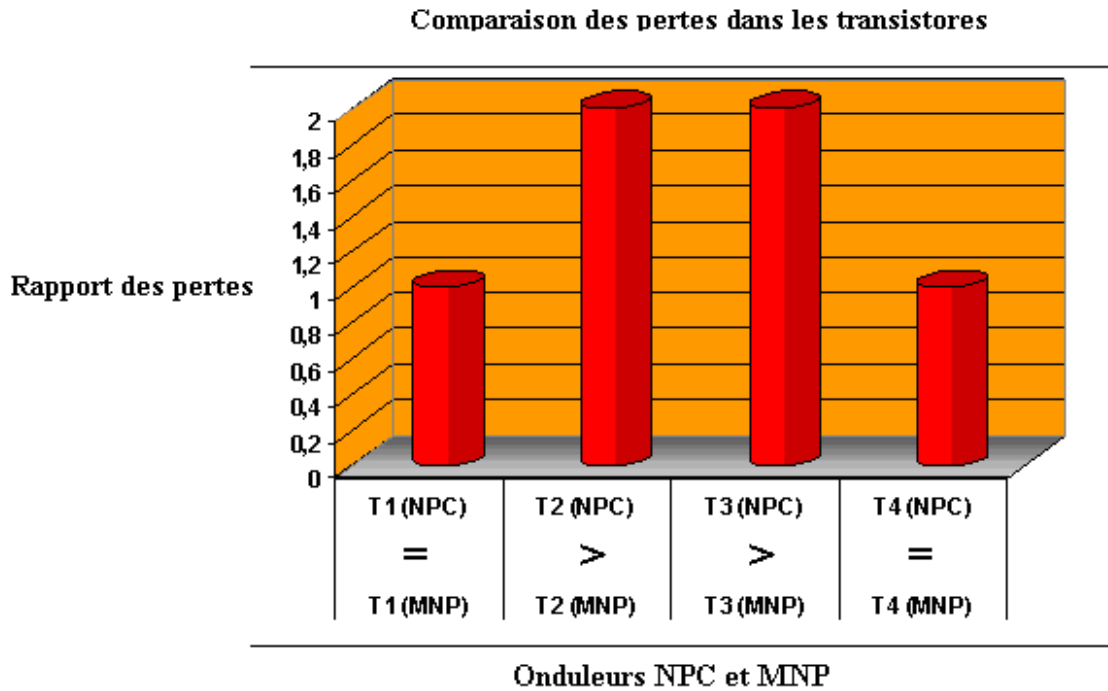


Fig. 61 La comparaison des pertes dans les transistors NPC et MNP à 3 niveaux

2.8 Discussion

Ainsi, pour les mêmes paramètres de commande et de puissance pour les onduleurs NPC et MNP, les pertes dans les condensateurs peuvent être supposées égales. De plus, les pertes dans les diodes internes des transistors sont largement inférieures à celles des diodes de bouclage.

La Fig. 63 présente une comparaison du rendement des onduleurs MNP et NPC à 3 et à 5 niveaux. Pour les fréquences de découpage supérieures à 4000Hz, avec une tension d'entrée de l'étage continu de 400V et un courant de charge 40A, nous constatons sur cette figure que :

- Pour les structures à 3 niveaux, la différence des rendements entre l'onduleur MNP et l'onduleur NPC est environ de 3,5% ;
- Pour les structures à 5 niveaux, cette différence est de 8%.

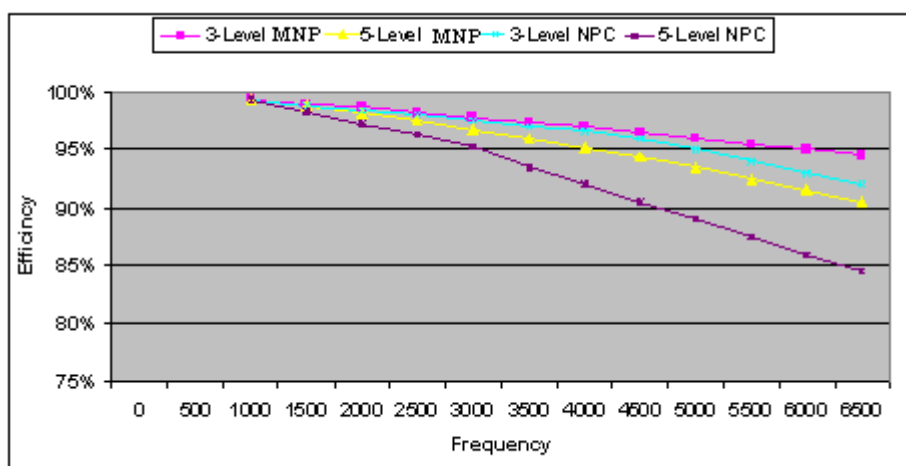


Fig. 62 Comparaison du rendement entre l'onduleur NPC à 3 et 5 niveaux avec l'onduleur MNP

2.9 Conclusion

Dans ce chapitre, nous avons effectué une description détaillée de la topologie et de la commande rapprochée de la nouvelle extension d'onduleur multi-niveau 'Multi Neutral Point' déduit des structures de base d'onduleurs NPC et MPC. Le schéma général d'un MNP multiniveau est constitué d'étages parallèles comportant les interrupteurs de puissance reliant une borne de la charge aux différents niveaux de tension de l'étage continu. Les interrupteurs externes sont de type monodirectionnel, tandis que les autres sont bidirectionnels.

Nous avons présenté une analyse des séquences de configurations mettant en exergue la possibilité de mise en œuvre de chaque étage de façon indépendante. Cette propriété permet un fonctionnement en mode multi tension en sortie et aussi en mode dégradé, en cas de panne.

Nous avons développé une commande rapprochée pour un MNP à 3 et à 5 niveaux nécessitant l'image du courant de charge : cette commande est très simple et est facilement extensible à des niveaux supérieurs.

En fin de ce chapitre, nous avons comparé les pertes de puissance des interrupteurs de puissance de cette nouvelle extension d'onduleur MNP à celles du modèle classique d'onduleur NPC comportant le même niveau de tension. Les résultats obtenus confirment nettement que le rendement de l'onduleur MNP est toujours supérieur à celui d'un onduleur NPC de même niveau : pour 3 niveau environ 3,5 %, pour 5 niveau environ 8%.

2.10 Reference

- [1] Y. Xiaoming; G. Orglmeister, I. Barbi, "ARCPI resonant snubber for the neutral-point-clamped (NPC) inverter", Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE, Phoenix, AZ, USA, 03-07 Oct. 1999, vol:2, pp: 1157 – 1164
- [2] J. S. Lai, R. W. Young, G. W. Ott, C. P. White, J. W. McKeever, and D. S. Chen, "A Novel Resonant Snubber Based Soft-Switching Inverter", This paper appears in: Applied Power Electronics Conference and Exposition, 1995. APEC '95. Conference Proceedings 1995., Tenth Annual, vol.2, pp:797 - 803
- [3] G. Burbach, AMD, Dresden, "Advanced CMOS – new methods to improve performance", IEEE EDS Workshop on Advanced Electron Devices, Micro and Nano Devices Materials and Technology, June 13th, 14th 2006, Fraunhofer-Institute IMS, Duisburg, Germany
- Resnant Snubber Inverter," in Conf. Rec. of IEEE APEC Dallas, TX, Mar. 1995, pp. 797-803
- [4] F. Heinke, R. Sittig, "The monolithic bidirectional switch (MBS)" Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on, Toulouse, France, 22-25 May 2000, pp: 237 – 240.
- [5] M. Baus.; M.Z. Ali.; O. Winkler.; B. Spangenberg.; M.C. Lemme.; H. Kurz.; "Monolithic bidirectional switch (MBS) - a novel MOS-based power device", Solid-State Device Research Conference, 2005. ESSDERC 2005. Proceedings of 35th European, 12-16 Sep 2005, pp: 473 - 476.
- [6] G. Burbach, AMD, Dresden, "Advanced CMOS – new methods to improve performance", IEEE EDS Workshop on Advanced Electron Devices, Micro and Nano Devices Materials and Technology, June 13th, 14th 2006, Fraunhofer-Institute IMS, Duisburg, Germany
- [7] K. Arab Tehrani, H. Andriatsioharana, I. Rasoanarivo, F.M. Sargos, "A Novel Multilevel Inverter Model" 39th IEEE annual Power Electronics Specialists Conference (PESC08) Proceeding 2008, pp: 1688-1693.
- [8] K. Arab Tehrani, I. Rasoanarivo, H. Andriatsioharana, F.M. Sargos, "A new multilevel inverter model NP without clamping diodes", Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE Nov. 2008, page(s): 466 – 472
- [9] K. Arab Tehrani, I. Rasoanarivo, L. Barrandon, M. HAMZA OUI, F.M. Sargos and S.M.R. Rafiei. A new current control using two hysteresis modulation for a new 3-level inverter. 12th International Conference on Optimization of Electrical and Electronic Equipment Conference of the IEEE (OPTIM2010), 20-22 May 2010, Brasov, ROMANIA.
- [10] K. Arab Tehrani, I. Rasoanarivo, F.M. Sargos. "A novel extension of the multilevel inverter model". Journal International Of Power and Energy Systems (ACTA Press) Sep 2010, No. 203-4712.
- [11] P. Bastiani, "Stratégies de commande minimisant les pertes d'un ensemble convertisseur-machine alternative : application à la traction électrique", Thèse de doctorat, Institut Nationale des Sciences Appliquées de Lyon, France, 23 Février 2001
- [12] Gjermund Tomta, Roy Nielsen. "Analytical Equations for Three Level NPC Converters". 9th European Conference on Power Electronics and Applications, EPE 2001. Graz, 27. – 29 August. 7 pages.
- [13] J.D. Kagerbauer, T.M. Jahns, "Development of an Active dv/dt Control Algorithm for Reducing Inverter Conducted EMI with Minimal Impact on Switching Losses" Power Electronics Specialists Conference, 2007. PESC 2007, Volume, Issue, 17-21 June 2007, pp:894 – 900

- [14] A.M. Massoud, S.J. Finney, B.W. Williams, "Conduction loss calculation for multilevel inverter: a generalized approach for carrier-based PWM technique", *Power Electronics, Machines and Drives*, 2004. (PEMD 2004). Second International Conference, 31 March-2 April 2004, vol:1, pp: 226 - 230
- [15] O. Al-Naseem, R. W. Erickson and P. Carlin. "Prediction of switching loss variations by averaged switch modelling", *IEEE Applied Power Electronics Conference (APEC)*, Vol. 1, pp. 242–248, (2000)
- [16] F. Casanellas. "Losses in PWM inverters using IGBTs", *IEE Proceedings in Electrical Power Applications*, Vol. 141, No. 5, pp. 235–239, (1994)
- [17] J. W. Kolar, H. Ertl and F. C. Zach. "Influence of the Modulation Method on the Conduction and Switching Losses of a PWM Inverter System", *IEEE Transactions on Industry Applications*, Vol. 27, No. 6, pp. 1063–1075, (1999)
- [18] A. D. Rajapakse, A. M. Gole, and P. L. Wilson. "Electromagnetic Transients Simulation Models for Accurate Representation of Switching Losses and Thermal Performance in Power Electronic Systems", *IEEE Transactions on Power Delivery*, Vol. 20, No. 1, (2005)
- [19] A. D. Rajapakse, A. M. Gole, and P. L. Wilson. "Approximate Loss Formulae for Estimation of IGBT Switching Losses through EMTP-type Simulations", *International Conference on Power Systems Transients (IPST)*, (2005)
- [20] K. Arab Tehrani, I. Rasoanarivo and F. m. Sargos. (2010). "Power loss calculation in two different multilevel inverter models (2DM2)" *Electric Power Systems Research (Elsevier Editor)*, Sep 2010. No. EPSR-D-08-00602

Chapitre 3

Contrôle de courant de l'onduleur MPN par PID fractionnaire

CHAPITRE 3

Contrôle de courant de l'onduleur MPN par PID fractionnaire

3.1 Introduction

En général, les courants de la charge des onduleurs multiniveaux présentent des taux de distorsion harmonique relativement faibles (inférieurs à 10%).

Dans ce chapitre, nous allons décrire une nouvelle méthode de contrôle du courant appliquée à la nouvelle extension d'onduleur multiniveau MNP avec les objectifs suivants : réduire encore le taux de distorsion harmonique du courant, et diminuer les erreurs d'amplitude et de phase entre le courant de référence et le courant de la charge.

Dans un premier temps, nous établissons la fonction de transfert globale du système (Onduleur+Correcteur+Commande) en présentant les diagrammes de Bode associés.

Ensuite, nous mettons en œuvre le correcteur '**PID ordre fractionnaire**' (PIDOF), dont le réglage des différents paramètres intervenant dans le contrôle s'appuie sur principe d'optimisation 'multi-objectif'. Le réglage et l'optimisation sont effectués grâce à l'algorithme 'Nondominated Sorting Genetic Algorithm-II' (NSGAI).

A la fin de ce chapitre, nous effectuons par simulation une étude comparative entre un PI classique et un PIDOF.

3.2 Schéma bloc et commande rapprochée pour un MNP à 3 niveaux

Fig. 64 représente l'ensemble de commande, de contrôle ainsi que "onduleur-source-charge". Dans ce chapitre nous présentons la commande d'onduleur MNP à 3 niveaux en contrôlant le courant contrairement au deuxième chapitre. Nous devons aussi considérer l'influence de la boucle de contrôle du courant sur les commandes rapprochées.

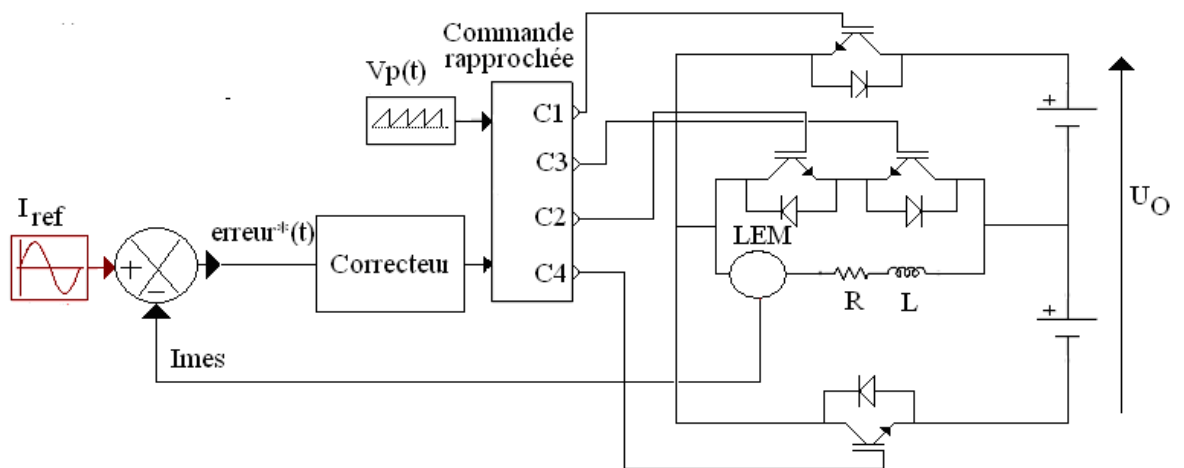


Fig. 63 Onduleur MNP à trois niveaux en boucle fermée

Fig. 65 est un onduleur MNP à 3 niveaux en supposant les transistors parfaits.

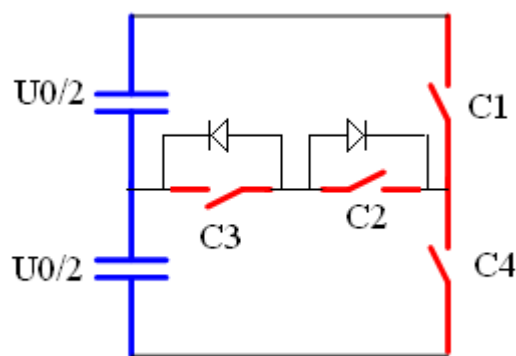


Fig. 64 Onduleur avec des transistors parfaits

Dans ce chapitre nous avons créé une commande simple qui est basée sur l'algèbre booléenne en utilisant le tableau de Karnaugh pour trouver la fonction globale de commande.

La table de vérité des commandes pour l'onduleur est donnée par Tab. 8, avec :

- 0 : interrupteur bloqué ;
- 1 : interrupteur passant ;
- O : séquence possible ;
- N : séquence interdite.

Tab. 8 Table de vérité

C1	C2	C3	C4	Validité
0	0	0	0	O
0	0	0	1	O
0	0	1	0	O
0	0	1	1	N
0	1	0	0	O
0	1	0	1	O
0	1	1	0	O
0	1	1	1	N
1	0	0	0	O
1	0	0	1	N
1	0	1	0	O
1	0	1	1	N
1	1	0	0	N
1	1	0	1	N
1	1	1	0	N
1	1	1	1	N

Tab. 9 donne la simplification des équations booléennes de commande grâce à la méthode de Karnaugh.

Tab. 9 Simplification par la méthode de Karnaugh

C ₃ -C ₄	C ₁ -C ₂			
	00	01	11	10
00	1	1	0	1
01	1	1	0	1
11	0	0	0	0
10	1	1	0	0

Ces équations se réduisent à une seule formulation s'écrivant :

$$Y = \overline{C_1} \overline{C_3} + \overline{C_1} \overline{C_4} + \overline{C_2} \overline{C_3} = \overline{C_1} (\overline{C_3} + \overline{C_4}) + \overline{C_2} \overline{C_3} \quad (1)$$

En explicitant cette équation selon Fig. 66, les équations booléennes régissant les commandes C1, C2, C3 et C4 sont définies comme suit :

$$\begin{aligned}
C_1 &= (V_p(t) < erreur(t)) \bullet (erreur(t) > 0) \\
C_4 &= (V_p(t) > erreur(t)) \bullet (erreur(t) < 0) \\
C_2 &= (I_{mes} > 0) \bullet (C_4) \\
C_3 &= (I_{mes} < 0) \bullet (C_1)
\end{aligned}
\tag{2}$$

$V_p(t)$ est la signal de porteuse

$erreur$ est la différence entre le courant de référence et le courant de la charge

I_{mes} est le courant mesuré par le capteur de courant de la charge

I_{cmes} est complément de I_{mes}

Fig. 66 donne la synoptique de la commande rapprochée d'un onduleur MNP à 3 niveaux.

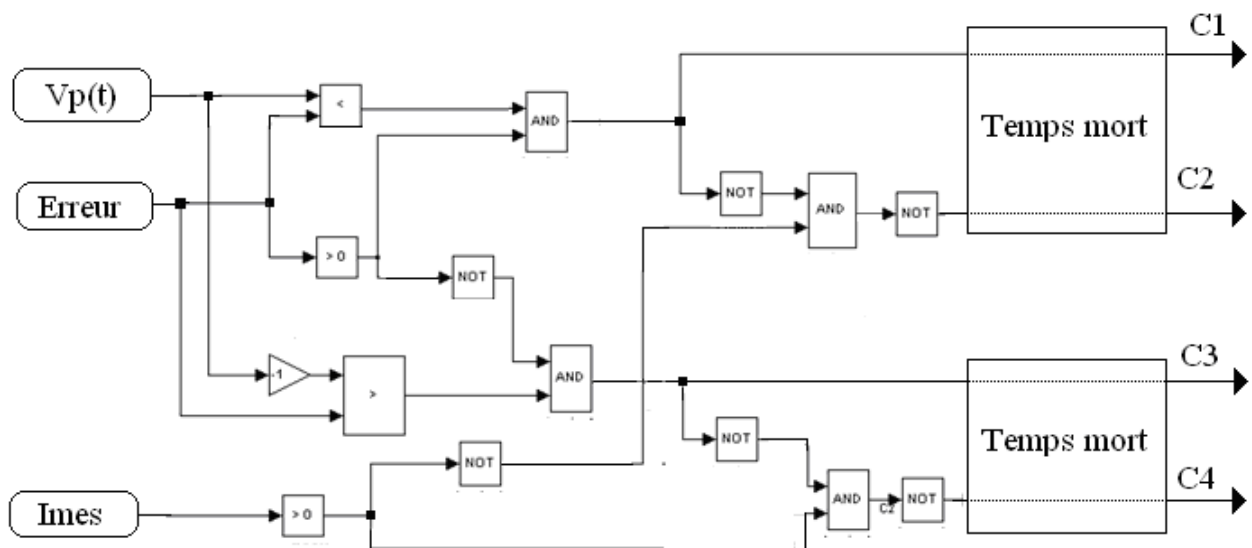


Fig. 65 Synoptique de la commande rapprochée

Fig. 67 présente les commandes des interrupteurs T1=C1, T2=C2, T3=C3 et T4=C4 d'onduleur MNP à 3 niveaux.

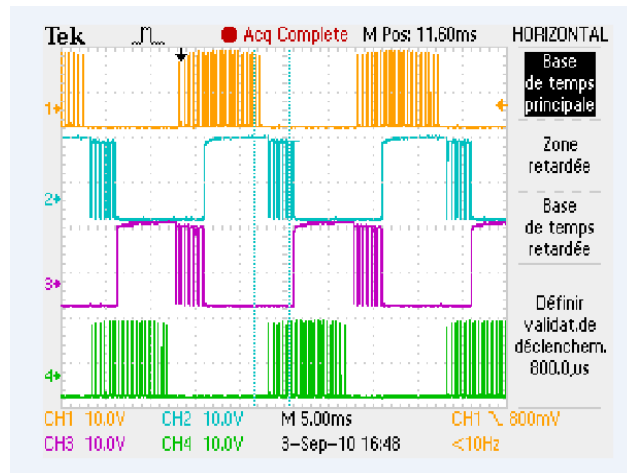


Fig. 66 commandes des interrupteurs d'un onduleur MNP à 3 niveaux

3.3 Opérateurs d'ordres fractionnaires

Le calcul fractionnaire permet de traiter des ordres réels de dérivations et d'intégrations en prévision de traitement numérique de correcteur PID d'ordre fractionnaire (PIDOF). C'est une généralisation de l'intégration et de la dérivation par l'opérateur fondamental d'ordre non entier

${}_{t_0}D_t^m$ où t_0 et t sont les limites de l'opération. L'opérateur intégréo-différentiel est défini comme :

$${}_{t_0}D_t^m = \begin{cases} \int_{t_0}^t (d\tau)^{-m} & m < 0 \\ 1 & m = 0 \\ \frac{d^m}{dt^m} & m > 0 \end{cases} \quad (3)$$

Où $m \in \mathbb{R}$ est l'ordre de l'opération.

3.3.1. Définition des calculs fractionnaires

Il existe plusieurs définitions mathématiques pour l'intégration et la dérivation d'ordre fractionnaire. Ces définitions ne mènent pas toujours à des résultats identiques mais sont équivalentes pour un large panel de fonctions.

Parmi ces définitions, nous pouvons citer les trois plus courantes [1-3] :

- 1) Définition de Riemann-Liouville
- 2) Définition de Grundwald-Leitnikov (G-L)
- 3) Définition de Caputo

Toutefois, nous nous limiterons à la définition la plus courante soit celle de Riemann et Liouville composée de deux définitions précises :

Définition 1 : Soient $m \in \mathfrak{R}$ avec $m > 0$, $t_0 > \mathfrak{R}$ et f une fonction localement intégrable définie sur l'intervalle $[t_0, +\infty[$. L'intégrale d'ordre m de la fonction f de borne inférieure t_0 est définie par l'équation ci-dessous :

$${}_{t_0}^{RL} I_t^m \equiv \frac{1}{\Gamma(m)} \cdot \int_{t_0}^t (t - \tau)^{m-1} f(\tau) d\tau \quad (4)$$

Avec $t \geq t_0$ et $\Gamma(x)$ est la fonction gamma d'Euler définie par

$$\Gamma(x) = \int_0^{\infty} y^{x-1} e^{-y} dy, x > 0 \quad (5)$$

Définition 2 : Soient $m \in \mathfrak{R}$ avec $m > 0$, n est un entier positif, $t_0 > \mathfrak{R}$ et f une fonction localement dérivable définie sur l'intervalle $[t_0, +\infty[$. La dérivée d'ordre m de f de borne inférieure t_0 est définie par l'équation :

$${}_{t_0}^{RL} D_t^m f(t) = \frac{1}{\Gamma(n-m)} \frac{d^n}{dt^n} \cdot \int_{t_0}^t (t - \tau)^{n-m-1} f(\tau) d\tau \quad (6)$$

Où le nombre entier n est tel que $(n-1) < m < n$.

Cette dérivée d'ordre fractionnaire peut aussi être définie à partir de l'équation (I-2) comme suit :

$${}_{t_0}^{RL} D_t^m f(t) = \frac{d^n}{dt^n} \{I^{(n-m)} f(t)\} \quad (7)$$

3.4 Régulateur PID d'ordre non-entier

Ces dernières années, des recherches ont montré que les contrôleurs utilisant des dérivateurs et intégrateurs d'ordre fractionnaire permettent d'obtenir de meilleures performances et une robustesse accrue par rapport aux contrôleurs conventionnels [11]. Le régulateur PID d'ordre fractionnaire est plus souple et permet une réponse plus précise avec une meilleure dynamique [9]. Le contrôleur PID d'ordre fractionnaire (PIDOF) a été proposé, pour la première fois, par Podlubny et al. en 1999 [12]. Ce régulateur est la généralisation du contrôleur PID classique étendu au calcul fractionnaire [12], [13]. La commande robuste d'ordre non entier [en anglais "Fractional Order" PID (FOPID)] est caractérisée par des équations différentielles fractionnaires d'ordre non entier présentées par les équations (6) et (7).

La forme générale du PIDOF est une fonction proportionnelle ayant un intégrateur d'ordre α et un dérivateur d'ordre β dont la fonction de transfert donnée par l'équation :

$$C(S) = K_p + K_D S^\alpha + \frac{K_I}{S^\beta} \quad (8)$$

Pour ce contrôleur, les paramètres $K_p, K_I, K_D, \omega_l, \omega_h, \alpha, \beta$ représentent respectivement : le correcteur proportionnel, le correcteur intégrateur, le correcteur dérivateur, et les bornes du domaine fréquentiel de validité, et α, β sont les exposants de comportement d'intégrateur et dérivateur. Il est à noter que les ordres fractionnaires α, β peuvent être des nombres complexes ou réels [14].

Les méthodes d'approximation des operateurs d'ordre fractionnaire sont très nombreuses. Il y a trente-deux méthodes dont les principales sont utilisées pour la régulation avec un PID d'ordre non entier.

Entres autres, nous pouvons citer :

- ◆ La méthode d'approximation 'Crone' ;
- ◆ La méthode d'approximation 'Carlson' ;
- ◆ La méthode d'approximation 'Matsuda' ;

La méthode d'approximation la plus courante nommée Crone (Commande Robuste d'Ordre Non-Entier) sera celle que nous utiliserons dans la suite de cette thèse.

3.5 Analyse des contrôles de courants

3.5.1 Fonction de transfert en boucle fermée (FTBF)

Nous déterminons la fonction de transfert d'ensemble du système. Le schéma d'ensemble du système est donné sur la Figure 3.5.

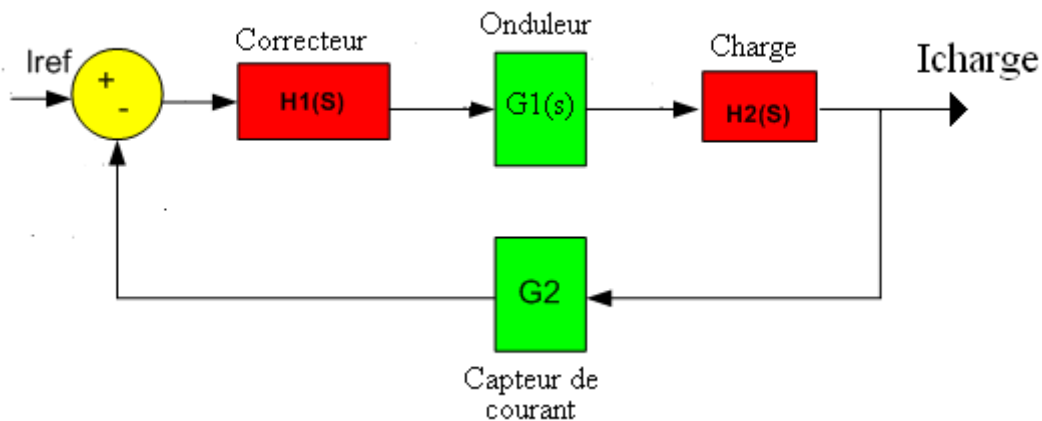


Fig. 67 le schéma de FTBF pour l'onduleur MNP 3niveaux

$$\varepsilon(t) = I_{\text{ref}}(t) - I_{\text{charge}}(t)$$

La FBTBF de ce système s'écrit simplement par:

$$H(S) = \frac{H_1(S).G_1(S).H_2(S)}{1 + G_2(S).G_1(S).H_1(s).H_2(s)} \quad (9)$$

3.5.2 Expression des différentes fonctions de transfert

A ce niveau de l'étude, nous pouvons déjà définir :

1) Pour la fonction de Laplace d'une charge R-L:

$$H_2(S) = \frac{1}{R + LS} \quad (10)$$

2) Pour le capteur de courant :

$$G_2(S) = \text{constante} \quad (11)$$

3) Pour le correcteur PID fractionnaire :

$$H_1(S) = K_P + \frac{K_I}{S^\alpha} + K_D S^\beta \quad (12)$$

$$\text{Avec : } \begin{cases} 0 \leq \alpha \leq 1 \\ 0 \leq \beta \leq 1 \end{cases}$$

4) Pour la partie onduleur et sa commande :

Pour trouver le gain de l'onduleur, il faut échantillonner le signal de référence en le comparant au signal triangulaire.

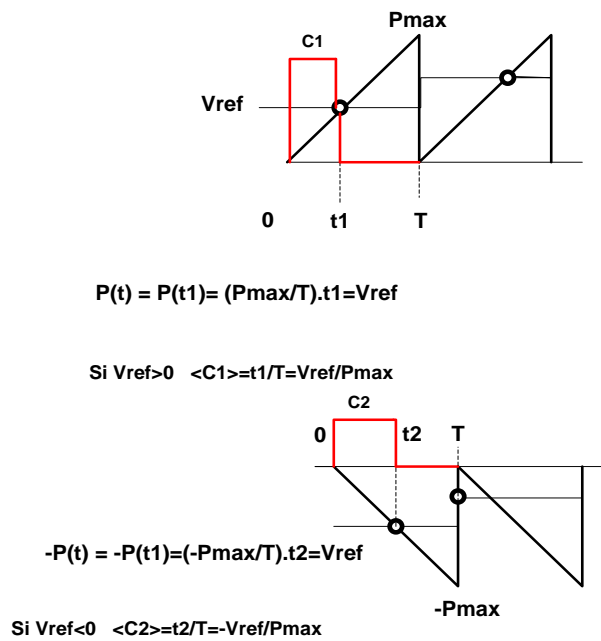


Fig. 68 l'intersection entre le signal échantillonné et le signal en dent scie

$$U = C_1 \frac{U_o}{2} + C_2 \frac{(-U_o)}{2} + C_3(0)$$

$$\langle U \rangle = \frac{U_o}{2} * (\langle C_1 \rangle - \langle C_2 \rangle) \tag{13}$$

Soit :

$$G_1(S) = \frac{\langle U \rangle}{V_{\text{ref}}} = \frac{U_o}{P_{\max}} = \text{cste} \tag{14}$$

3.5.3 Analyse de la FTBF avec PID fractionnaire

Dans le cas général (avec le PID fractionnaire), en partant de l'équation (1) et en utilisant les différentes expressions des fonctions de transfert définies en (2-5), la fonction de transfert à boucle fermée FTBF $H(S)$ s'écrit :

$$H(S) = \frac{G_1 K_p S^\alpha + G_1 K_I + G_1 K_D S^{\alpha+\beta}}{R S^\alpha + L S^{\alpha+1} + G_1 G_2 K_p S^\alpha + G_1 G_2 K_I + G_1 G_2 K_D S^{\alpha+\beta}} \quad (15)$$

3.5.3.1 Analyse de la FTBF avec PI

Dans le cas PI, on doit respecter les conditions suivantes :

$$\alpha = 1 ; \beta = 0 ; K_D = 0$$

L'équation (9) devient :

$$H(s) = \frac{G_1 * K_p * (S + \frac{K_I}{K_p})}{L * (S^2 + \frac{(R + G_1 G_2 K_p)}{L} * S + \frac{G_1 G_2 K_I}{L})} \quad (16)$$

Une étude aux conditions limites donne :

$$\text{si } s \rightarrow 0, \text{ alors } H(S) \rightarrow \frac{G_1 K_p \frac{K_I}{K_p}}{L * \frac{G_1 G_2 K_I}{L}} = \frac{1}{G_2}$$

$$\text{si } s \rightarrow \infty, \text{ alors } H(S) \rightarrow \frac{G_1 K_p}{L S} \rightarrow 0 \text{ donc valeur finie}$$

Le système est stable, et à basse fréquence, le gain égal à 1 est obtenu avec la condition :

$$G_2 = 1$$

3.5.3.2 Analyse de la FTBF avec PID

Les conditions suivantes à satisfaire sont:

$$\alpha = 1 ; \beta = 1$$

Dans ce cas, on arrive à :

$$H(S) = \frac{G_1 K_D * (S^2 + \frac{K_p}{K_D} S + \frac{K_I}{K_D})}{(L + G_1 G_2 K_D) * (S^2 + \frac{(G_1 G_2 K_p + R)}{(L + G_1 G_2 K_D)} S + \frac{G_1 G_2 K_I}{(L + G_1 G_2 K_D)})} \quad (17)$$

Une étude des conditions limites donne :

$$\text{si } s \rightarrow 0, \text{ alors } H(S) \rightarrow \frac{G_1 K_D \frac{K_I}{K_D}}{(L + G_1 G_2 K_D) * \frac{G_1 G_2 K_I}{(L + G_1 G_2 K_D)}} = \frac{1}{G_2}$$

$$\text{si } s \rightarrow \infty, \text{ alors } H(S) \rightarrow \frac{G_1 K_D}{L + G_1 G_2 K_D} \text{ qui est une valeur finie} \quad (18)$$

À haute fréquence le système admet une valeur finie, donc non amortie. Mais à basse fréquence le PI se comporte comme un PIDOF avec un gain pratiquement égal à 1. Dans ce cas nous devons avoir :

$$G_2 = 1$$

3.5.3.3 Analyse de la FTBF avec PID fractionnaire

La fonction de transfert est donnée par l'équation 19. L'étude aux conditions limites donne :

$$\begin{aligned} \text{si } s \rightarrow 0, \text{ alors } H(S) &\rightarrow \frac{1}{G_2} \\ \text{si } s \rightarrow \infty, \text{ alors } H(S) &\approx \frac{K_D \cdot S^{\alpha+\beta}}{L S^{\alpha+1} + G_2 K_D S^{\alpha+\beta}} \end{aligned} \quad (19)$$

$$\text{Le correcteur PID fractionnaire, sera stable pour : } \begin{cases} 0 \leq \alpha \leq 1 \\ 0 \leq \beta < 1 \end{cases} \quad (20)$$

Pour que le système reste stable, il faut que $\alpha + \beta < \alpha + 1$, soit $\beta < 1$.

Nous devons utiliser une méthode d'approximation pour le dérivateur et l'intégrateur d'ordre fractionnaire. Cette méthode d'approximation est décrite dans le paragraphe suivant.

3.6 Approximation des dérivateurs et intégrateurs d'ordre fractionnaire Crone

Dans la méthode de Crone, la fonction de transfert de l'opérateur dérivateur ou intégrateur d'ordre fractionnaire peut être représentée dans le domaine fréquentiel par la fonction suivante :

$$G(s) = ks^m \quad (21)$$

avec : $m \in \mathfrak{R}$

L'approximation de la fonction $G(s)$ met en œuvre une distribution récursive de N zéros et de N pôles conduisant à une fonction de transfert comme :

$$C(S) = K \prod_{n=1}^N \frac{1 + \frac{S}{\omega_{Z_n}}}{1 + \frac{S}{\omega_{P_n}}} \quad (22)$$

K est un gain tel que k est égal à 1 (donc 0 dB) pour une pulsation de 1 rad/s.

En plus, les zéros et les pôles doivent être situés au sein du domaine fréquentiel $[\omega_l, \omega_h]$ valide. Dans le cas où m est positif (i.e. dérivateur), nous trouvons les relations suivantes :

$$\omega_{Z_1} = \omega_l \sqrt{x} \quad (23)$$

$$\omega_{P_n} = \omega_{z(n)} y \quad n = 1, 2, \dots, N \quad (24)$$

$$\omega_{Z_n} = \omega_{p(n-1)} x \quad n = 2, 3, \dots, N \quad (25)$$

$$y = \left(\frac{\omega_h}{\omega_l} \right)^{\frac{m}{N}} \quad (26)$$

$$x = \left(\frac{\omega_h}{\omega_l} \right)^{\frac{1-m}{N}} \quad (27)$$

Si m est négatif (i.e. intégrateur), le rôle des zéros et des pôles ci-dessus est inversé, autrement dit :

$$\omega_{p1} = \omega_l \sqrt{x} \quad (28)$$

Le nombre des pôles et des zéros dépend de l'ordre d'approximation N : un nombre élevé de N convient très bien pour affiner l'approximation,

3.7 Optimisation

Le réglage d'un PIDOF nécessite la détermination de cinq paramètres $K_p, K_I, K_D, \alpha, \beta$ définissant un espace de solutions de dimension 5 [10] - [12], [14], [15]. Pour l'optimisation, nous avons utilisé la méthode d'optimisation multi-objective, décrite dans le paragraphe suivant.

3.8 Optimisation d'un régulateur PIDOF

Pour optimiser le correcteur PIDOF pour les convertisseurs statiques (onduleurs), nous rajoutons aux paramètres d'optimisation définis en paragraphe 3.II.4, les grandeurs associées au signal triangulaire : (V_p, T_p) . D'abord, les objectifs à atteindre sont :

Minimisation de l'écart entre l'amplitude de courant de la charge et celle du courant de référence;

Réduction du déphasage entre le courant de référence et le courant dans la charge ;

Contrôle de la fréquence de découpage de la tension de la charge égale à celle du signal triangulaire;

Minimisation du taux de distorsion harmonique total du courant.

Pour optimiser les paramètres $K_p, K_I, K_D, \alpha, \beta, V_p, T_p$, nous utilisons l'Algorithme Evolutionnaire d'Ensemble de Pareto (AEEP ou SPEA en anglais).

L'optimisation multiobjective nécessite une génération aléatoire des valeurs initiales pour l'ensemble des paramètres. Afin d'accélérer le processus d'optimisation, nous devons donner une valeur initiale proche des valeurs d'optimisation finales.

Dans une première étape, avec des valeurs initiales aléatoirement choisies, nous effectuons des simulations sur SIMULINK afin de vérifier les objectifs désirés suivants : 10% d'erreur d'amplitude, à

10° de déphasage, à 6% de THDI, avec une fréquence de découpage de 1.5 fois de la fréquence de triangulaire.

Dans une seconde étape, nous optimisons les valeurs de premier étape par l'algorithme NSGA II et lorsque nous trouvons les critères suivants : 1% d'erreur d'amplitude, à 2° de déphasage, à 3% de THDI, avec une fréquence de découpage égale à la fréquence de triangulaire. Nous pouvons arrêter l'optimisation des paramètres et les valeurs ainsi trouvées seront considérées meilleures pour notre système.

La première population pour l'ensemble de Pareto sera constituée par l'ensemble des valeurs obtenues entre les deux étapes. Ensuite nous optimisons tous les paramètres pour atteindre nos objectifs grâce à l'algorithme NSGA-II, décrit dans les paragraphes suivants

3.9 Méthode d'Optimisation Multi Objectif

Les travaux d'optimisation des convertisseurs de puissances traitent la conception monobjective [1]-[8]. La solution pour un problème d'optimisation monobjective est plus simple à mettre en œuvre et surtout à résoudre.

Par contre, dans les cas multi-objectifs, nous nous trouvons face à un compromis pour obtenir la meilleure solution et pour satisfaire au mieux les différents objectifs. Ce choix s'avère difficile par la multiplicité des objectifs et donc des solutions optimales.

Ainsi, les problèmes d'optimisation multi-objectifs entrent dans la catégorie des problèmes d'optimisation vectoriels, dans lesquelles on cherche à optimiser plusieurs composantes d'une fonction "coût multiparamétrique".

L'optimisation multi-objectif est apparue durant le XIX^{ème} siècle dans les travaux d'Edgeworth et Pareto en économie connu sous la dénomination d'optimisation Pareto-optimale. Ce type d'optimisation multi-objectif génère donc un ensemble de solutions optimales. Cela exige de trouver autant de solutions Pareto-optimales, encore appelées non-dominées. L'ensemble des solutions Pareto-optimales constitue la surface de compromission, appelée aussi frontière de Pareto.

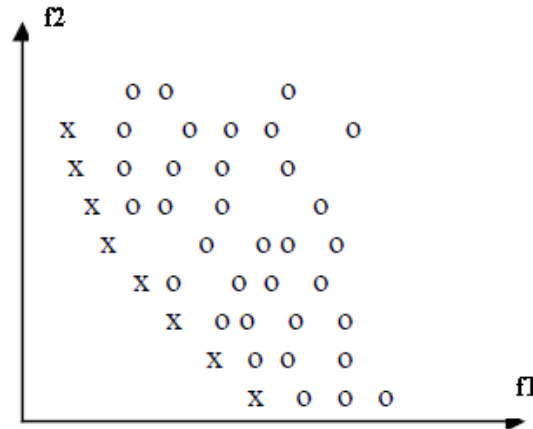


Fig. 69 Frontière de Pareto

Fig. 70 présente un exemple de problème biobjectif (f_1 et f_2), avec "o" solutions non optimisées et "x" solutions optimales. Dans cette figure, tous les solutions "o" sont dominées par les solutions "x" qui constituent la surface de compromission ou la frontière de Pareto.

Cette théorie d'optimisation a donné lieu au développement de différents algorithmes dont les Algorithmes Evolutionnaires Multi-Objectifs (AEMO). Ces algorithmes apparaissent comme des techniques les plus générales et les plus efficaces pour la détermination de la frontière de Pareto pour un problème donné. Au cours de ces dernières années, d'autres AEMO ont été développées : VEGA [3], NPGA [4] et MOGA [5]. Toutefois, les AEMO non dominants ont été critiqués principalement pour la complexité de leurs calculs (fastidieux et longs).

Malgré ces critiques, ces algorithmes sont régulièrement améliorés. Actuellement parmi les AEMO existant, l'algorithme génétique NSGA-II ('Non-dominated Sorting Genetic Algorithm') proposé par Deb [1-4], apparaît comme l'un des algorithmes les plus performants pour trouver l'ensemble des solutions optimales de Pareto. Cet algorithme sera décrit plus précisément au paragraphe 3.II.4.3.

3.10 Optimisation par l'algorithme NSGAI

L'algorithme génétique NSGA-II ('Non-dominated Sorting Genetic Algorithm') proposé par Deb [1-4], apparaît comme l'un des algorithmes les plus efficaces pour trouver l'ensemble optimal de Pareto avec une excellente variété des solutions ; il favorise les solutions non-dominées, et utilise une variété explicite de solutions. Le NSGA-II commence par une génération aléatoire d'une population

initiale P_0 de N individus parents. A l'instant de t , une population Q_t de N enfants est créée à partir de la population parent P_t en utilisant les opérateurs génétiques (sélection – croisement - mutation). Ensuite, les deux populations sont combinées pour former une nouvelle population R_t de taille $2N$.

Nous présentons ci-dessous les étapes à suivre dans un algorithme de NSGAI I :

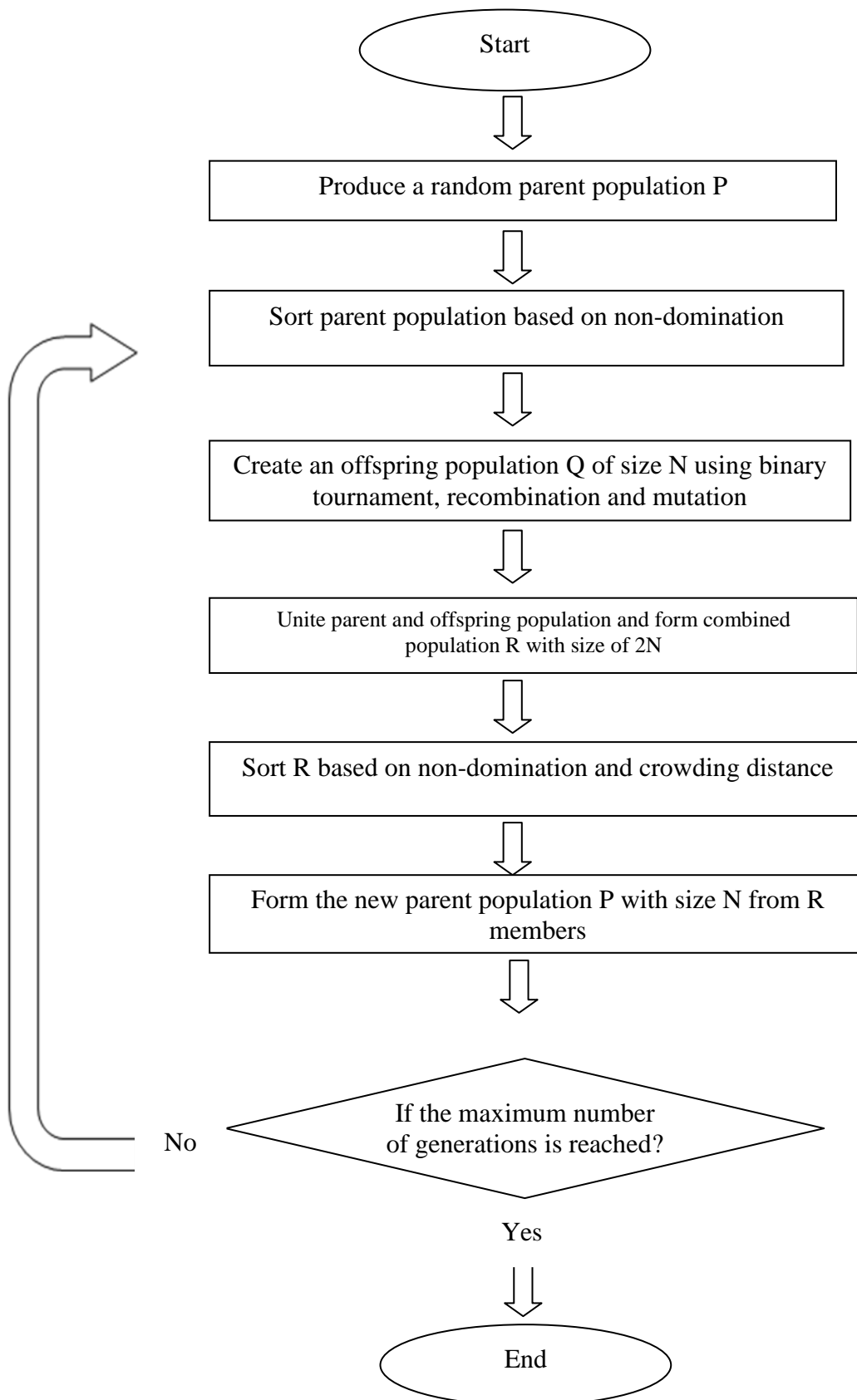
1) Au départ, un parent aléatoire de la population P de taille N est généré. La population est triée sur la base des "non-dominations". Pour chaque objectif, il faut qu'on définisse une fonction $f_i(x_m)$

où $f(x)$ est le vecteur des fonctions de cible et $x = (x_1, x_2, x_3, \dots, x_n)$ est le vecteur de décision.

2) Une solution x_1 dans l'espace de décision est non dominé, s' il n'existe pas d'autre x_2 tel que pour toutes les valeurs de i , $f_i(x_2) \leq f_i(x_1)$ et au moins pour un i , $f_i(x_2) < f_i(x_1)$

On attribue à chaque solution un rang de remise en forme égal à son niveau de non-domination, autrement dit, on groupe les solutions selon leur niveau (leur classe) : à titre d'exemple, si le premier groupe est meilleur que le deuxième groupe, on lui donne la priorité et il est dominant et ainsi de suite.

Il est à noter que la meilleure solution est celle qui est proche à nos objectifs, ainsi la nouvelle population P de taille N sera utilisée pour la sélection, le croisement et la mutation pour créer une nouvelle population Q de taille N . Comme le montre l'algorithme suivant :



Algorithme 1 : Algorithme génétique de multi objectifs NSGAII

Cet algorithme est connu pour ses performances en vitesse, diversité et convergence. L'algorithme de NSGA II trouve les solutions optimales en fonction de nos objectifs et chaque fois qui trouve les

meilleures solutions que les solutions précédente les valeurs optimales précédentes deviennent dominé par les valeurs optimales suivante.

Les fonctions des objectifs pour l'ensemble du système sont présentées comme :

$$\text{Fonction coût 1 : (amplitude d'erreur du courant / amplitude du courant) }^2 \quad (30)$$

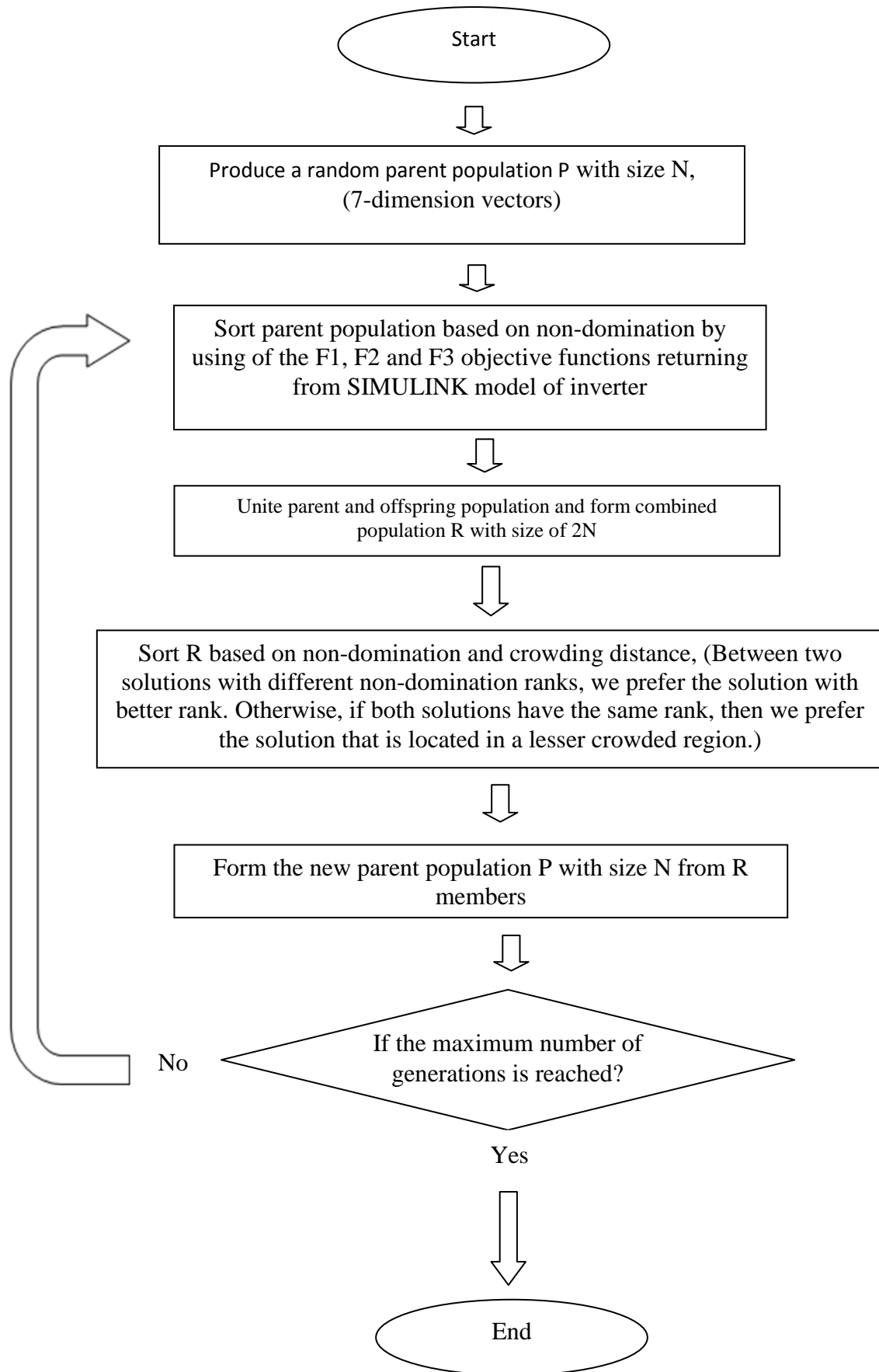
$$\text{Fonction coût 2 : (erreur de courant de phase / 180) }^2 \quad (31)$$

$$\text{Fonction coût 3 : (nombre de découpage / (t_2 -t_1)) \quad (32)$$

Pour construire l'algorithme multiobjectif, nous devons limiter les valeurs de chaque paramètre pour que l'algorithme puisse fonctionner rapidement et assurer une convergence des solutions. Si on ne limite pas les valeurs initiales, on accroît le temps de calcul et l'algorithme peut retourner une mauvaise réponse.

Si nous choisissons les bonnes valeurs initiales en limitant les valeurs de chaque paramètre, l'optimisation sera correcte dans la majorité des cas.

L'algorithme 2 présente toutes les étapes nécessaires pour un algorithme NSGAI, qui est adapté à un onduleur multiniveaux.



Algorithme 2 : Algorithme génétique de multi objectifs NSGAII adapté pour un onduleur multiniveau

3.11 Application l'algorithme NSGA II à l'onduleur MNP à 3 niveaux

Le modèle Simulink de l'ensemble du système est représenté sur la figure 3.8, avec :
 $R = 1.5\Omega, L = 12mH, f_{sw} = 2kHz, I_{ref} = 20A, f_{ref} = 30Hz, U_{DC} = 400V$

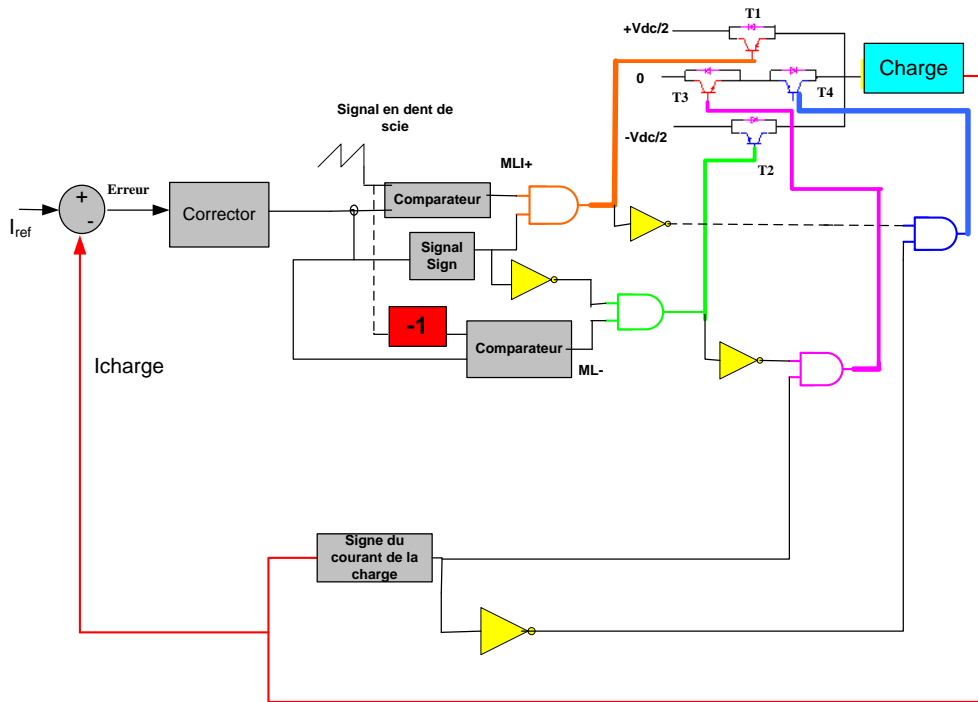


Fig. 70 L'onduleur MNP à trois niveaux en boucle fermée

Le tableau 1 dresse les résultats obtenus après optimisation. Sur ce tableau est présenté : les différentes étapes de calcul, les valeurs de $K_P, K_I, K_D, \alpha, \beta, \varepsilon, \Delta\varphi, THDi$. Opt°1, 2, et 3 indiquent respectivement la 1ère, la 2ème et la 3ème optimisation.

Tab. 10 Résultats d'optimisations multi-objectifs

Etapes	K_p	K_I	K_d	α	β	ε [A]	$\Delta\varphi$	THDi
Valeurs initiales	650	$1.4e^5$	25	0.70	0.90	0.185	0.762°	3.19%
Opt°1	480	$1.65e^5$	27	0.5	0.5	0.2	0.9024°	2.73%
Opt°2	490	$1e^5$	30	0.40	0.25	0.2	1.378°	2.71%
Opt°3	970	$2e^5$	60	0.45	0.32	0.044	0.5897°	2.52%

Fig. 71, 72, 73, 74 et 75 présentent les ondes de tension de charge, de courant de charge (couleur bleue) et de courant de référence (couleur verte).

Sur les quatre Figures, le courant est parfaitement sinusoïdal : les ondulations du courant sont plus marquées sur la Fig. 71 que sur celles des autres Figures.

Les flèches rouges sur les Fig. 71, 72, 73, 74 montrent l'existence de commutations intempestives dans l'onde de tension.

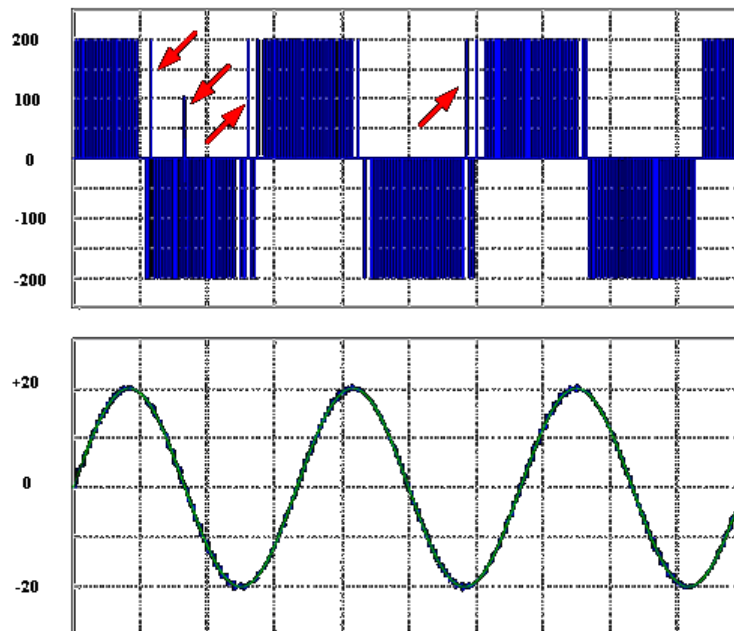


Fig. 71 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec les valeurs initiales

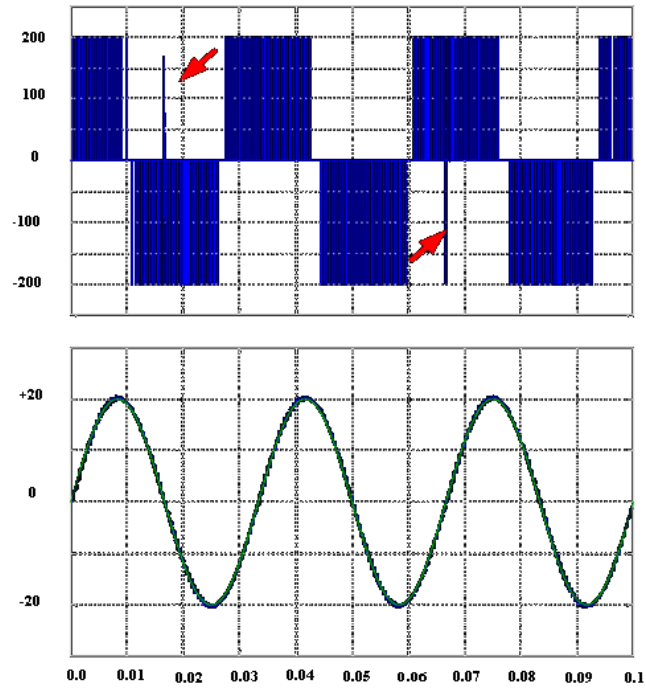


Fig. 72 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec Opt°1

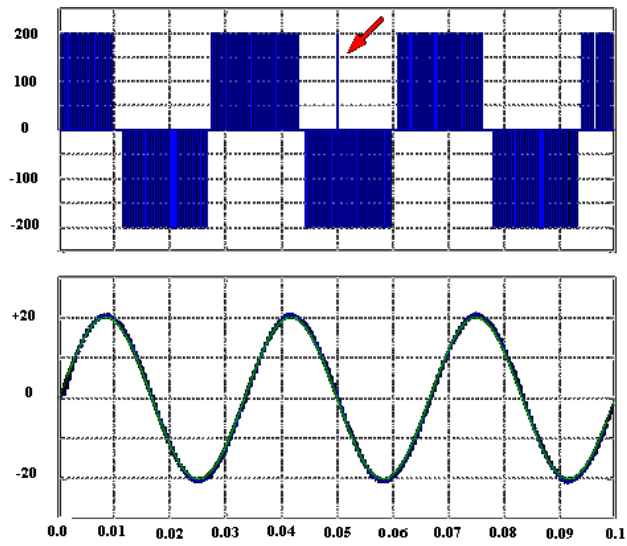


Fig. 73 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec Opt°2

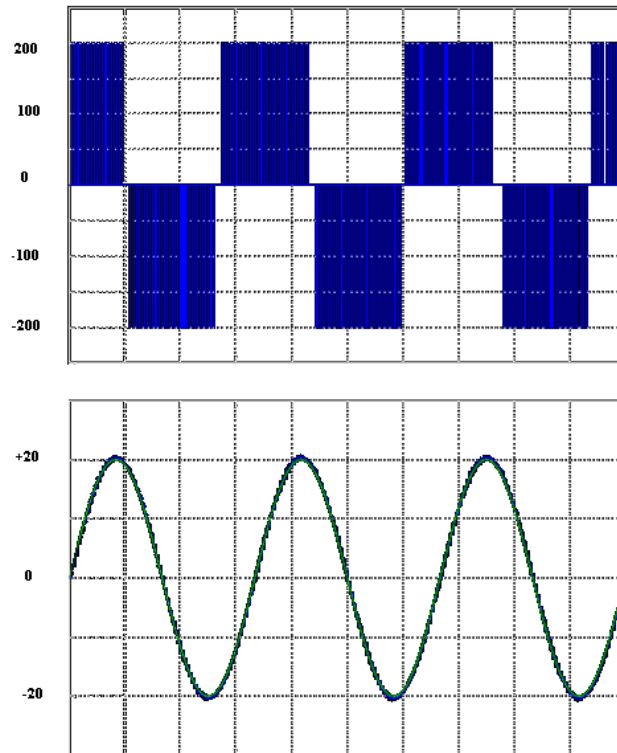


Fig. 74 Tension et courant de charge, courant de référence pour un onduleur MNP à 3 niveaux monophasé avec Opt°3

Fig. 75 montre les ondes de tension et de courant optimisées. La tension ne comporte plus de découpage désordonné. Le courant est parfaitement lisse et sinusoïdal. Les objectifs fixés sont parfaitement atteints, soient :

- Une erreur d'amplitude égale à 0.04A, soit 0.2% de l'amplitude de courant de référence ;
- Une erreur de phase de 0.59° ;
- Une distorsion liée aux harmoniques du courant THDI de 2.52%.

3.12 Comportement d'un régulateur PIDOF à fréquence variable

Tab. 11 dresse une comparaison de comportement du système à des fréquences variant de 30 à 50 Hz. Nous constatons que le déphasage entre le courant de référence et le courant de charge est pratiquement nulle. Ce qui nous amène à affirmer qu'un onduleur multiniveau avec un régulateur PIDOF peut bien fonctionner dans le domaine de contrôle de machines à vitesse variable.

Tab. 11 tableau comparatif entre différentes méthodes d'optimisation à fréquence variable valeurs initiales arbitraires et les valeurs initiales optimisées par NGSAll

Numéro	K_p	K_i	K_d	α	β	Erreur d'Amplitud	Erreur de Phase	THD ₁	f_{sw}
Valeurs optimisées	$9.7e^2$	$2.0e^5$	$6.0e^1$	0.45	0.32	0.044	0.5897°	2.52%	30Hz
Valeurs optimisées	$9.7e^2$	$2.0e^5$	$6.0e^1$	0.45	0.32	0.084	0.951°	2.91%	40Hz
Valeurs optimisées	$9.7e^2$	$2.0e^5$	$6.0e^1$	0.45	0.32	0.140	1.416°	3.24%	50Hz

3.13 Diagrammes de Bode

Les diagrammes de Bode des fonctions de transfert à boucle fermée nous permettent dans un premier temps de valider le comportement du système précédemment optimisé avec le correcteur PID fractionnaire. Ensuite, nous comparerons les résultats ainsi obtenus avec ceux d'un correcteur PI dont l'algorithme d'optimisation est tout à fait identique à celui du PIDOF

Ainsi, pour le PI, après optimisation, nous obtenons :

$$K_p = 1250 ;$$

$$K_i = 3e^{+5} ;$$

Pour le PIDOF, selon le tableau 4, nous avons :

$$K_p = 9.7e+2 ;$$

$$K_i = 2e^{+5} ;$$

$$K_D = 6e^{+1} ;$$

$$\alpha = 0.45 ;$$

$$\beta = 0.32 ;$$

Nous rappellerons que les autres données sont :

tension d'entrée continue : $U_o = 400V$;

charge : $R = 1.5\Omega$; $L = 12mH$.

3.14 Diagrammes de Bode pour les données optimales

Les tracés des diagrammes de Bode pour le PI et le PIDOF sont donnés sur Fig. 76 et 77.

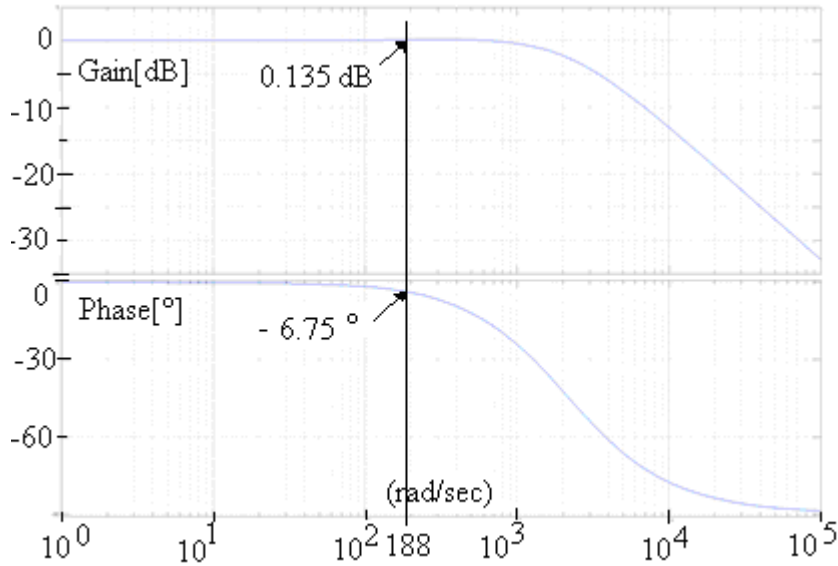


Fig. 75 Diagramme de Bode d'ensemble du système en mettant un correcteur PI

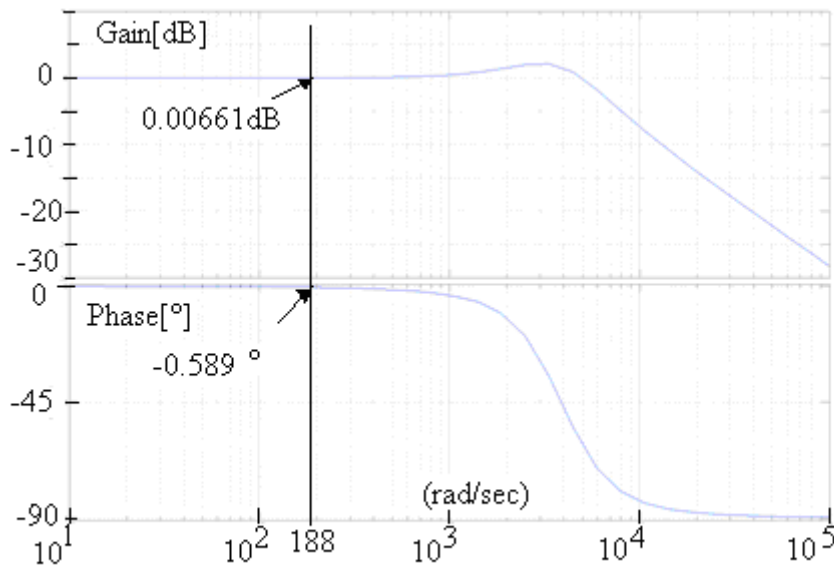


Fig. 76 Diagramme de Bode d'ensemble du système en mettant un correcteur PIDOF

Les allures des courbes de gain obtenues correspondent à celles d'un filtre passe-bas, avec un comportement très plat autour de 0dB de 0 jusqu'à 1000 rad/sec. Toutefois, pour le PIDOF, un faible phénomène d'anti-résonance apparaît avant la décroissance du gain vers les hautes fréquences. De plus, le déphasage généré par le PIDOF, pour 30HZ, est aussi plus petit que celui produit par le PI. Ainsi, les données de l'optimisation sont parfaitement vérifiées.

On a bien constaté qu'un PIDOF peut annuler pratiquement l'erreur de déphasage. Ce qui n'est pas le cas avec un correcteur PI. Toutefois, nous ne constatons pas de différence importante sur l'erreur d'amplitude d'un correcteur PIDOF par rapport à un correcteur PI.

3.15 Conclusion

Une partie importante de ce chapitre a été consacrée à la présentation d'une nouvelle méthode de contrôle du courant d'un onduleur MNP à 3 niveaux par un régulateur PID d'ordre fractionnaire (PIDOF).

En effet, un régulateur PID classique ne peut pas être incorporé à un onduleur classique ou de type multiniveau, tout simplement parce qu'il amplifie l'erreur très rapidement et les injecte dans la boucle de contrôle. Par conséquent, il peut causer des commutations intempestives ; ce qui déstabilise l'ensemble du système. Un correcteur PI peut aussi être utilisé, mais son inconvénient majeur est qu'il ne peut pas résorber complètement les erreurs d'amplitude et de déphasage.

Pour éliminer simultanément l'erreur d'amplitude et l'erreur de déphasage, notre choix s'est porté sur l'utilisation d'un régulateur PID fractionnaire (PIDOF). Mais le réglage de ses paramètres n'est pas toujours facile ; pour contourner cette difficulté, nous avons utilisé un algorithme d'optimisation qui permet le réglage des paramètres du PIDOF. Nous en avons énuméré plusieurs tels que :

Monte Carlo ;

Niched Pareto Genetic Algorithm (NPGA);

Nondominated Sorting Genetic Algorithm (NSGA);

Strength Pareto Evolutionary Algorithm (SPEA);

Nondominated Sorting Genetic Algorithm-II (NSGA-II).

Nous avons finalement adopté l'algorithme de NSGAIL, en raison de sa performance et de sa robustesse.

Dans le chapitre 4 nous validons par simulation et par expérimentation le comportement général de la nouvelle extension d'onduleur avec les deux correcteurs PI et PIDOF.

3.16 Référence:

- [1] LAVOIE, J. L.; OSLER, T. J.; TREMBLAY, R. Fractional derivatives and special functions. *SIAM review*. 18:2 (1976) 240-268.
- [2] LAWRENCE, P. J.; ROGERS, G. J. Sequential transfer-function synthesis from measured data. *Proceedings of the IEE*. 126:1 (1979) 104-106.
- [3] LORENZO, Carl F.; HARTLEY, Tom T. Initialization in fractional order systems. In *Proceedings of the European control conference*. Porto: EUCA, 2001. p. 1471-1476.
- [4] K.Arab Tehrani, A.Amirahmadi, S.M.R Rafiei, G.Griva, M.Hamzaoui, L.Barrandon, I.Rasoanarivo and F.M.Sargos, Design of Fractional order PID controller for Boost converter based on Multi-Objective optimization 14th International Conference EPE-PEMC Conference 2010 (6-8 September) in Ohrid, Republic of Macedonia.
- [5] Mingshan CAI, Xianggao PAN, Yunfeng DU “New Elite Multi-parent Crossover Evolutionary Optimization Algorithm of Parameters Tuning of Fractional-order PID Controller and Its Application” Fourth International Conference on Innovative Computing, Information and Control, 2009, pp. 64-67
- [6] LANDAU, I. D.; REY, D.; KARIMI, A.; VODA, A.; FRANCO, A. — A flexible transmission system as a benchmark for robust digital control. *European journal of control*. 1 (1995) 77-96.
- [7] LANUSSE, P.; POINOT, T.; COIS, O.; OUSTALOUP, A.; TRIGEASSOU, J. C Tuning of an active suspension system using a fractional controller and a closed-loop tuning. In *Proceedings of the 11th international conference on advanced robotics*. IEEE, 2003. 258-263.
- [8] Jun-Yi Cao, Jin Liang, Bing-Gang Cao, “Optimization of Fractional Ordered PID Controllers Based On Genetic Algorithms” *Proceedings of the Fourth International Conference on Machine Learning and Cybernetics*, 2005, pp. 5686-5689
- [9] KHATIB, Ousssama A unified approach for motion and force control of robot manipulators : the operations space formulation. *IEEE journal of Robotics and Automation*. RA-3 :1 (1987) 43-53.
- [10] E .Zitzler, and L. Thiele, “Multi-objective evolutionary algorithms: A comparative case study and the [11] Strength Pareto approach,” *IEEE transactions on evolutionary computation* ,Vol .3,no.4 ,November 1999, pp. 257-271.
- [12] LAGARIAS, J.C. ; REEDS, J. A.; WRIGHT, M. H. ; WRIGHT, P. E. Convergence properties of the Nelder-Mead simplex method in low dimensions. *SIAM journal of optimization*. 9:1 (1998) 112-147.
- [13] K. Deb, S. Agrawal, A. Pratap, and T. Meyarivan. *Parallel Problem Solving from Nature PPSN VI*, volume 1917/2000, chapter A Fast Elitist Non-dominated Sorting Genetic Algorithm for Multi-objective Optimization : NSGA-II, pages 849–858. Springer, Berlin/Heidelberg, 2000.
- [14] A. Liefoghe, L. Jourdan, and E.-G. Talbi. A unified model for evolutionary multiobjective optimization and its implementation in a general purpose software framework : ParadisEO-MOEO. *Research Report RR-6906*, INRIA, 2009. 102
- [15] E. Zitzler, M. Laumanns, and L. Thiele. *SPEA2 : Improving the strength pareto evolutionary algorithm*. Technical Report 103, Computer Engineering and Networks Lab (TIK), Swiss Federal Institute of Technology (ETH), Zurich, Switzerland, 2001.
- [16] S. M R. Rafiei, A. Amirahmadi, and G. Griva, “Chaos Rejection and Optimal Dynamic Response for Boost Converter Using SPEA Multi-Objective Optimization Approach ” *IEEE IECON 2009*, Porto, Portugal, Nov. 2009, pp. 3351-3358

- [17] R. Chevrier. Optimization of demand responsive transport in polarized territories. PhD thesis, UMR ESPACE (CNRS 6012), University of Avignon (France), november 2008. 244 p.
- [18] C. Gagné and M. Parizeau, “Genericity in evolutionary computation software tools: Principles and case study,” *International Journal on Artificial Intelligence Tools*, vol. 15, no. 2, pp. 173–194, 2006.
- [19] K. Deb, *Multi-objective optimization using evolutionary algorithms*, Wiley, 2001.
- [20] J. Regnier, B. Sareni, X. Roboam, S. Astier, Optimal design of electrical engineering systems using Pareto Genetic Algorithms, 10th European Conference on Power Electronics and Applications, Toulouse, 2003. [21] J. A. Jardini, C.M V. Tahan, E.L.Ferrari, S.U. Ahn, “Selection of distribution transformer based on economic criteria”, *IEEE Trans. Pub no 438 – 14th International Conference and Exhibition on Electricity Distribution -Contributions, Volume 6, 1997*.pp: 259-261
- [22] E. Zitzler and S. Künzli. *Parallel Problem Solving from Nature - PPSN VIII*, volume 3242/2004, chapter Indicator-Based Selection in Multiobjective Search, pages 832–842. Springer, Berlin/Heidelberg, 2004.
- [23] M. Basseur, F. Seynhaeve, and E.-G. Talbi, “Design of multi-objective evolutionary algorithms: Application to the flow shop scheduling problem,” in *IEEE Congress on Evolutionary Computation (CEC 2002)*. Piscataway, NJ, USA: IEEE Press, 2002, pp. 1151–1156.
- [24] H. Meunier, E.-G. Talbi, and P. Reininger, “A multiobjective genetic algorithm for radio network optimization,” in *IEEE Congress on Evolutionary Computation (CEC 2000)*. San Diego, USA: IEEE Press, 2000, pp. 317–324.
- [25] A. Liefoghe, L. Jourdan, and E.-G. Talbi, “Metaheuristics and their hybridization to solve the biobjective ring star problem: a comparative study,” *Institut National de Recherche en Informatique et Automatique (INRIA), Tech. Rep. RR-6515*, 2008.
- [26] K. Deb, L. Thiele, M. Laumanns, and E. Zitzler, “Scalable test problems for evolutionary multi-objective optimization,” in *Evolutionary Multiobjective Optimization: Theoretical Advances and Applications*, A. Abraham, R. Jain, and R. Goldberg, Eds. Springer, 2005, ch. 6, pp. 105–145.

Chapitre 4

Simulation et Expérimentation

CHAPITRE 4

Simulation et Expérimentation

4.1 Introduction

Le chapitre 3 a présenté l'optimisation du correcteur PIDOF pour le contrôle du courant de la nouvelle extension d'onduleur MNP à 3 niveaux. Les objectifs de cette optimisation, en l'occurrence des erreurs d'amplitude et de phase minimisées, un taux de distorsion harmonique de courant faible, une fréquence de découpage relativement basse et totalement contrôlée sont atteints.

Dans ce chapitre IV, nous commençons par simuler le fonctionnement de l'ensemble du système (onduleur, source, charge) contrôlé par un PIDOF. Nous avons effectué la même démarche pour un PI aussi optimisé. Ensuite, nous comparons les résultats obtenus pour les deux contrôles. A la fin, nous validons les résultats obtenus par simulations grâce aux résultats expérimentaux pour valider le bon fonctionnement des deux modes de contrôles (PIDOF et PI).

4.2 Rappel des paramètres de contrôles optimisés

Les paramètres principaux nécessaires pour l'optimisation sont : fréquence de découpage : 2000 Hz, fréquence de référence : 30 Hz, amplitude du courant de référence : 20A

Ainsi, les paramètres optimisés des correcteurs utilisés dans ce chapitre sont :

Pour le PI, : $K_p = 1250$; $K_I = 3e^{+5}$;

Pour le PID : $K_p = 970$; $K_I = 2e^{+5}$; $K_D = 60$; $\alpha = 0.45$; $\beta = 0.32$

En plus, nous avons :

Tension d'entrée continue : $U_o = 400V$;

Charge : $R = 1.5\Omega$; $L = 12mH$.

Dans ce paragraphe, nous étudierons les influences de :

- 1) la fréquence de découpage ;
- 2) la fréquence de référence ;
- 3) la tension d'entrée ;
- 4) du courant de référence ;
- 5) la charge (module et argument).

4.2.1 Influence de la fréquence de découpage

Nous avons testé la performance du système avec une fréquence de découpage de 1000Hz et la fréquence du fondamental 30 Hz. Les résultats sont présentés sur les Fig. 78, 79, 80 et 81.

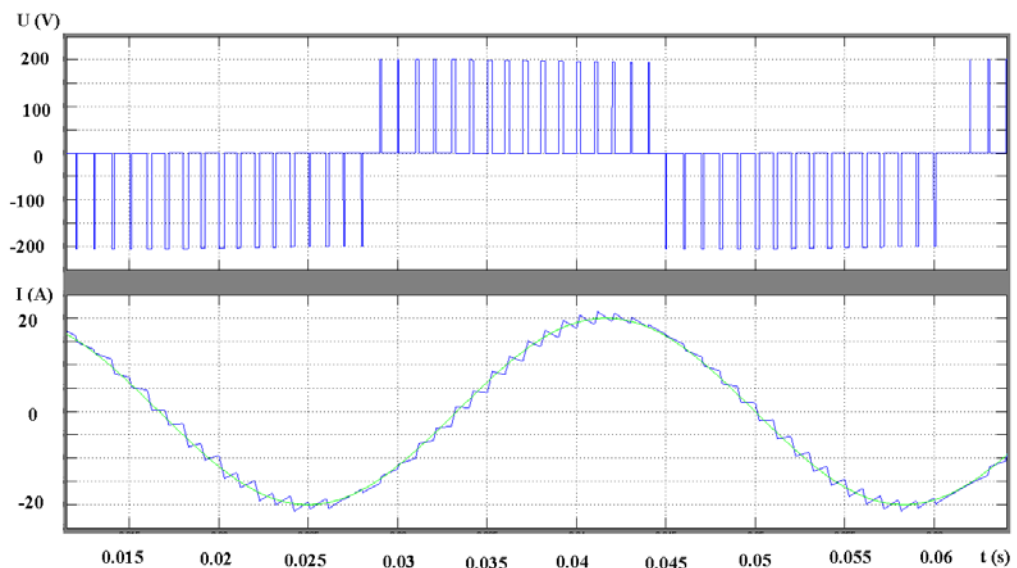


Fig. 77 Formes d'ondes de tension et de courant pour le PIDOF

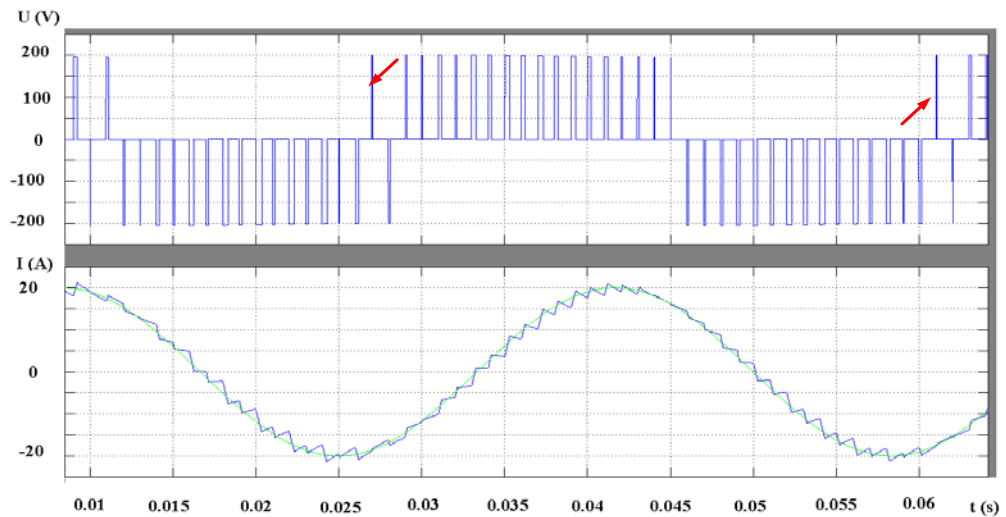


Fig. 78 Formes d'ondes de tension et de courant pour le PI

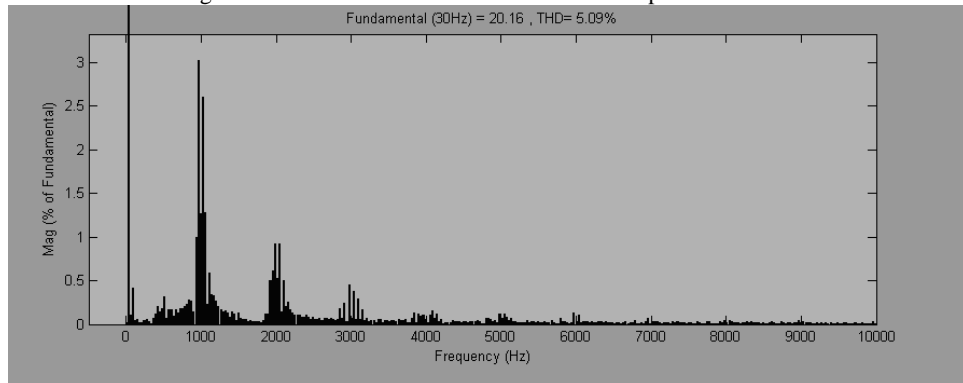


Fig. 79 Analyse spectrale du courant pour le PIDOF

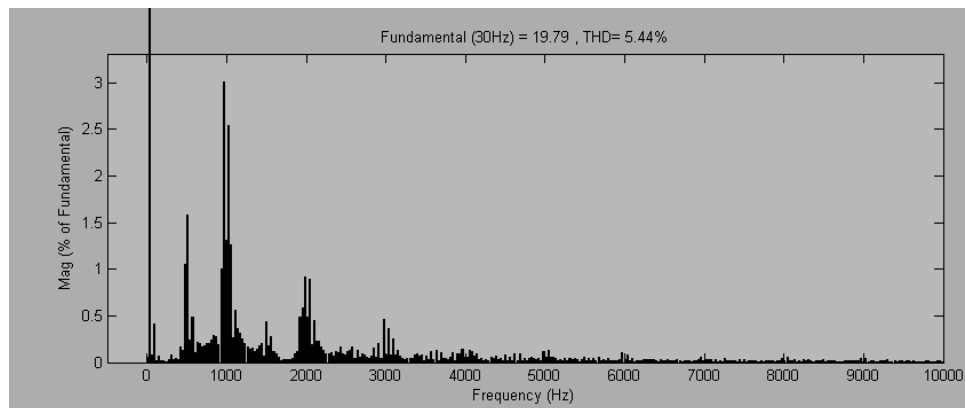


Fig. 80 Analyse spectrale du courant pour le PI

Dans les deux cas de contrôle, le courant est sinusoïdal et la tension est proprement découpée. Toutefois, l'onde de tension dans le cas du PI comporte des impulsions intempestives. Il est aussi à noter que le PIDOF est plus performant car son THDI est de 5.09%, par rapport à 5,44% pour le PI. De plus, la valeur du fondamental dans le cas du PIDOF est supérieure à celle du PI.

4.2.2 Influence de la fréquence de référence

Dans ce paragraphe, nous fixons la fréquence de découpage à 2000 Hz, et on fait varier la fréquence de référence $f=20, 30,$ et 50 Hz.

a) $f = 20\text{HZ}$

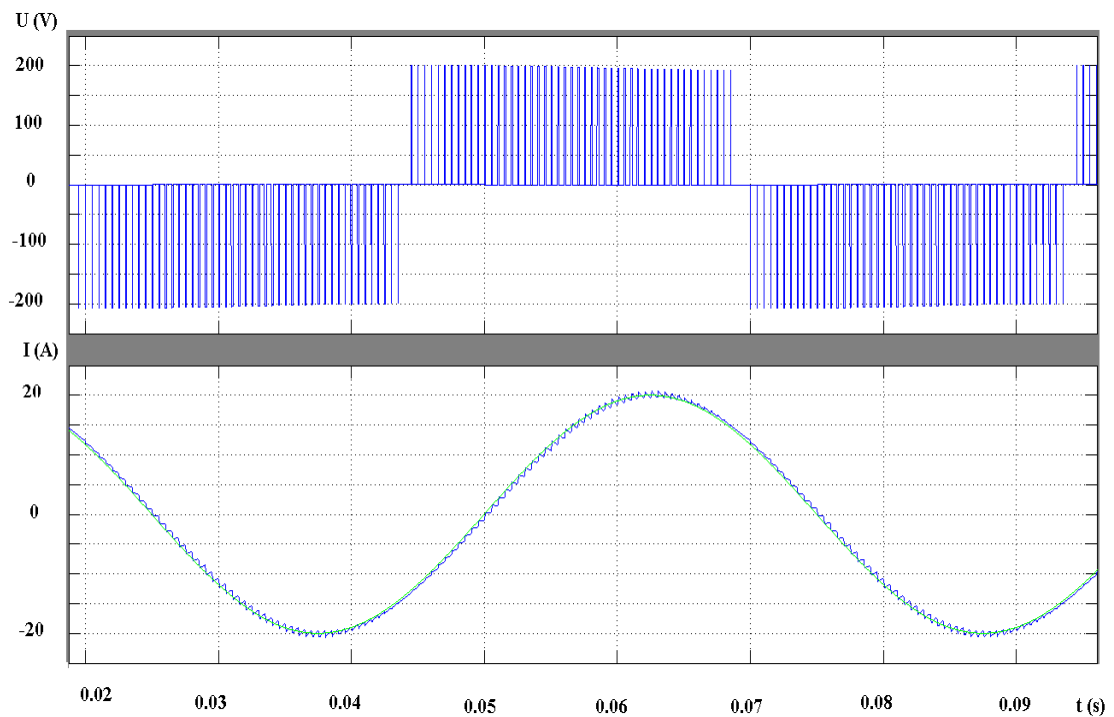


Fig. 81 Formes d'ondes de tension et de courant pour le PIDOF

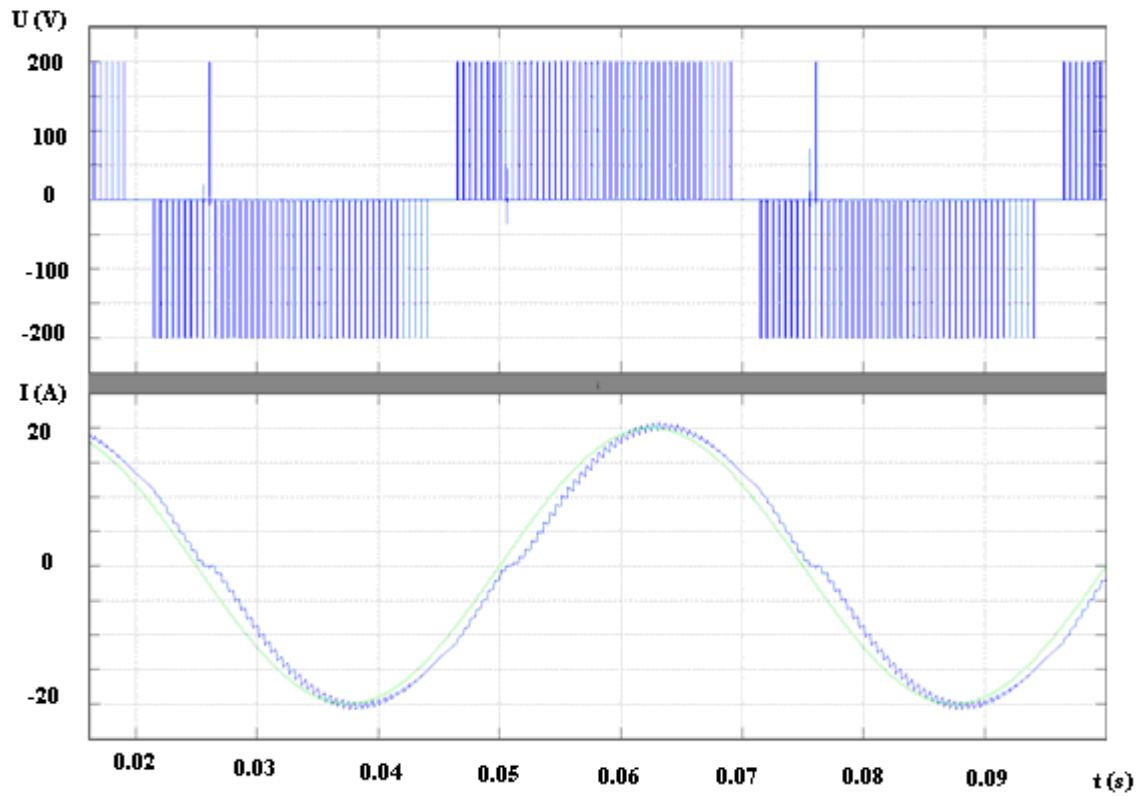


Fig. 82 Formes d'ondes de tension et de courant pour le PI

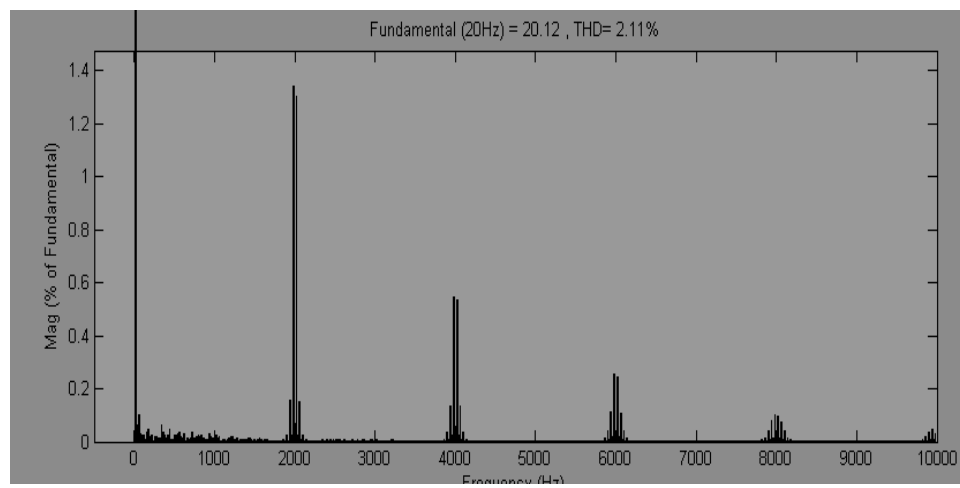


Fig. 83 Analyse spectrale du courant pour le PIDOF

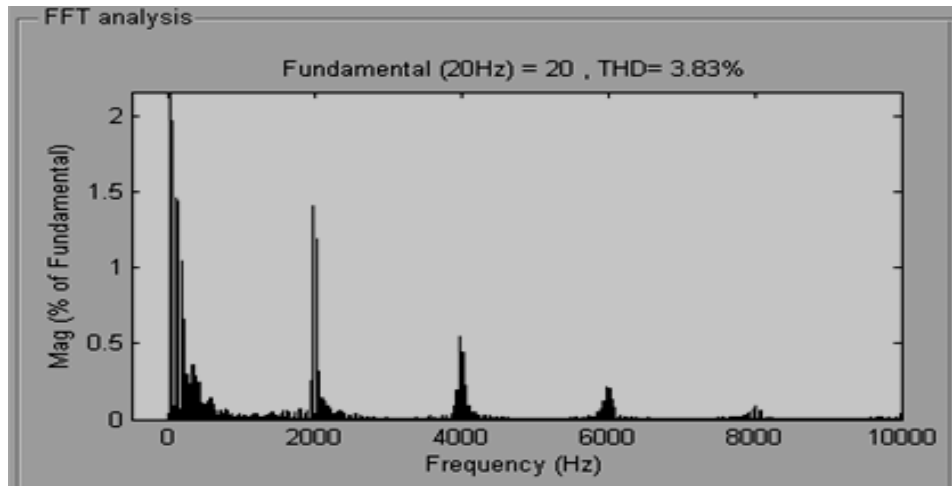


Fig. 84 Analyse spectrale du courant pour le PI

b) $f = 30\text{HZ}$

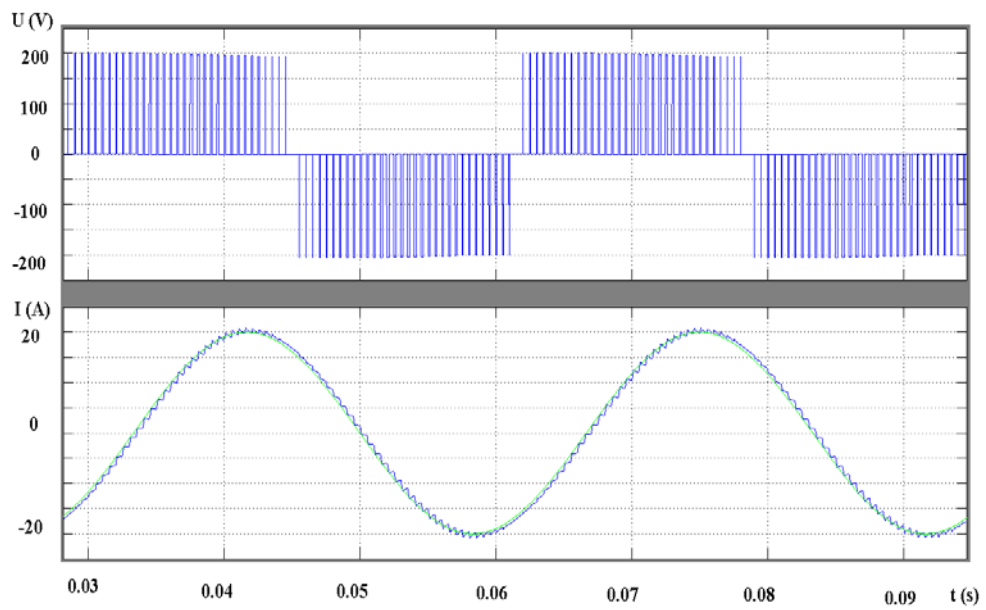


Fig. 85 Formes d'ondes de tension et de courant pour le PIDOF

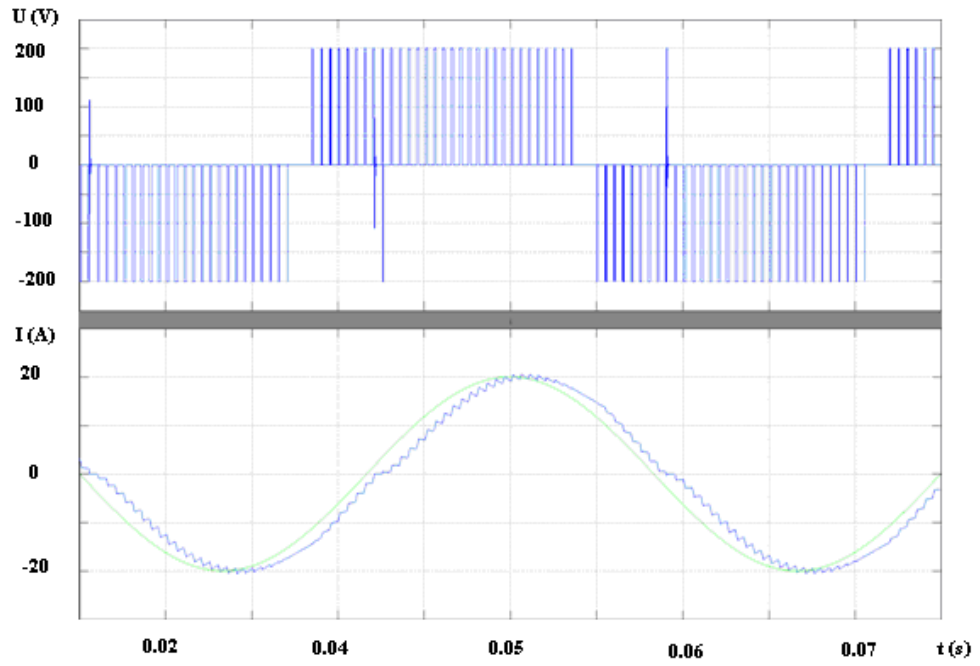


Fig. 86 Formes d'ondes de tension et de courant pour le PIDOF

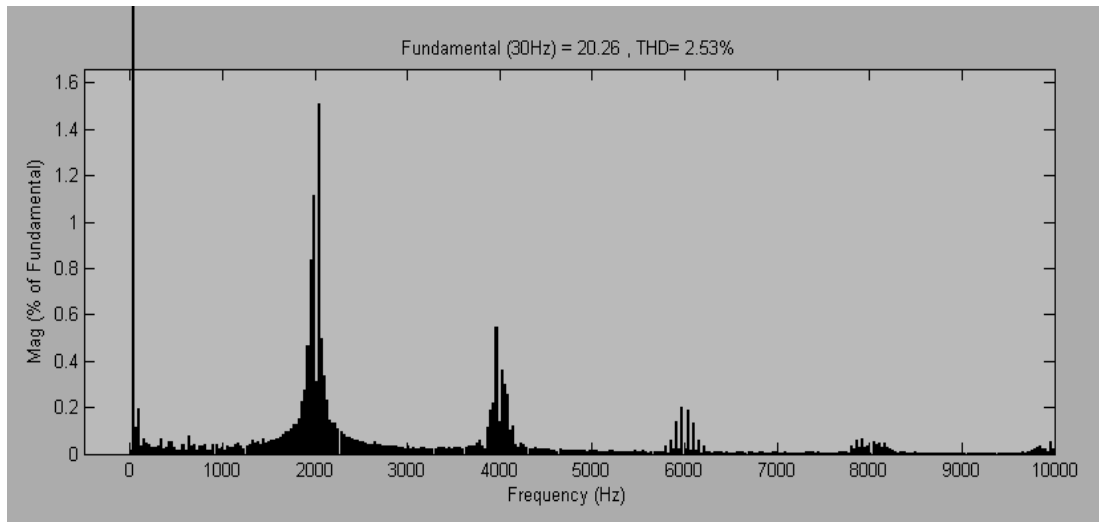


Fig. 87 Analyse spectrale du courant pour le PIDOF

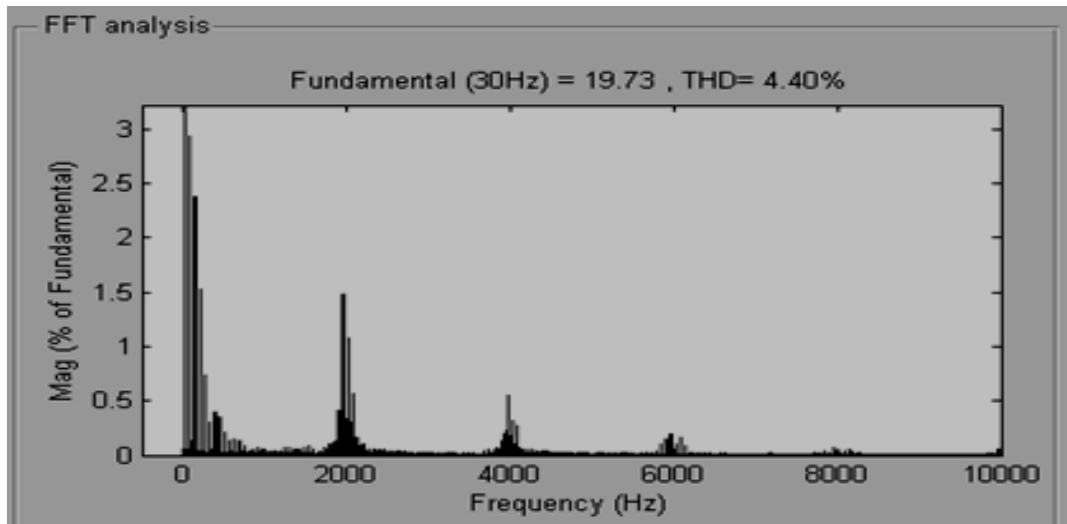


Fig. 88 Analyse spectrale du courant pour le PI

c) $f = 50\text{HZ}$

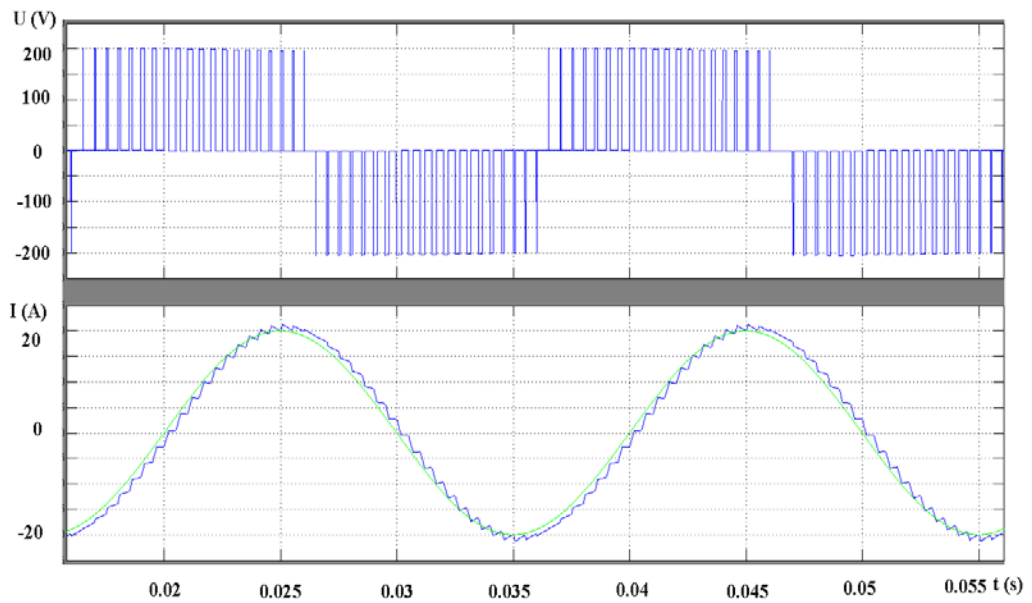


Fig. 89 Formes d'ondes de tension et de courant pour le PIDOF

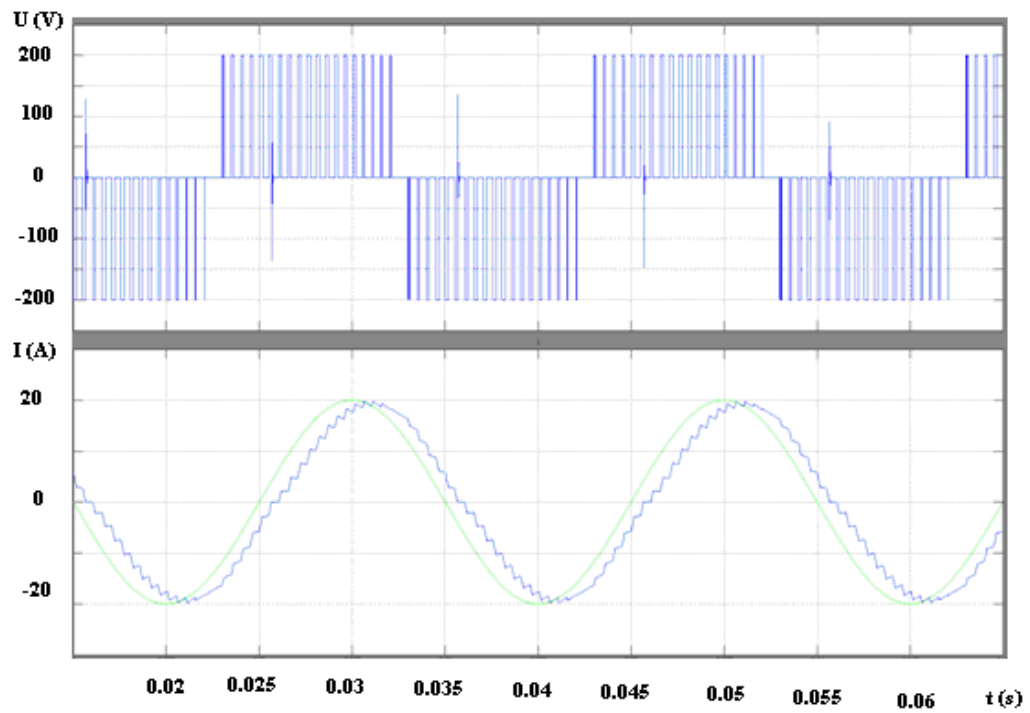


Fig. 90 Formes d'ondes de tension et de courant pour le PI

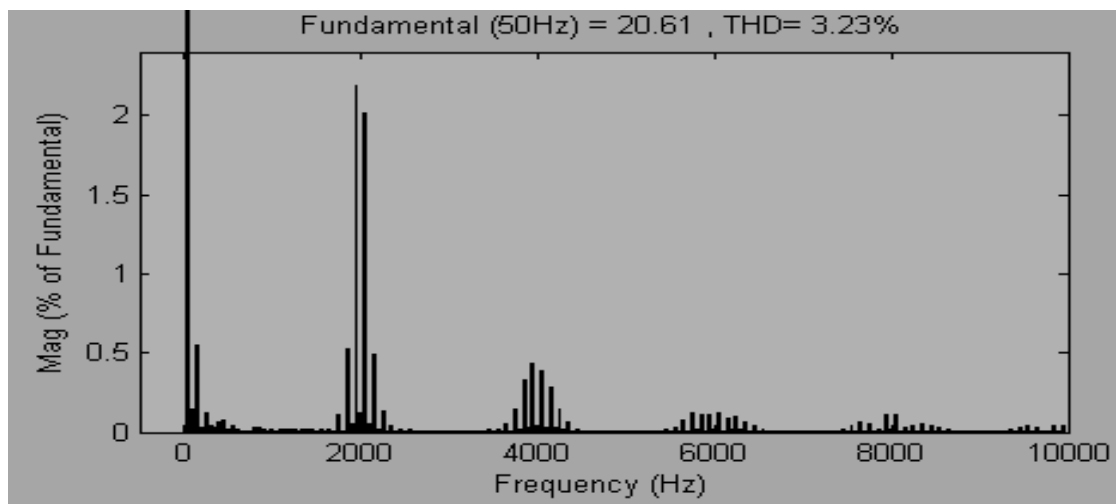


Fig. 91 Analyse spectrale du courant pour le PIDOF

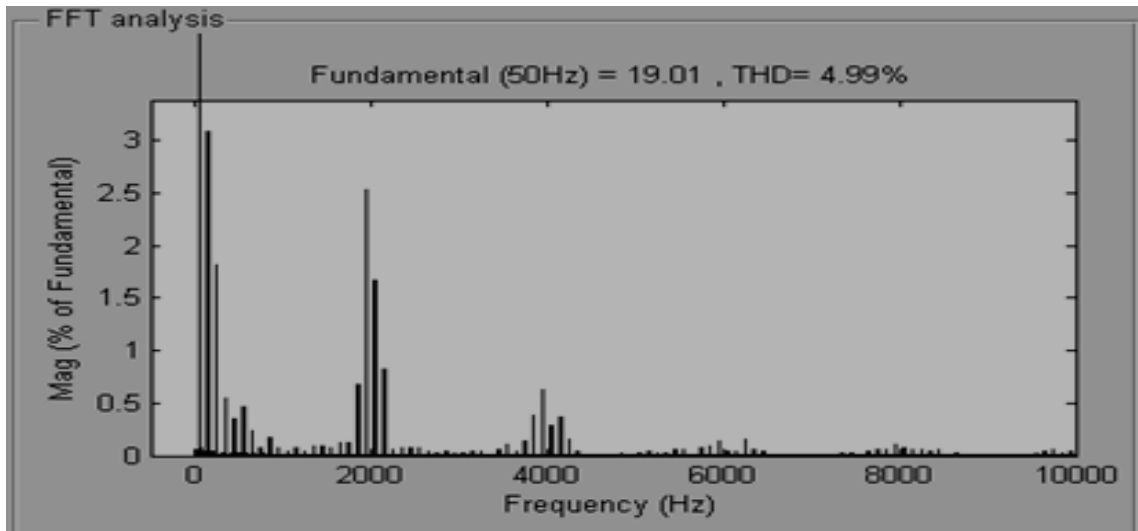


Fig. 92 Analyse spectrale du courant pour le PI

Les mêmes constatations données dans le paragraphe 4.2.1 sont aussi remarquées dans les résultats obtenus à fréquence variable. Il est à signaler que pour le PI, le courant de charge s'écarte sensiblement du courant de référence au fur et à mesure que la fréquence augmente. Ces résultats confirment bien la robustesse du PIDOF lors d'un fonctionnement à fréquence variable (par ex : entraînement et conduite des machines électriques à vitesse variable).

4.2.3 Influence de la valeur du courant de référence et de la source continue d'entrée

Dans ce paragraphe, la source continue d'entrée est fournie par un pont de diodes triphasées associées à un filtre passe bas (LC). Nous effectuons alors une variation du courant de référence : entre 5 et 45 A avec les données optimisées, dans cet ordre : tout d'abord 25A, ensuite 35, ensuite 45A, et à la fin 5A. Les résultats sont donnés sur les Fig. 94 et 95.

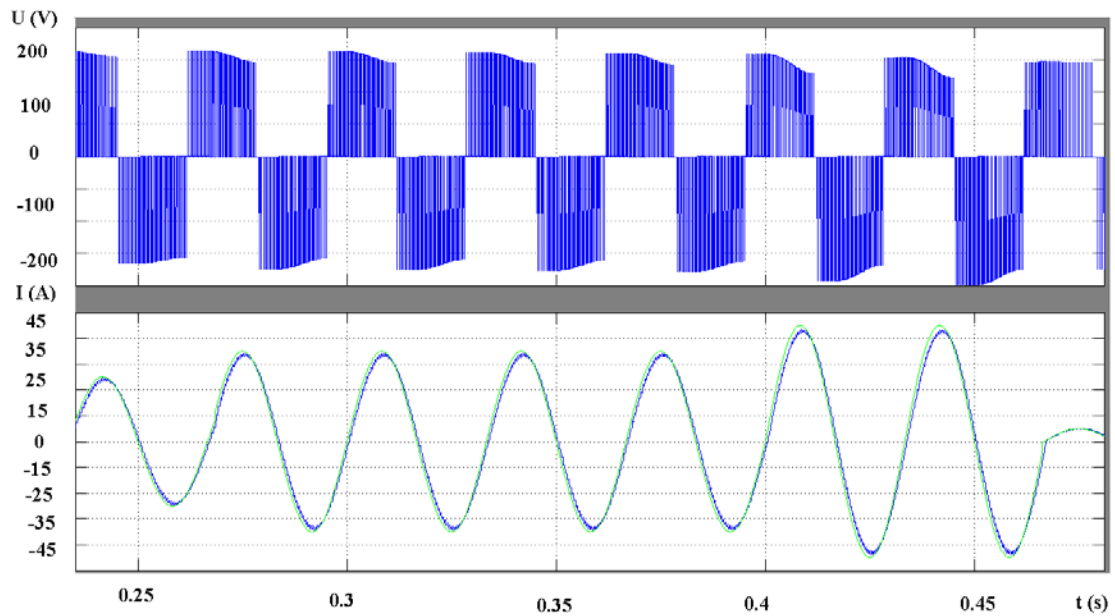


Fig. 93 Formes d'ondes de tension et de courant variable en utilisant un correcteur PIDOF pour un onduleur MNP à 3 niveaux.

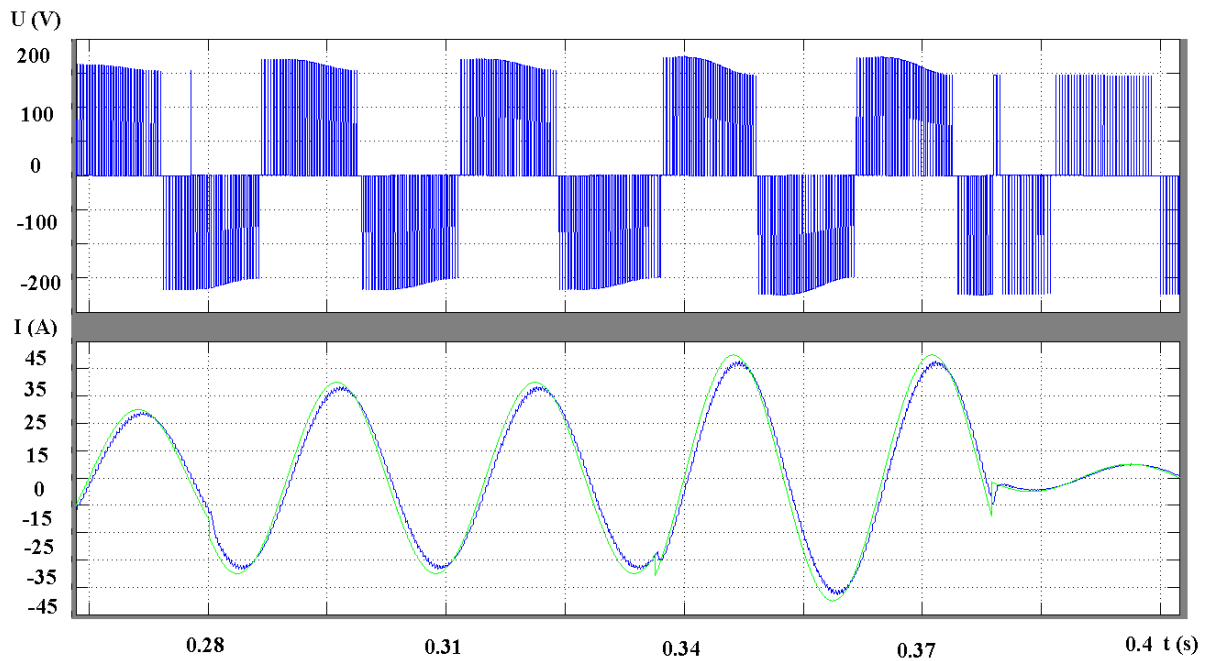


Fig. 94 Formes d'ondes de tension et de courant variable en utilisant un correcteur PI pour un onduleur MNP à 3 niveaux.

Nous notons alors que :

Pour le PIDOF, le courant n'accuse pas de perturbations au moment de la variation de la référence.

Pour le PI, nous notons que la réponse du courant s'accompagne de perturbations.

Dans les deux cas, nous notons que la tension de sortie n'est pas rigoureusement plate car les tensions de condensateurs ne sont pas équilibrées.

Malgré la variation de la tension d'entrée et du courant de référence, le PIDOF est plus robuste que le PI.

4.2.4 Influence de la charge

Cette partie montre l'influence des paramètres de la charge (angle de déphasage, module). Les résultats sont donnés sur les Fig. 96 à 107.

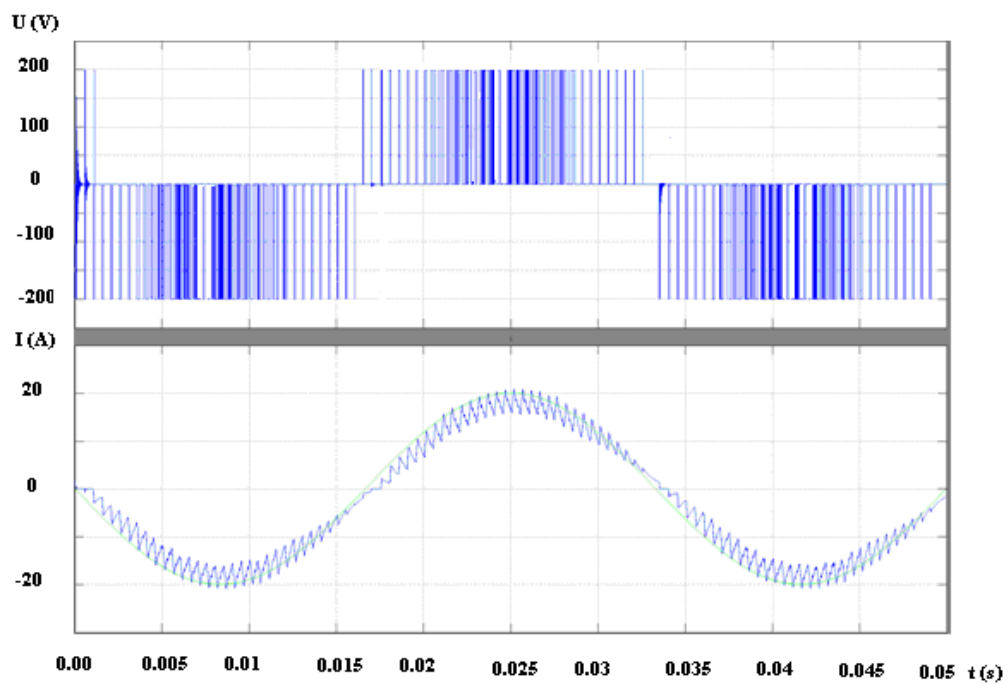


Fig. 95 Formes d'ondes de tension et de courant en utilisant un correcteur PIDOF avec $Z = 4.05e^{j15^\circ}$

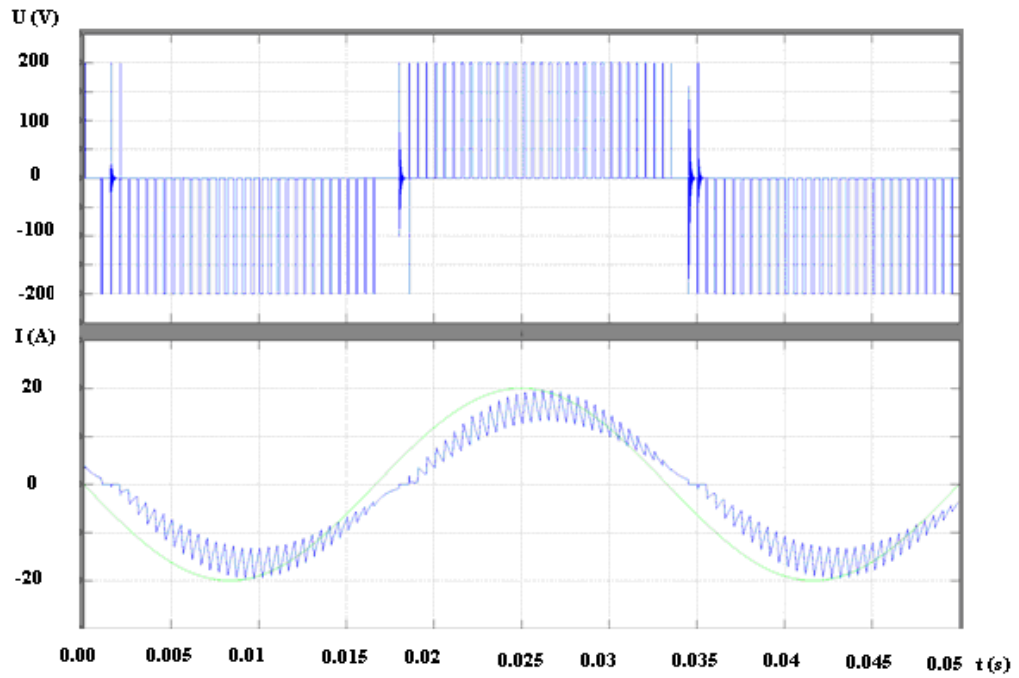


Fig. 96 Formes d'ondes de tension et de courant en utilisant un correcteur PI avec $Z = 4.05e^{j15^\circ}$

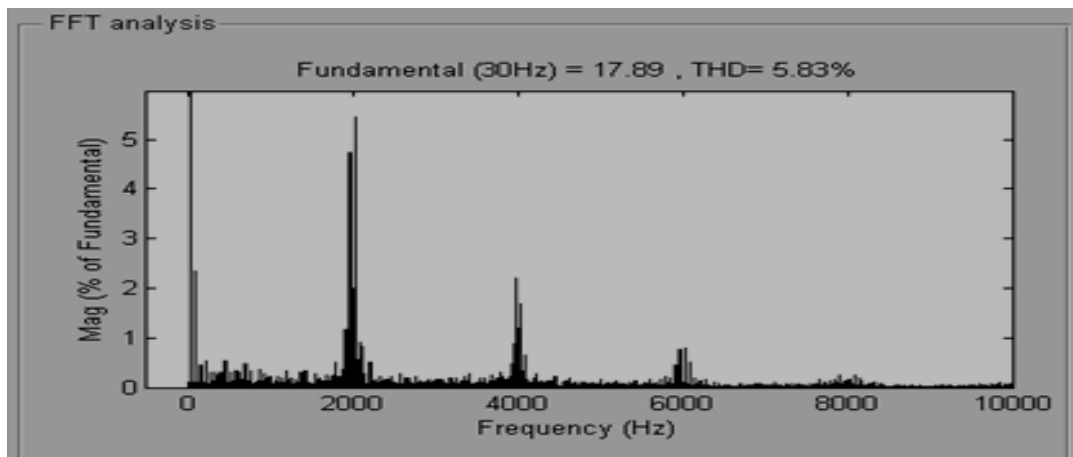


Fig. 97 analyse spectrale du courant pour le PIDOF

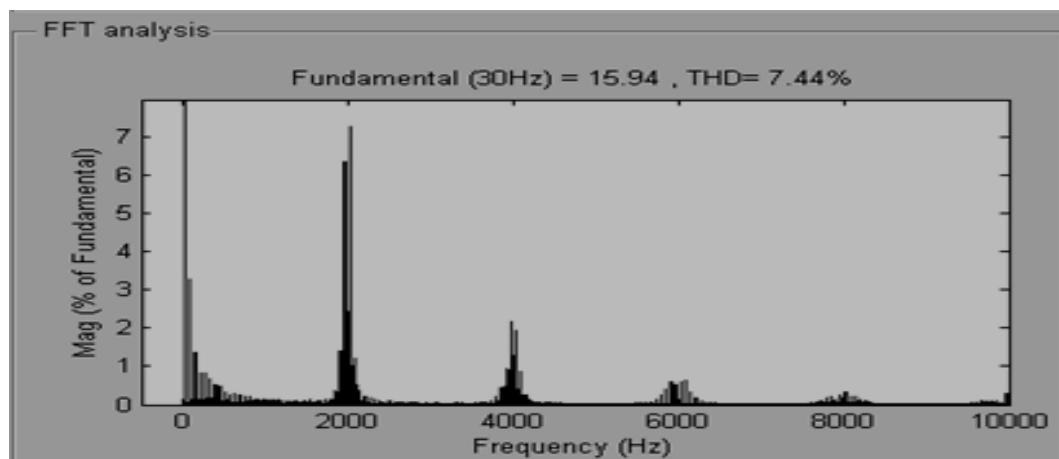


Fig. 98 Analyse spectrale du courant pour le PI

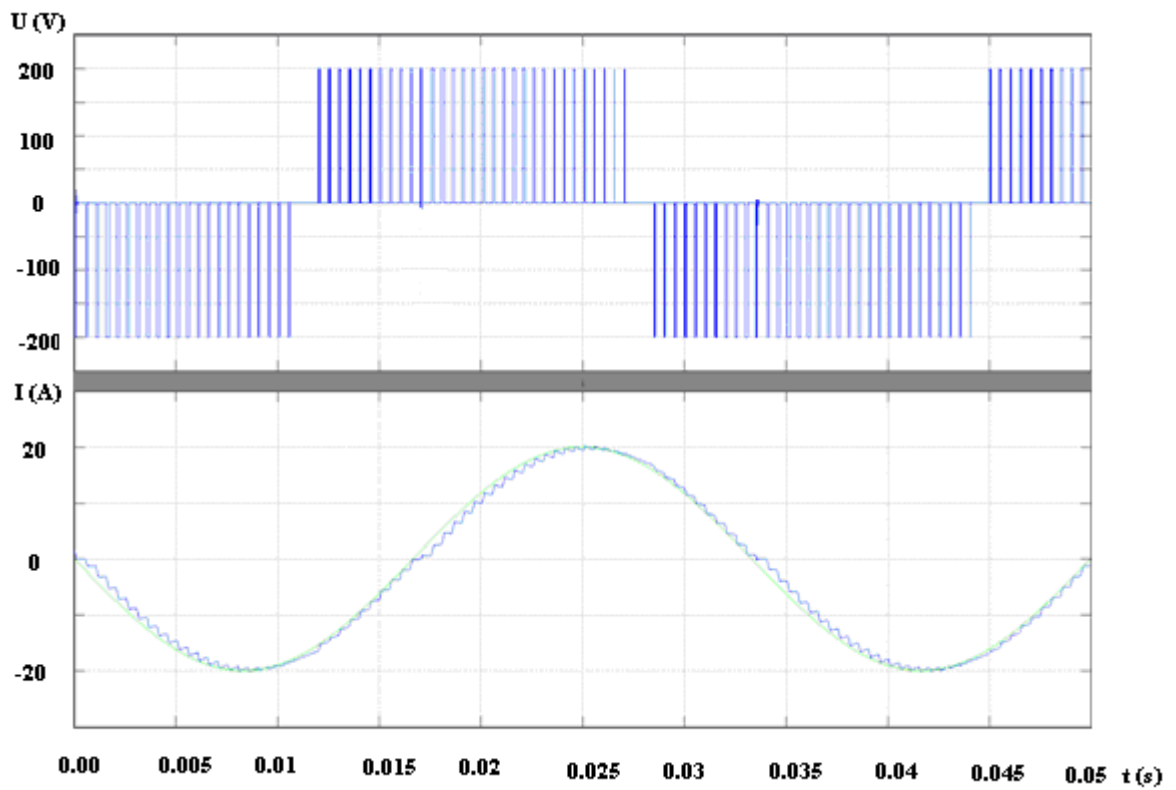


Fig. 99 Formes d'ondes de tension et de courant en utilisant un correcteur PIDOF avec $Z = 4.05e^{j75^\circ}$

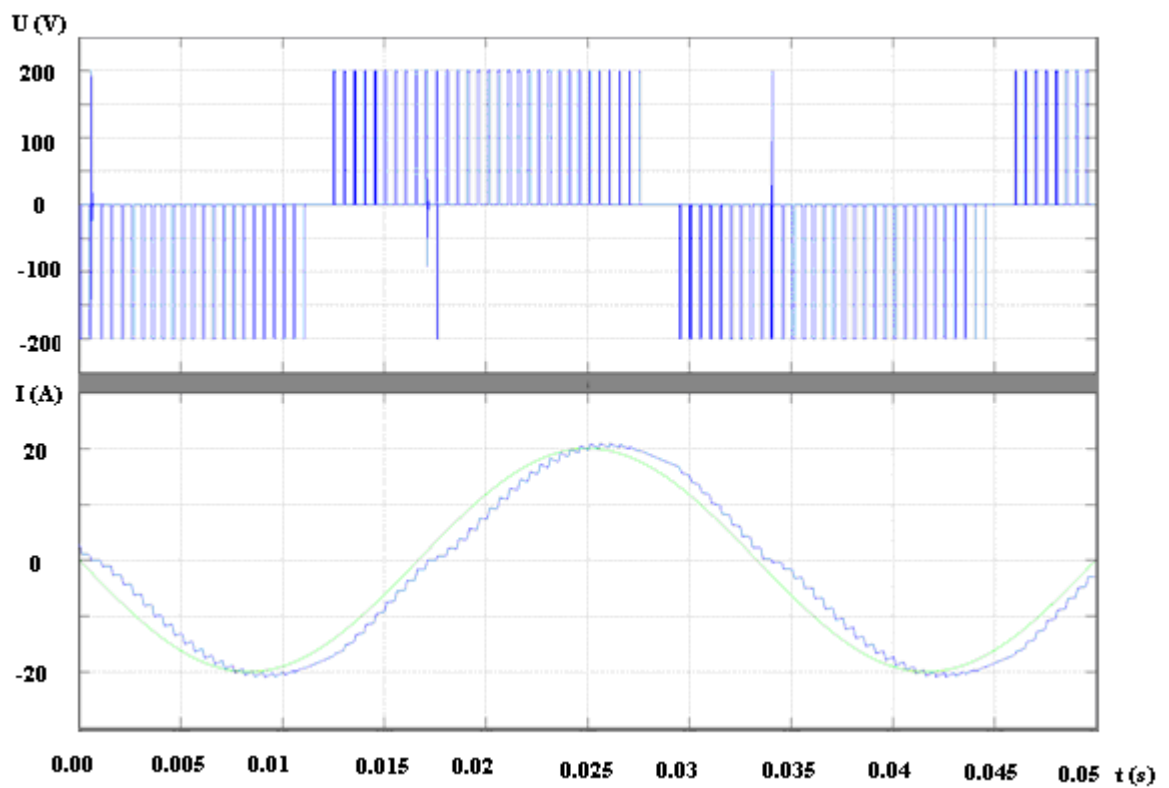


Fig. 100 Formes d'ondes de tension et de courant en utilisant un correcteur PI avec $Z = 4.05e^{j75^\circ}$

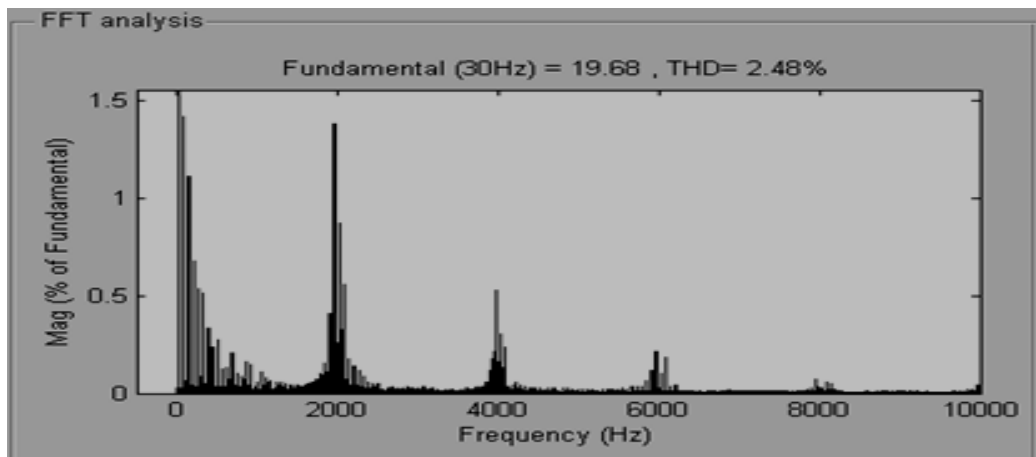


Fig. 101 Analyse spectrale du courant pour le PIDOF

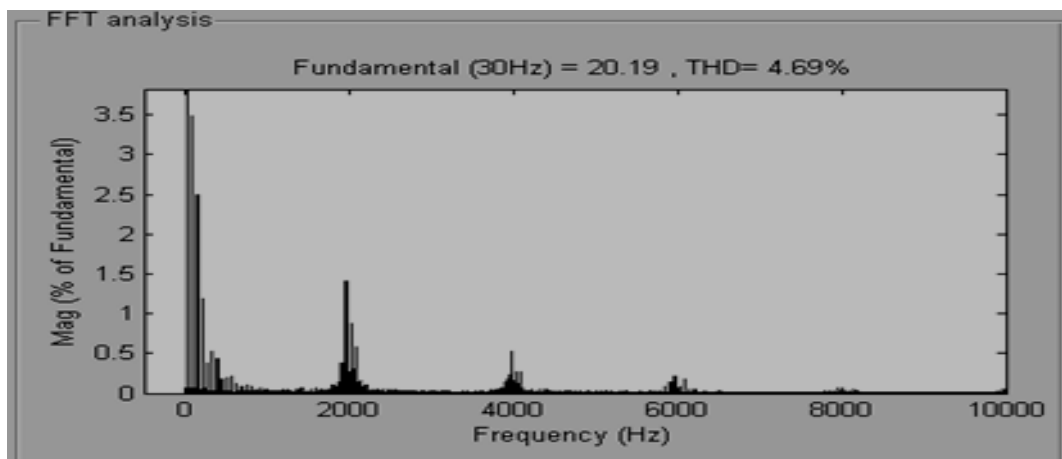


Fig. 102 Analyse spectrale du courant pour le PI

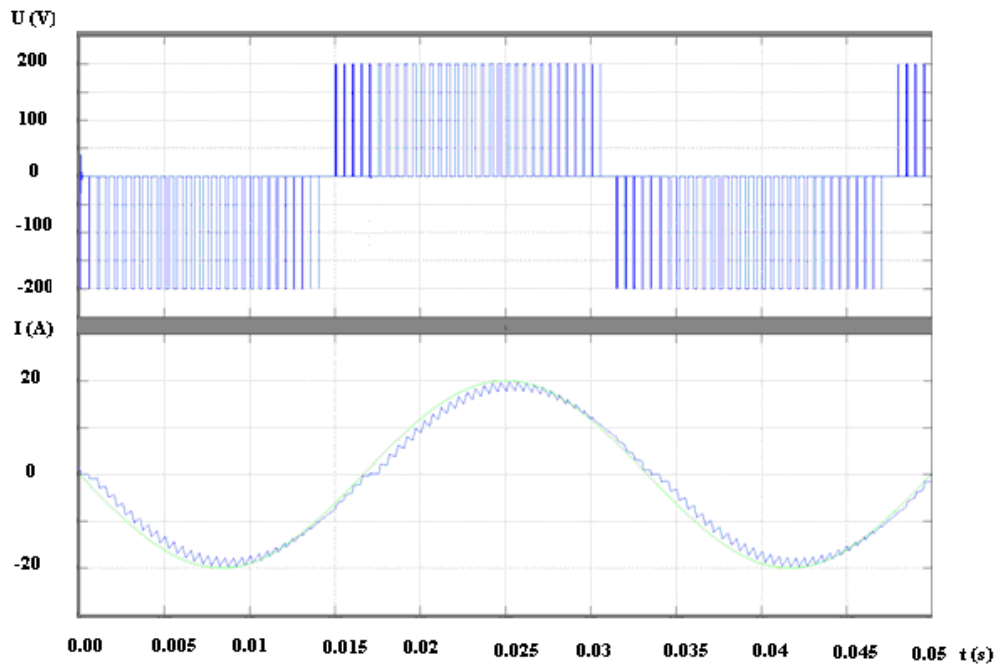


Fig. 103 Formes d'ondes de tension et de courant en utilisant un correcteur PIDOF avec $Z = 5e^{j45^\circ}$

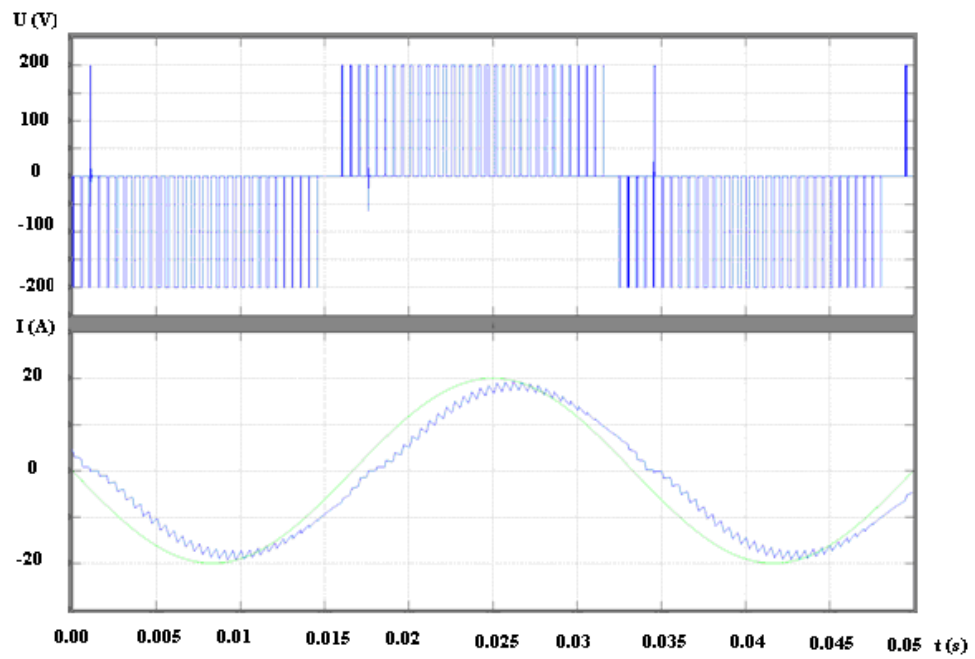


Fig. 104 Formes d'ondes de tension et de courant en utilisant un correcteur PI avec $Z = 5e^{j45^\circ}$

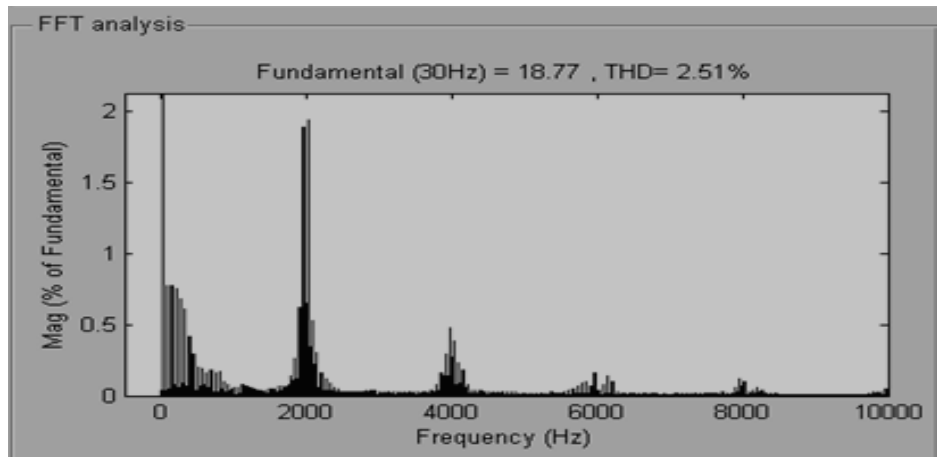


Fig. 105 Analyse spectrale du courant pour le PIDOF

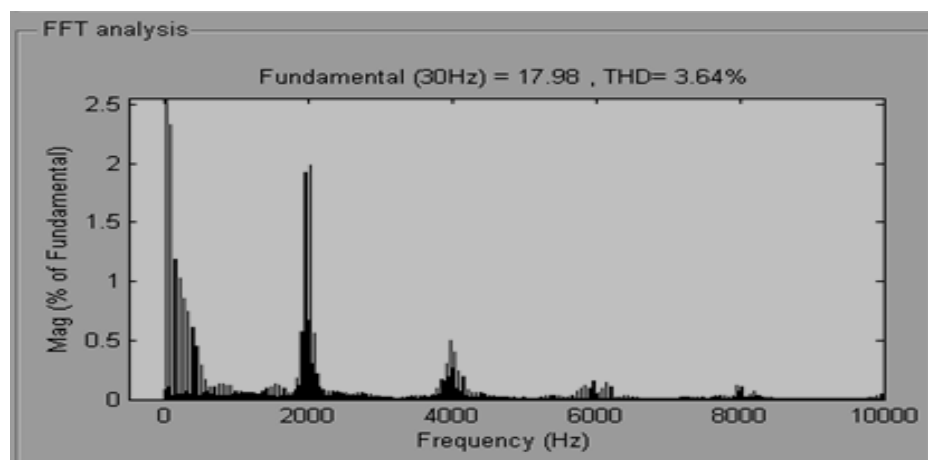


Fig. 106 Analyse spectrale du courant pour le PI

Les propriétés et qualités avantageuses d'un PIDOF ne sont pas dégradées dans le cas de charges variables.

4.3 Résultats Expérimentaux

La présente partie permet de valider les résultats trouvés en chapitre 3 et les résultats par simulation. Les deux types de contrôle sont entièrement élaborés de façon numérique, en utilisant le dSPICE1104.

En premier lieu, les impulsions des triggers de commande sont montrées. Ensuite, pour chaque correcteur, les ondes de courant et de tension de la charge sont présentées, avec les différents paramètres de contrôles.

4.3.1. Le banc expérimental

La fig. 108 présente le banc expérimental avec le système de dSPICE 1104

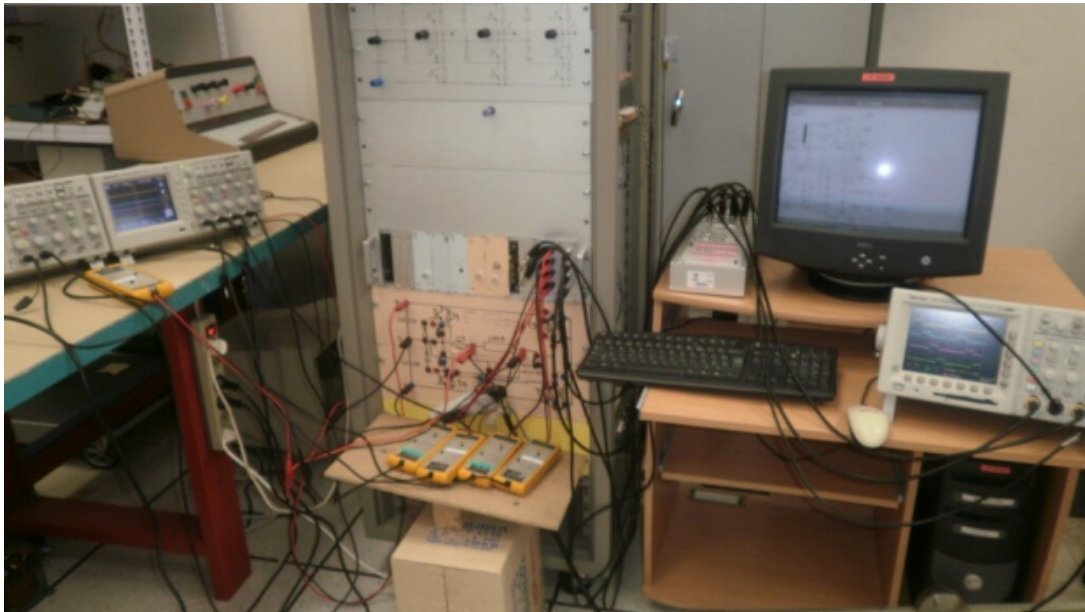


Fig. 107 Le banc expérimental avec le dSPICE 1104

. Le schéma d'implantation du contrôle est donné sur la fig. 109.

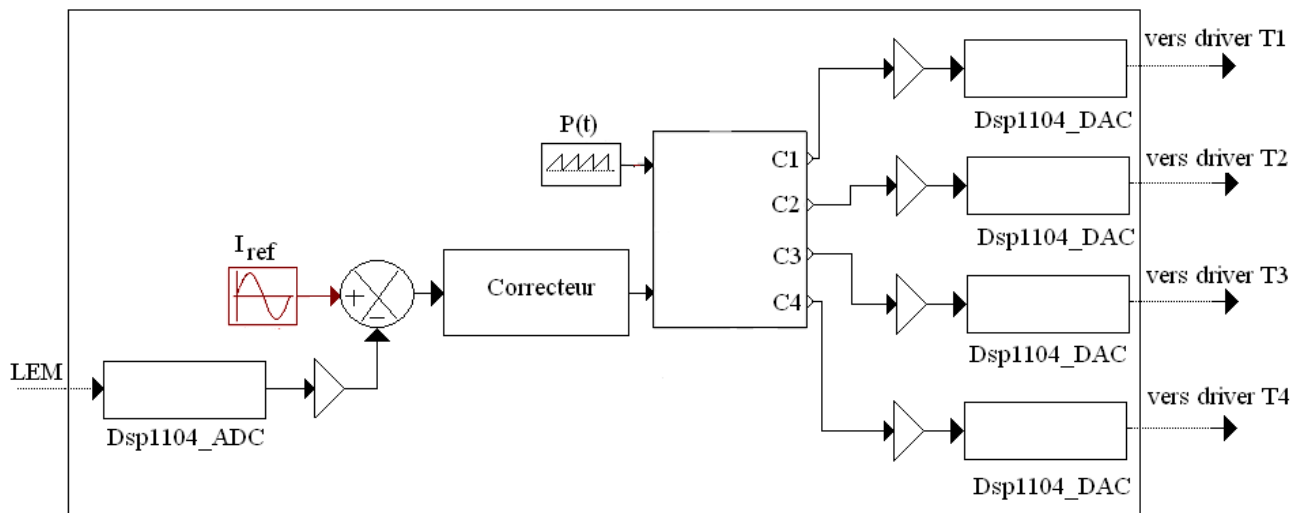


Fig. 108 Le synoptique du contrôle implanté sur dSPICE1104

Le contrôle est alors totalement numérique, avec les données du "solver" suivants :

Méthode de résolution : Euler (Ode1) ;

Pas fixe égal à $25\mu s$;

Le temps mort adopté est au moins égal à ce pas.

Les paramètres d'IGBT utilisés sont :

BSM35GD	
Nominal Current	
60A	
Nominal Voltage	
1200V	
Delay Time Off	
1000ns (MAX)	
Losses Approx.	
100W (MAX)	

4.3.2. La commande rapprochée

Les fig. 110 et 111 montrent les triggers qui arrivent aux drivers des transistors, avec une fréquence de découpage égale à 1000Hz.

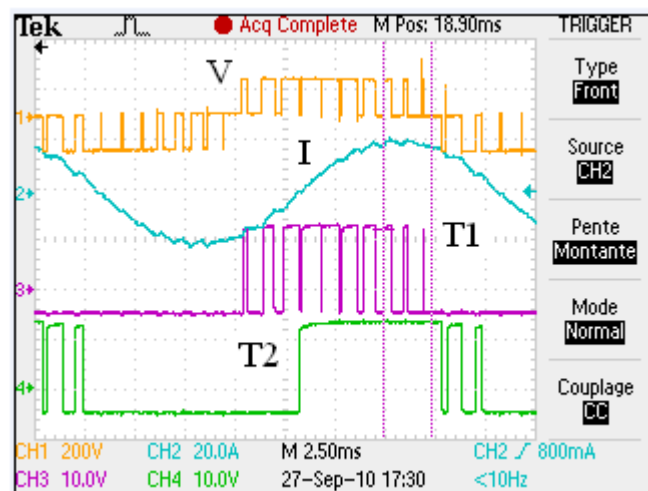


Fig. 109 Les triggers T1 et T2, ainsi que la tension et le courant dans la charge

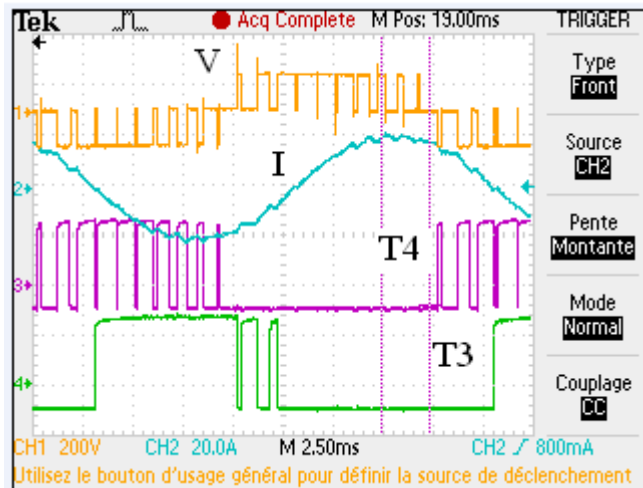


Fig. 110 Les triggers T3 et T4, ainsi que la tension et le courant dans la charge

Sur l'onde de tension et les triggers T1 et T4, il y a effectivement 20 impulsions par période. La fig. 112 donne l'ensemble des triggers et à tout instant nous pouvons valider les commandes des interrupteurs par l'équation booléenne $Y = \overline{T_1 T_2} + \overline{T_1 T_4} + \overline{T_2 T_3}$ (donné en chapitre III).

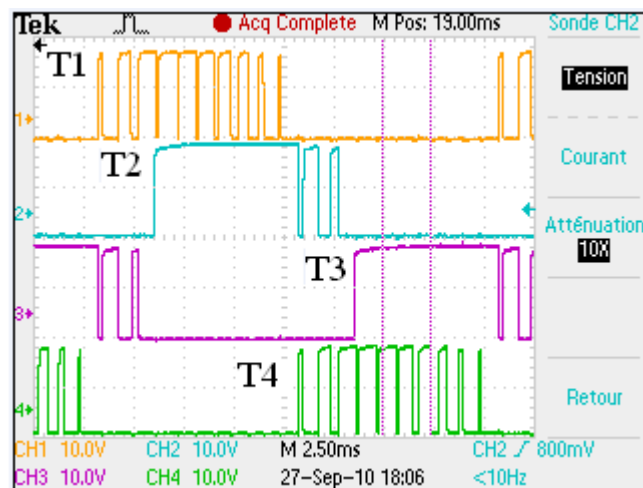


Fig. 111 Les triggers T1, T2, T3 et T4

Les fig. 113 et 114 montrent le temps mort entre les interrupteurs de puissance T1, T3 et T2, T4.

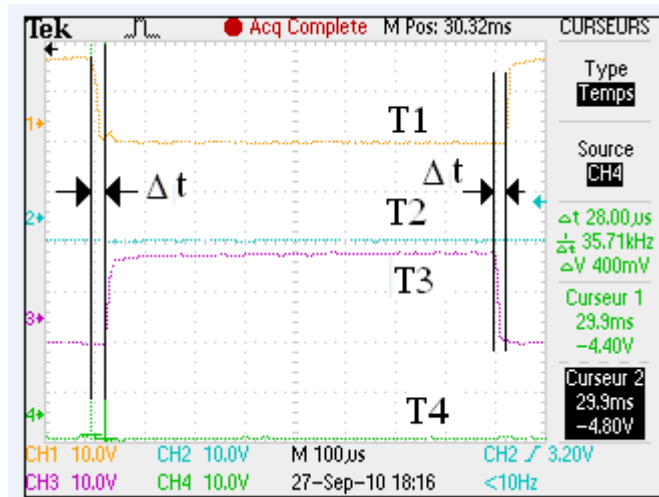


Fig. 112 Le temps morts entre T1 et T3.

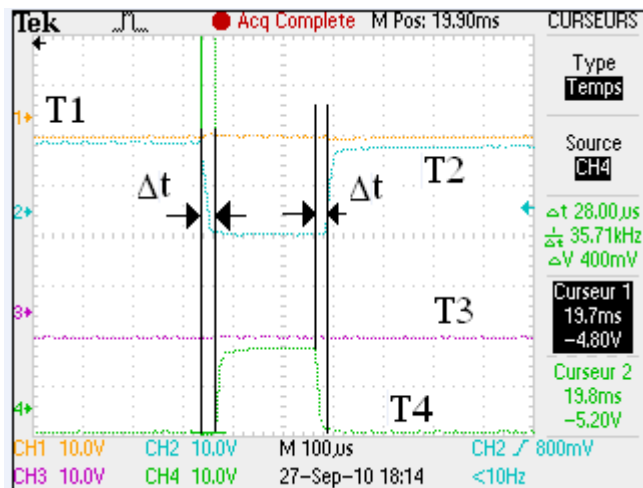


Fig. 113 Le temps morts entre T2 et T4.

Les fig. 113 et 114 représentent les temps morts $\Delta t \approx 25 \mu$ s entre T1 et T3, ainsi que entre T2 et T4.

4.3.3. Formes d'ondes pour les grandeurs optimisées de la commande

Dans ce cas, nous rappelons les données :

Pour le PI, : $K_p = 1250$; $K_I = 3e^{+5}$;

Pour le PID : $K_p = 970$; $K_I = 2e^{+5}$; $K_D = 60$; $\alpha = 0.45$; $\beta = 0.32$

Fréquence de découpage : $f_{sw} = 2000Hz$; Fréquence du fondamental : $f = 30Hz$;

tension d'entrée continue : $U_o = 400V$;

charge : $R = 1.5\Omega$; $L = 12mH$, soit $Z = 4.074e^{j68^\circ}$

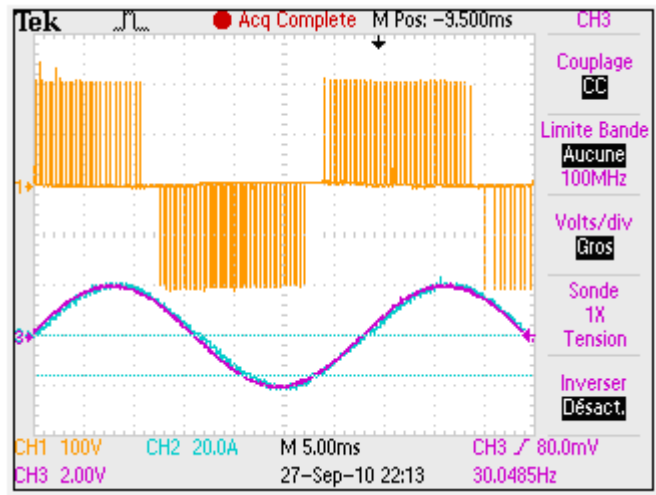


Fig. 114 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF optimisé

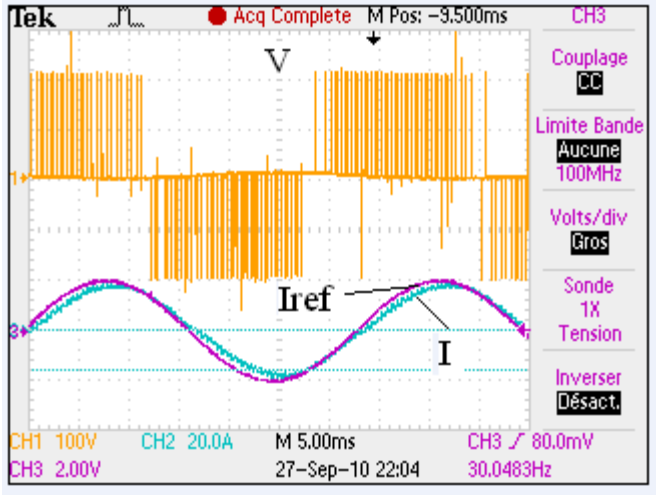


Fig. 115 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PI optimisé

Les fig. 115 et 116 sont en bonne correspondance avec les résultats obtenus par simulation. Nous retrouvons effectivement pour le PIDOF, soient :

- pas de perturbations sur l'onde de tension de sortie ;
- pas de déphasage ni d'erreur d'amplitude entre les deux courants de référence et de charge.

4.3.4. Fonctionnement à fréquence variable et à UO=400V

Les résultats expérimentaux sont donnés sur les fig. 117, 118 et 119.

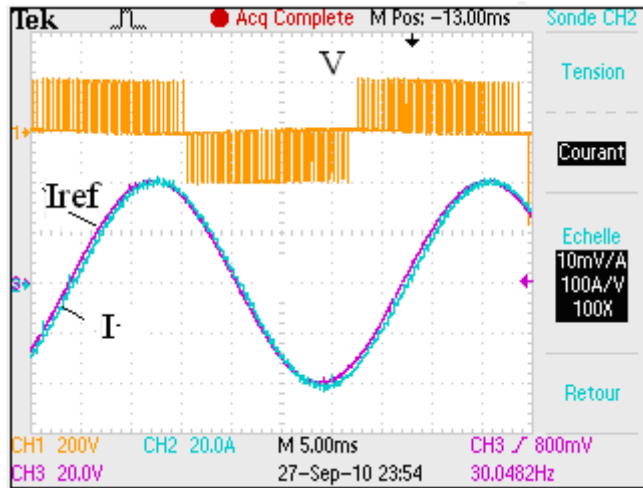


Fig. 116 Un correcteur PIDOF avec la tension d'entrée 400V et la fréquence de 30Hz

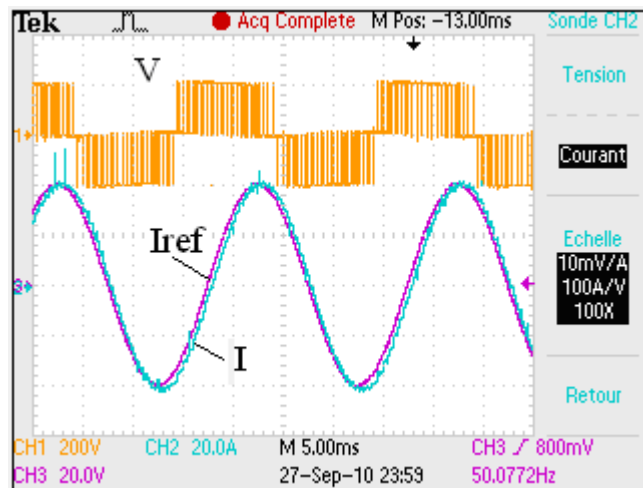


Fig. 117 Un correcteur PIDOF avec la tension d'entrée 400V et la fréquence de 50Hz

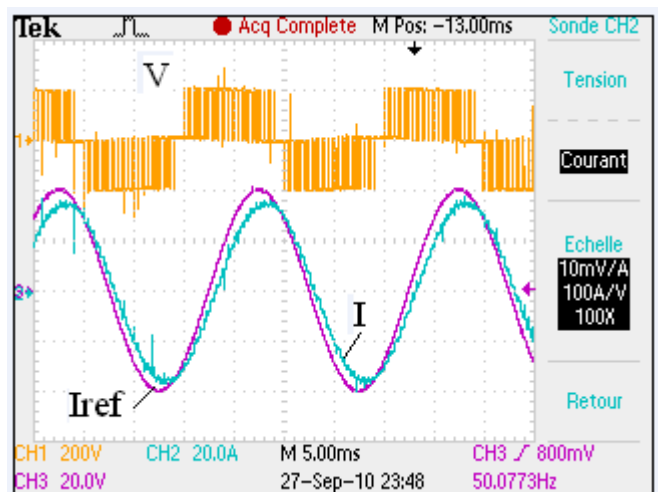


Fig. 118 Un correcteur PI avec la tension d'entrée 400V et la fréquence de 50Hz

Les résultats obtenus valident parfaitement ceux donnés par la simulation pour le PIDOF. Ces figures montrent la robustesse d'un PIDOF optimisé par rapport d'un PI optimisé. Les découpages désordonnés sur l'onde de tension avec le PI (la fig. 119) soulignent que la fréquence de découpage de la tension de sortie n'est pas constante.

4.3.5. Fonctionnement à U_0 variable et f variable

Nous varions la tension d'étage continue avec la fréquence de référence, nous présentons les résultats sur les fig. 120, 121, 122 et 123 pour l'onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF et PI optimisé.

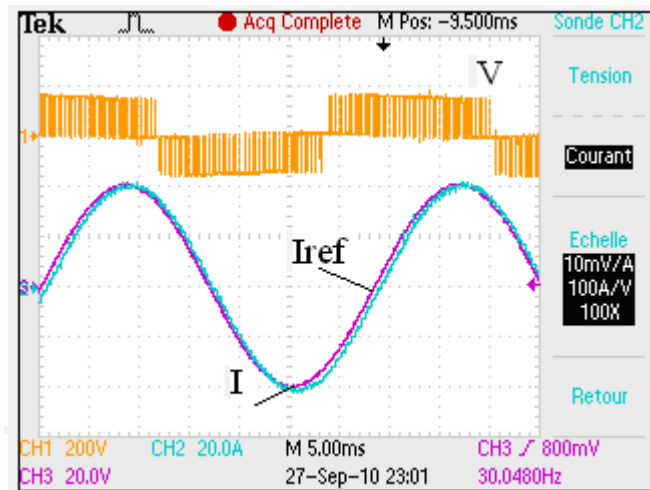


Fig. 119 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF optimisé, avec la tension d'entrée 248V et la fréquence de référence 30Hz

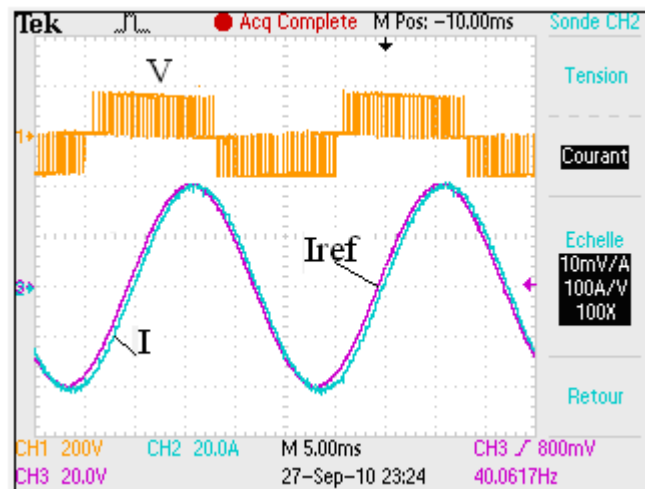


Fig. 120 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PIDOF optimisé, avec la tension d'entrée 320V et la fréquence de référence 40Hz

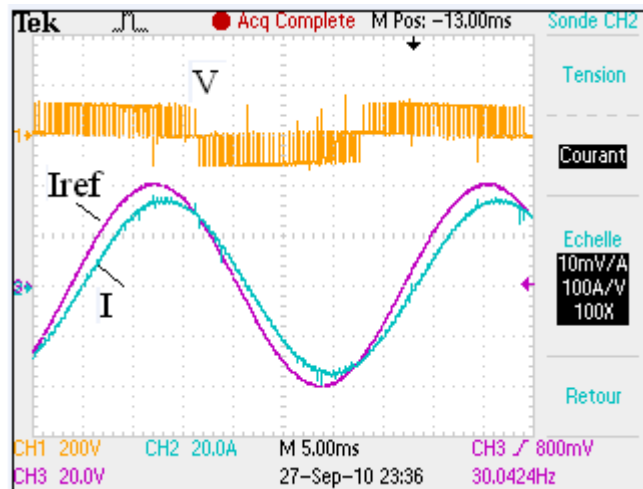


Fig. 121 Les ondes de tension et de courant d'un onduleur MNP à 3 niveaux en utilisant un correcteur PI optimisé avec $U_{DC} = 248V$ et $f_{ref} = 30Hz$

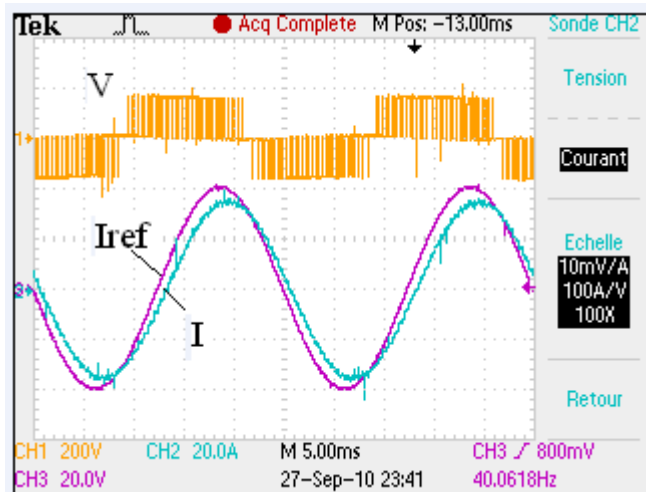


Fig. 122 Un correcteur PI avec la tension d'entrée 320V et la fréquence de 40Hz

Les résultats expérimentaux confirment totalement la performance, la robustesse et la souplesse d'un PIDOF par rapport d'un PI optimisé.

4.4 Conclusion

Pour diminuer le THDI, on peut utiliser les trois méthodes suivantes :

Augmentation de la fréquence de découpage ;

Augmentation de l'inductance de la charge ;

Augmentation du nombre de niveaux de l'onduleur

Nous savons qu'en augmentant la fréquence de découpage nous augmentons également les pertes de puissance. Cette technique ne peut pas être satisfaisante.

En augmentant l'inductance de la charge, nous avons le problème de surdimensionnement et du coût de fabrication.

L'augmentation du nombre de niveaux d'onduleur nécessite l'augmentation du nombre des composants de puissance de l'onduleur, de même que la complexité du contrôle. Ainsi, le coût de fabrication est très élevé ; cette technique n'est pas toujours facile à réaliser dans le domaine de l'industrie.

Par contre, dans ce chapitre nous avons bien montré que la conséquence d'un correcteur bien optimisé avec une bonne performance peut avoir une influence sur la commande rapprochée en diminuant le THDI sans avoir recours aux trois méthodes citées précédemment.

En outre, un bon correcteur peut également diminuer l'erreur d'amplitude et l'erreur de déphasage en contrôlant la fréquence de découpage de tension de la charge. Le PIDOF peut être utilisé avec un DSP, dSPACE ou un FPGA.

Dans ce chapitre nous avons bien validé les quatre objectifs cités au 3ème chapitre comme :

Diminution de l'erreur d'amplitude,

Diminution de l'erreur de déphasage,

Contrôle de fréquence de découpage de la tension de sortie

Diminution du taux de distortion harmonique de courant par le correcteur PIDOF

Conclusion générale

L'onduleur multiniveau MNP que nous avons réalisé dans cette thèse est déduit des onduleurs NPC, MPC, ARCPI et pont H. Cet onduleur présenté dans ce travail de thèse est extensible facilement aux niveaux supérieurs à 3. Cet onduleur montre des avantages très importants comme la suppression de diodes de bouclage qui diminue également le coût de fabrication et les pertes de puissance puis simplifie la réalisation de la commande.

Cet onduleur augmente le rendement du système jusqu'à 10% par rapport aux autres structures pour la même tension d'entrée et la même valeur d'amplitude du courant.

Cette nouvelle extension d'onduleur multiniveau possède une commande facile à réaliser et autorise le fonctionnement en mode dégradé. L'ensemble des systèmes présente de faibles pertes de puissance au niveau des interrupteurs par rapport aux onduleurs multiniveaux existants.

Nous avons également développé un contrôle du courant performant, robuste et souple permettant d'annuler entièrement l'erreur d'amplitude et l'erreur de déphasage. Nous avons également diminué le taux de distorsion harmonique du courant.

Un régulateur PID classique peut amplifier les ondulations et les injecter dans la boucle de contrôle. Par conséquent, il peut causer des commutations intempestives ; ce qui déstabilise l'ensemble du système. En revanche, le correcteur PI peut être utilisé, mais son inconvénient majeur est qu'il introduit une erreur de déphasage.

D'où l'idée d'utiliser un correcteur PID d'ordre fractionnaire (PIDOF) qui résout le problème de commutations et le problème de déphasage.

Le PIDOF peut être utilisé avec un DSP, dSPACE ou un FPGA. Dans ce travail de thèse, nous avons cinq objectifs à atteindre :

La diminution de l'erreur d'amplitude

La diminution de l'erreur de déphasage

La diminution du taux de distorsion harmonique du courant

La stabilité de la fréquence de découpage de la tension aux bornes de la charge

La diminution des pertes de puissance

Les objectifs suscités associés aux paramètres du correcteur PIDOF : K_p (coefficient du proportionnel), K_I (coefficient de l'intégrateur), K_D (coefficient du dérivateur), α l'ordre de l'intégrateur et β l'ordre du dérivateur, nous obligent à utiliser un algorithme multi objectif afin de trouver les meilleurs résultats.

Nous avons adapté un algorithme génétique comme le NSGAIII à notre système. Cet algorithme est reconnu très performant du point de vue de la vitesse et de la diversité des solutions.

Les résultats obtenus par simulation et par expérimentation valident la performance et la robustesse du correcteur PIDOF.

Les résultats de la simulation et ceux obtenus par l'expérimentation sont en bonne concordance. Ceux-ci confirment aussi le bon fonctionnement de notre onduleur avec sa commande.

En guise de perspectives, les démarches développées dans cette thèse peuvent être facilement appliquées aux onduleurs MNP dont le nombre de niveaux peut être supérieur à cinq. Ces onduleurs seront spécialement dédiés à l'alimentation de machines polyphasées en mode dégradé. En outre, nous pouvons utiliser ce nouvel onduleur pour les applications basse, moyenne et haute tension.

Conception, Synthèse et Application d'une Nouvelle Commande Robuste par PID Fractionnaire pour Les Onduleurs Multiniveaux

RESUME

Cette thèse présente une nouvelle extension d'onduleur multiniveaux, appelé '*Multi Neutral Point*' (MNP). Cet onduleur est déduit des topologies des structures multiniveaux '*Neutral Point Clamped*' (NPC) et '*Multi Point Clamped*' (MPC). Les intérêts de cette extension sont: l'absence de diodes de bouclage, la possibilité de disposer de tous les nombres de niveaux, pairs et impairs et possibilité de fonctionner en mode dégradé.

Nous avons élaboré une commande rapprochée simple des transistors de puissance, d'abord pour un MNP à 3 niveaux, ensuite pour les nombres de niveaux supérieurs.

Nous avons comparé les pertes de puissance d'un onduleur MNP et d'un onduleur NPC. Les pertes de l'onduleur MNP sont largement inférieures à celles de l'onduleur NPC.

Dans l'optique de contrôler en courant l'onduleur MNP, une stratégie nouvelle par régulateur PID d'ordre fractionnaire est également développée. Ce contrôle permet de diminuer nettement les erreurs d'amplitude et de phase entre le courant de référence et le courant de charge. La méthode nécessite le réglage des différents paramètres de contrôle en utilisant le principe d'optimisation '*multi-objectif*'.

Le fonctionnement de l'ensemble convertisseur-contrôle-commande est enfin largement validé par simulation et par expérimentation.

MOTS CLES : Electronique de Puissance, Onduleur, Onduleur multiniveaux, Diodes Clamp, Commande, Perte de Puissance Contrôle du courant, THD₁, PID fractionnaire et Optimisation Multiobjectif

Design, Synthesis and Application of a New Robust Control by Fractional PID for Multilevel Inverters

ABSTRACT

This thesis presents a new extension of multilevel inverters, called 'Multi Neutral Point' (MNP). This topology is deduced from Neutral Point Clamped (NPC) and Multi Point Clamped (MPC) structures. The advantage of this extension is twofold: the absence of clamping diodes and the possibility of operating on all the numbers of levels (even and odd).

We have developed a simple command; we first present the command strategy for a three levels MNP, then for a five level MNP.

We have compared the power losses in the power switches of an MNP and an NPC. The power losses for an MNP are far below those of the NPC inverter.

For this inverter model, we have chosen a robust current control by a fractional PID controller. This control strategy can sharply reduce the amplitude and the phase errors between the reference current and the load one. This method requires the setting of various control parameters thanks to the principle of "multiobjective optimization."

In the end the set of converter-control command is validated by simulation and experimentation; the simulated and experimental results match very well.

KEYWORDS: Power Electronics, Inverter, Multilevel Inverter, Clamping Diodes, Command, Power Loss, Current control, THD₁, Fractional PID, Multi-objective Optimization